

# تقویت کننده لگاریتمی کم مصرف و کم نویز برای کاربرد ضبط سیگنال های زیست-پتانسیل

الهام بهرامی<sup>۱</sup>، کارشناسی ارشد، حسین شمسی<sup>۲</sup>، استادیار،

۱- دانشکده مهندسی برق - دانشگاه خواجه نصیرالدین طوسی - تهران - ایران - elham.bahrami@ee.kntu.ac.ir

۲- دانشکده مهندسی برق - دانشگاه خواجه نصیرالدین طوسی - تهران - ایران - shamsi@eed.kntu.ac.ir

چکیده: در این مقاله یک تقویت کننده لگاریتمی کم مصرف با نویز پایین، برای استفاده در بخش جلویی میکروسیستم های ضبط سیگنال های زیست-پتانسیل، ارائه شده است. به منظور جلوگیری از افزایش دمای بافت و تخریب آن در حوالی المان کاشته شده، عملکرد کم مصرف در سیستم های ثبت سیگنال عصبی، بسیار حیاتی و مهم است. مشخصه لگاریتمی با استفاده از تقریب های تکه ای-خطی محقق شده و از ساختار جمع موازی برای پیاده سازی تقویت کننده استفاده شده است. ساختار تمام تفاضلی به کار گرفته شده در تقویت کننده لگاریتمی، موجب حذف ولتاژ حالت مشترک می شود. این ساختار توانایی تولید خروجی به هر دو صورت جریان و ولتاژ را دارا می باشد. برای حذف آفست DC، از سازوکار حذف آفست در حلقه فیدبک استفاده شده است. تقویت کننده لگاریتمی در فناوری  $0.18 \mu\text{m}$  سی ماس شبیه سازی شده است. پیاده سازی مدار توسط رسم جانمایی صورت پذیرفت. نتایج شبیه سازی پس از جانمایی، CMRR به میزان  $130.2 \text{ dB}$  در فرکانس  $50-60 \text{ Hz}$  و نویز ارجاع داده شده به ورودی  $3.22 \mu\text{V}_{\text{rms}}$  در پهنای باند  $0.1-10 \text{ kHz}$  را نشان می دهد. توان مصرفی تقویت کننده لگاریتمی  $3.96 \mu\text{W}$  برای یک منبع تغذیه  $1.2 \text{ V}$  است.

واژه های کلیدی: پتانسیل عمل، پتانسیل میدان محلی، تقریب تکه ای-خطی، زیست-پتانسیل، کم مصرف.

## A low-power low-noise logarithmic amplifier for bio-potential signal recording applications

E. Bahrami, M.Sc.<sup>1</sup>, H. Shamsi, Assistant Professor<sup>2</sup>,

1, 2- Faculty of Electrical Engineering, K.N. Toosi University of technology, Tehran, Iran.

**Abstract:** In this paper a low-power, low-noise logarithmic amplifier is presented in order to use in the front-end of bio-potential recording microsystems. To avoid increasing the temperature and so destruction of the surrounding tissue, low-power performance is critical. The logarithmic characteristic is obtained by using the piece-wise linear approximation and the parallel summation topology. This structure is capable to generate both current and voltage outputs. The offset cancellation mechanism in the feedback loop has been employed to remove the DC offset. The amplifier has been simulated in a  $0.18 \mu\text{m}$  CMOS process. Implementation of the circuit is done by drawing the layout. The post simulation results demonstrate a CMRR of  $130.2 \text{ dB}$  at  $50/60 \text{ Hz}$  and an input referred noise of  $3.22 \mu\text{V}_{\text{rms}}$  in a band width of  $0.1-10 \text{ kHz}$ . The power consumption is  $3.96 \mu\text{W}$  from a  $1.2 \text{ V}$  power supply.

**Keywords:** action potential, bio-potential, local field potential, piece-wise linear approximation, low-power.

تاریخ ارسال مقاله: ۱۳۹۳/۱۲/۲۳

تاریخ اصلاح مقاله: ۱۳۹۴/۰۲/۰۵ و ۱۳۹۴/۰۴/۰۵ و ۱۳۹۴/۰۴/۲۳

تاریخ پذیرش مقاله: ۱۳۹۴/۰۷/۲۶

نام نویسنده مسئول: حسین شمسی

نشانی نویسنده مسئول: ایران - تهران - پل سید خندان - دانشگاه صنعتی خواجه نصیرالدین طوسی - دانشکده مهندسی برق

## ۱- مقدمه

توانایی نظارت همزمان فعالیت الکتریکی نورون‌ها در مغز، طیف وسیعی از تلاش‌های بالینی و پزشکی را از طریق مطالعه فعالیت‌های مغزی، فراهم آورده است. با پیشرفت سریع مدارها و سیستم‌های زیست-پزشکی در طول چند سال اخیر، افزاره‌های<sup>۱</sup> پزشکی قابل کاشت با کارایی بالا (مانند حسگرها و محرک‌های عصبی و عضلانی) نقش مهم‌تری در پزشکی نوین ایفا کرده‌اند [۱].

ریز-سیستم‌های تحریک عصبی شامل درمان ناشنوایی با استفاده از کاشت ریز-سیستم مجرای حلزونی، دستگاه تنظیم ضربان قلب، پروتزهای بینایی برای بازگرداندن بینایی به نابینایان و تمامی پروتزها و ریز-سیستم‌های توان بخشی که برای درمان معلولیت‌های حرکتی یا مدیریت درد ساخته شده‌اند، گواه بر این ادعا می‌باشند. قابل کاشت بودن این سیستم‌ها ایجاب می‌کند که تا حد ممکن از نظر ابعاد، وزن و توان مصرفی بهینه‌سازی صورت گیرد و برای ساخت آن‌ها ملاحظات متناسب با طبیعت بافت در نظر گرفته شود. با توجه به دامنه ضعیف سیگنال‌های عصبی لازم است که سیگنال‌های دریافت‌شده از الکترودها قبل از دیجیتال شدن و همچنین پردازش، به اندازه کافی تقویت شده و عملیات فیلترینگ مناسبی به منظور حذف نویز و آفست DC ایجادشده در سطح بافت-الکتروود صورت پذیرد. پیام‌های عصبی در قالب پالس‌های الکتریکی که به پتانسیل عمل<sup>۲</sup> یا اسپایک<sup>۲</sup> موسوم هستند منتقل می‌شوند. این پتانسیل‌ها می‌توانند به هر دو صورت درون سلولی و خارج سلولی توسط میکروالکترودها اندازه‌گیری شوند.

پتانسیل‌های عمل خارج سلولی<sup>۴</sup> (ENAP) یکی از پرچالش‌ترین سیگنال‌ها در یک ضبط عصبی هستند. این سیگنال‌ها دارای دامنه و بازه فرکانسی به ترتیب  $500-50 \mu V$  و  $10-1 kHz$  با سطح نویز پس زمینه حدود  $10-5 \mu V$  می‌باشند [۲] که وابسته به فاصله بین نورون فعال و الکتروود ثبت است [۳].

نوع دیگری از سیگنال‌های زیست-پتانسیل با فرکانس پایین‌تر (کم‌تر از  $200 Hz$ )، پتانسیل میدان محلی<sup>۵</sup> (LFP) نامیده می‌شوند. در واقع LFP ها از فعالیت همزمان تعداد زیادی از نورون‌ها در یک ناحیه از مغز ناشی می‌شود [۴]. این سیگنال‌ها دارای دامنه‌ای به بزرگی  $1 mV$  و محتوای فرکانسی  $200-10 Hz$  هستند [۵].

برای انتقال داده‌های عصبی از طریق لینک‌های بی‌سیم، سیگنال‌های عصبی می‌بایست ابتدا دیجیتال شوند. به منظور استفاده از نرخ داده کم‌تر، الگوریتم‌های کاهش داده از قبیل: الگوریتم تشخیص انرژی سیگنال‌های پتانسیل میدان محلی (LFP) [۶] و الگوریتم تشخیص اسپایک [۷] به کار می‌روند. در مواردی به طور همزمان، به اطلاعات هر دو سیگنال مذکور برای پردازش و تحلیل نیاز است. به دلیل ماهیت فشرده‌سازی تقویت کننده لگاریتمی، چنین تقویت کننده‌هایی به طور گسترده در پردازش سیگنال‌های زیست-پزشکی، با محدوده پویایی وسیع استفاده می‌شوند.

همچنین از دیگر کاربردهای این تقویت کننده، می‌توان به مواردی از قبیل تقویت سیگنال‌های ضعیف دریافت‌شده از مغز توسط میکروالکترودها [۸]، سیستم‌های زیست-پزشکی دارای پهنای باند کم [۹]، مانند سیستم‌های زیست-پزشکی قابل پوشیدن [۱۰]، پردازش سیگنال‌های شنوایی به منظور کاشت حلزون گوش [۱۱]، پالس اکسی‌مترها برای اندازه‌گیری میزان غلظت اکسیژن موجود در خون [۱۲] و طیف‌سنجی امیدانس در تحلیل امیدانس بیوالکتریکی [۱۳] اشاره نمود.

در این مقاله، طراحی یک تقویت کننده لگاریتمی کم‌نویز با توان مصرفی کم ارائه شده است. این تقویت کننده قابل استفاده در بخش جلویی سیستم‌های ضبط سیگنال عصبی، به منظور تقویت سیگنال‌های عصبی و همچنین کاهش داده دریافتی از الکترودها است.

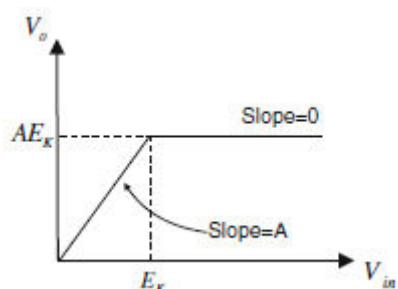
این مقاله از بخش‌های زیر تشکیل شده است:

بخش ۲ ساختار پیشنهادی تقویت کننده لگاریتمی را توصیف می‌کند. سازوکار حذف آفست در بخش ۳ شرح داده شده است. در بخش ۴ روش طراحی تقویت کننده محدود کم مصرف و کم نویز مطرح شده است. نتایج شبیه‌سازی در بخش ۵ بحث شده و در نهایت نتیجه‌گیری در بخش ۶ است.

## ۲- تقویت کننده لگاریتمی

توپولوژی‌های متفاوتی برای پیاده‌سازی تقویت کننده لگاریتمی می‌تواند به کار برده شود. از آن جمله، رویکرد مبتنی بر مقاومت انتقالی<sup>۶</sup> است که از وابستگی نمایی بین جریان و ولتاژ در یک دیود پیوند P-N [۱۴]، یک ترانزیستور دو قطبی [۱۵] یا یک ماسفت بایاس شده در ناحیه وارونگی ضعیف استفاده می‌کند. این روش نسبت به تغییرات فرآیند و دما بسیار حساس است. بنابراین شبیه‌سازی در گوشه‌های فرآیند فن‌آوری نتایج متفاوتی را ایجاد می‌کند که قابل قبول نیست. طراحی تقویت کننده‌های لگاریتمی در فن‌آوری سی‌ماس با ترانزیستورهای ماسفت بایاس شده در ناحیه اشباع که مشخصه نمایی یا لگاریتمی ندارند بر اساس ساختار آشکارسازی متوالی است که مشخصه تابع لگاریتمی را به صورت تقریب‌های تکه‌ای-خطی<sup>۷</sup> پیاده‌سازی می‌کند. این ساختار در دو نوع جمع موازی<sup>۸</sup> و تقریب خطی-سری<sup>۹</sup> قابل پیاده‌سازی است [۱۶، ۱۷].

در این مقاله، یک تقویت کننده لگاریتمی برای پیاده‌سازی مشخصه لگاریتمی بر اساس ساختار جمع موازی [۱۷] برای ایجاد سیگنال خروجی متناسب با لگاریتم سیگنال ورودی ارائه شده است. شکل ۱ نمودار بلوکی تقویت کننده لگاریتمی جمع موازی را نشان می‌دهد. در این ساختار مشخصه لگاریتمی با استفاده از تقریب‌های تکه-ای-خطی<sup>۸</sup> به دست می‌آید. در شکل ۲ نمودار بلوکی تقویت کننده لگاریتمی پیشنهادی ارائه شده است.



شکل ۳: مشخصه انتقال یک تقویت کننده محدود کننده

این ساختار از بلوک های متوالی تشکیل شده است که هر بلوک، یک تقویت کننده محدود کننده با بهره A است (شکل ۱). در این نوع تقویت کننده، خروجی نهایی از مجموع خروجی های بلوک های سیستم به وجود می آید. در این ساختار به ازای سیگنال های ورودی با دامنه کم، طبقات وارد فاز بهره می شوند و به تدریج با افزایش سیگنال ورودی به نقطه ای خواهیم رسید که آخرین طبقه از تقویت کردن باز می ایستد و وارد فاز محدود کننده می شود. همین طور با افزایش دامنه ورودی، محدود شوندگی به ترتیب از آخرین طبقه به سمت اولین طبقه اتفاق می افتد و طبقات یکی پس از دیگری وارد فاز محدود کننده می شوند. مشخصه انتقال تابع لگاریتمی در محور نیمه لگاریتمی که با استفاده از تکه های خطی پیاده سازی شده است در شکل ۴ نشان داده شده است. بهره تقویت کننده لگاریتمی، برابر شیب قطعات مختلف در منحنی تکه ای-خطی است. یکی از لازمه های طراحی تقویت کننده لگاریتمی به دست آوردن رابطه ای ریاضی بین خروجی مدار و پارامترهای طراحی است. صرف نظر از ساختاری خاص، رابطه بین ورودی و خروجی لگاریتمی از رابطه (۱) به دست می آید.

$$V_{log} = K_{slope} \times \log\left(\frac{V_{in}}{K_{intercept}}\right) \quad (1)$$

در این معادله  $K_{intercept}$  و  $K_{slope}$  به ترتیب شیب و نقطه تقاطع تابع انتقال لگاریتمی می باشند.

با توجه به اینکه شیب خروجی برابر نسبت تغییرات خطی در  $V_{log}$  به یک دهه تغییرات در  $V_{in}$  است می توانیم تابع شیب خروجی ( $K_{slope}$ ) را گسترش دهیم که به صورت زیر است:

$$K_{slope} = \frac{(A-1)E_k}{\log_{10}(A)} \quad (2)$$

برای به دست آوردن نقطه برخورد ( $K_{intercept}$ )، با ادغام دو معادله فوق داریم:

$$V_{log} = \frac{(A-1)E_k}{\log_{10}(A)} \times \log_{10}\left(\frac{V_{in}}{K_{intercept}}\right) \quad (3)$$

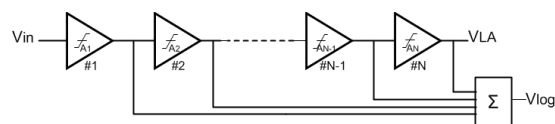
از آنجایی که ولتاژ خروجی متناظر با ورودی در نقاط گذر شناخته می شود، می توانیم  $V_{log}$  و  $V_{in}$  را در یکی از این k نقطه گذر انتخاب کنیم تا معادله قبل کامل شود.

این ساختار از پنج طبقه تقویت کننده محدود کننده<sup>۱</sup> تمام تفاضلی بهره ولتاژ بالا و یک مدار حذف ولتاژ آفست DC ورودی در حلقه فیدبک تشکیل شده است. هر طبقه تقویت کننده محدود کننده دارای هر دو خروجی تفاضلی جریان و ولتاژ است. ولتاژ تفاضلی هر طبقه به طبقه بعدی عبور داده می شود و در نهایت خروجی تفاضلی محدود کننده را ایجاد می کند. جریان های تفاضلی طبقات به یک گره جمع کننده اعمال شده و با گذر از یک بار مقاومتی ولتاژ لگاریتمی را تولید می کنند. از آنجایی که این ساختار از N طبقه تشکیل یافته است و توان کل به طور خطی با تعداد طبقات افزایش می یابد؛ لذا برای کاهش توان مصرفی کل تقویت کننده می بایست توان مصرفی هر سلول بهره کاهش یابد.

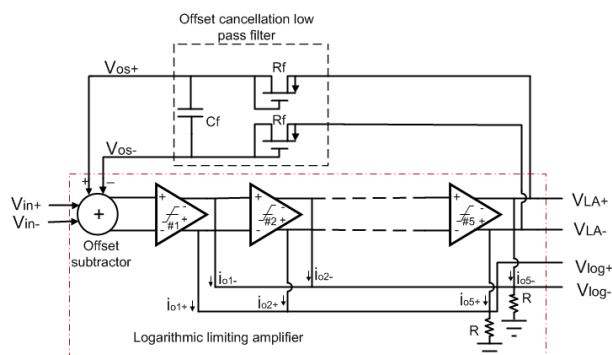
### ۱-۲- اساس کار تقویت کننده لگاریتمی

معماری تقریب تکه ای-خطی متشکل از طبقات متوالی غیر خطی با بهره دوگانه است. هر طبقه، یک تقویت کننده محدود کننده با بهره دوگانه است که دو حالت کاری عملکرد بهره و عملکرد محدود کننده دارد. برای سیگنال های ورودی با دامنه کم، تقویت کننده در حالت بهره عمل می کند تا این که سیگنال ورودی به یک مقدار ثابت  $E_k$  می رسد. به تدریج و با افزایش دامنه ورودی و بعد از نقطه برخورد، تقویت کننده وارد حالت محدود کننده می شود و خروجی تقویت کننده ناگهان به ولتاژ حداکثر  $A \times E_k$  محدود می شود.

در شکل ۳ مشخصه انتقال یک تقویت کننده محدود کننده نشان داده شده است. همان گونه که در بخش قبل بیان شد در این مقاله به منظور پیاده سازی مشخصه لگاریتمی با روش تقریب تکه ای-خطی از ساختار جمع موازی استفاده شده است.



شکل ۱: نمودار بلوکی تقویت کننده لگاریتمی جمع موازی



شکل ۲: تقویت کننده لگاریتمی تمام تفاضلی پیشنهادی به همراه سازوکار حذف آفست DC

ماسفت ساخته می شوند) برای سد کردن مؤلفه DC استفاده می کنند. عیب اولیه بسیاری از این روش ها این است که برای تقویت سیگنال های LFP (۳۰-۱ Hz) مناسب نیستند [۱۹].

در پیاده سازی با قطعات الکترونیکی مجزا، فرکانس قطع پایین به راحتی با استفاده از یک خازن خارج تراشه تنظیم می شود. با توجه به اینکه در پیاده سازی فیلتر پایین گذر، فرکانس قطع پایین برای حذف آفست باید کوچک و حدود یک هرتز باشد؛ لذا به مقادیر مقاومت و خازن بزرگ نیاز است. از آنجایی که خازن های قابل ساخت بر روی تراشه اندازه های محدودی دارند و همچنین به منظور اجتناب از افزایش سطح تراشه، از ترانزیستور برای ساخت مقاومت های بزرگ روی تراشه استفاده می شود.

به منظور پیاده سازی مقاومت خیلی بزرگ از ترانزیستورهای بایاس شده در ناحیه وارونگی ضعیف می توان استفاده کرد. استفاده از این روش برای به دست آوردن مقاومت بزرگ، نویز فرکانس پایینی را به مدار تحمیل می کند که ناشی از نویز ترانزیستور است. روش دیگر استفاده از شبه مقاومت<sup>۱۱</sup> MOS-bipolar برای ساخت این مقاومت است. عنصر شبه مقاومتی، امپدانس خیلی بیش تری نسبت به ترانزیستور MOS بایاس شده در ناحیه وارونگی ضعیف دارد. بنابراین نویز فرکانس پایین ناشی از این عنصر قبل از باند میانی به خوبی فیلتر می شود و در فرکانس های باند میانی مطلوب ظاهر نمی شود؛ لذا در این کار، برای ساخت فیلتر از عنصر شبه مقاومت MOS-bipolar برای داشتن مقاومتی در محدوده ترا<sup>۱۲</sup> اهم و مساحت مصرفی تراشه مقرون به صرفه استفاده شده است.

عملکرد این ساختار مقاومتی بدین صورت است که با اعمال  $V_{gs}$  منفی، قطعه مانند یک ترانزیستور PMOS اتصال دیودی عمل می کند و با اعمال  $V_{gs}$  مثبت، ترانزیستور پارازیتی دوقطبی پیوند pnp سورس-بدنه-درین فعال شده و مانند یک ترانزیستور دو قطبی اتصال دیودی عمل کرده، مقاومتی بسیار بزرگ ایجاد می کند [۲۰].

با توجه به این تفصیلات، برای حذف ولتاژ آفست و سیگنال های کم تر از ۱ Hz، از سازوکار حذف ولتاژ آفست در حلقه فیدبک استفاده شده است [۲۱]. مدار به کار گرفته شده آفست DC را به میزان قابل توجهی حذف می کند در حالی که قادر است سیگنال های LFP و پتانسیل عمل را نیز تقویت کند. مطابق شکل ۲ ولتاژ DC خروجی، توسط حلقه فیدبک سنجیده می شود و توسط یک فیلتر پایین گذر RC مرتبه اول استخراج می شود و در ورودی طبقه اول از ولتاژ ورودی تفریق می شود.

#### ۴- طراحی تقویت کننده کم مصرف با نویز پایین

با توجه به دامنه پایین سیگنال های عصبی، این گونه سیگنال ها به شدت از نویز محیط تأثیر می پذیرند و در نتیجه آن سیگنال اصلی را از دست خواهیم داد. بنابراین تقویت کننده باید نرخ حذف حالت مشترک بالایی داشته باشد. با توجه به اینکه در یک ضبط سیگنال زیست-پتانسیل،

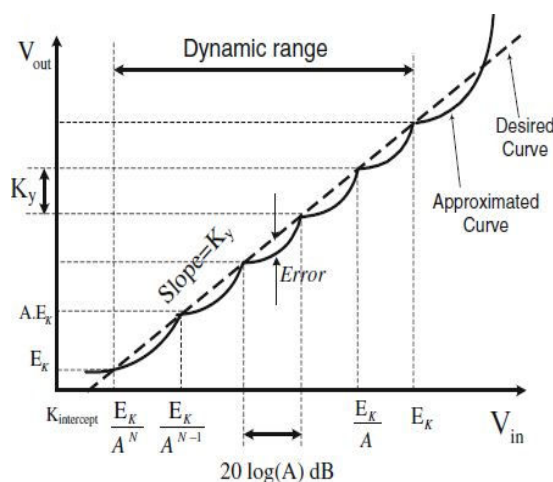
با استفاده از یکی از نقاط گذر و جایگذاری در رابطه (۳)، نقطه برخورد به صورت معادله (۴) حاصل می شود.

$$K_{\text{intercept}} = \frac{E_K}{A^{(N+\frac{1}{A-1})}} \quad (4)$$

در رابطه اخیر N تعداد طبقات تقویت کننده محدود کننده است.

در نهایت با استفاده از روابط (۲) و (۴) معادله ولتاژ لگاریتمی از رابطه (۵) به دست می آید.

$$V_{\log} = \frac{(A-1)E_K}{\log(A)} \times \log\left(\frac{V_{in}}{E_K}\right) + (A-1)E_K \left(N + \frac{1}{A-1}\right) \quad (5)$$



شکل ۴: مشخصه انتقال تابع لگاریتمی در محور نیمه لگاریتمی [۱۷]

### ۳- حذف آفست DC

مسئله بحرانی و مهمی که طراحان تقویت کننده زیست-پتانسیل مجتمع با آن مواجه هستند حذف آفست DC است. به دلیل تأثیر الکتروشیمیایی در رابط بافت-الکترو، ولتاژ آفست DC بزرگی با دامنه ای حدود  $\pm 50 \text{ mV}$  در محل اتصال بین بافت و الکترو ایجاد می شود که چندین مرتبه بزرگ تر از دامنه ولتاژ سیگنال عصبی اندازه گیری شده است [۶].

از آنجایی که ترانزیستورهای بزرگی در ورودی تقویت کننده به منظور کاهش نویز استفاده می شوند؛ لذا امپدانس ورودی تقویت کننده برای حذف این ولتاژ آفست به اندازه کافی بزرگ نیست. از طرفی به دلیل بهره تفاضلی بالای تقویت کننده محدود کننده، کوچک ترین ولتاژ آفست در ورودی تقویت کننده باعث اشباع خروجی و حتی گره های داخلی تقویت کننده شده و محدوده پویایی را محدود می کند. بنابراین حذف آفست DC ورودی، در طراحی تقویت کننده محدود کننده ضروری است [۱۰].

آفست DC بزرگ در رابط بافت-الکترو نیاز به یک تزویج AC یا مدار حذف آفست دارد [۱۸]. برخی از این روش ها از فیلترهای RC با مقاومت های بزرگ (به اندازه  $10^{11}$  اهم که با استفاده از ترانزیستور

ترانزیستورهای  $M_5$  و  $M_6$ ، ۶۰ درصد از جریان  $M_1$  و  $M_2$  را عبور دهند. در این حالت جریان ترانزیستورهای  $M_3$  و  $M_4$ ، به  $0.4$  مقدار خود می رسد و ترانسسانی آن ها  $2/5$  برابر افت می کند. بنابراین بهره تفاضلی در این حالت  $2/5$  برابر حالتی است که ترانزیستورهای  $M_{3,4}$  مورد استفاده قرار نگیرند.

بهره ولتاژ هر سلول بهره با صرف نظر از اثر مدولاسیون طول کانال از رابطه (۶) محاسبه می شود.

$$A_V = g_{m1} R_{out} \quad (۶)$$

که

$$R_{out} = r_{o1} \parallel r_{o3} \parallel \frac{-1}{g_{m3}} \parallel \frac{1}{g_{m5}} \quad (۷)$$

با ادغام دو رابطه (۶) و (۷) بهره، به صورت زیر تعریف می شود:

$$A_V = \frac{g_{m1}}{g_{m5} - g_{m3}} \quad (۸)$$

با در نظر گرفتن  $gm_{3,4} = 0.6 gm_{5,6}$  می توان رابطه اخیر را به شکل زیر خلاصه نمود:

$$A_V = 2.5 \times \frac{g_{m1}}{g_{m5}} \quad (۹)$$

روش طراحی  $gm/ID$  عاملی کلیدی و مهم برای به دست آوردن مصالحه ای بین توان و نویز است. به دلیل اینکه نویز تقویت کننده با ترانسسانی نسبت معکوس دارد بنابراین برای اینکه تقویت کننده، نویز ارجاع داده شده به ورودی کمی داشته باشد می بایست ترانسسانی  $(G_m)$  OTA برای یک مقدار جریان بایاس معلوم، حداکثر شود. از آنجایی که حداکثر نسبت  $gm/ID$  در ناحیه وارونگی ضعیف است و ترانسسانی یک OTA استاندارد، همان ترانسسانی یکی از ترانزیستورهای زوج تفاضلی ورودی است؛ در نتیجه برای حداکثر شدن  $gm$ ، به صرفه است که ترانزیستورهای ورودی  $M_1$  و  $M_2$  در ناحیه زیر آستانه (وارونگی ضعیف) بایاس شوند. ضمن اینکه ترانزیستورهای ورودی باید نسبت  $W/L$  بزرگی داشته باشند.

ضریب وارونگی (IC) ترانزیستور به صورت نسبت جریان کانال ( $ID$ ) به جریان مشخصه وارونگی متوسط ( $I_S$ ) تعریف می شود که ضریب  $I_S$  با توجه به رابطه (۱۰) محاسبه می شود [۲۳].

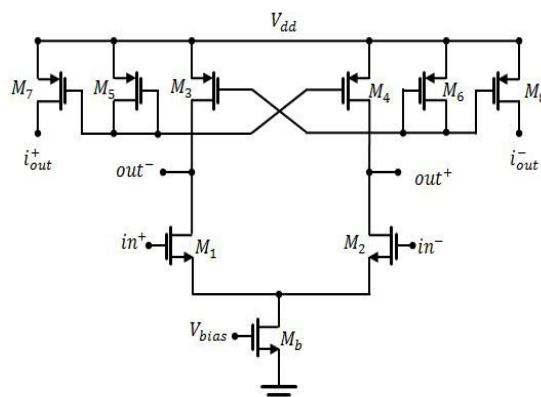
$$I_S = \frac{2\mu C_{ox} U_T^2}{\kappa} \cdot \frac{W}{L} \quad (۱۰)$$

که  $\kappa$  ضریب تزویج گیت زیر آستانه است و مقدار نوعی آن برابر  $0.7$  است.  $U_T$  ولتاژ حرارتی و  $C_{ox}$  خازن لایه اکسید زیر گیت،  $W$  پهنای ترانزیستور و  $L$  طول آن است.

با استفاده از مدل EKV [۲۰]، می توانیم  $gm$  هر ترانزیستور را تخمین بزنیم که از فرمول (۱۱) به دست می آید.

$$g_m = \frac{\kappa I_D}{U_T} \cdot \alpha \quad (۱۱)$$

سیگنال های الکتروانسفالوگرام<sup>۱۳</sup> (EEG)، الکتروکاردیوگرام<sup>۱۴</sup> (ECG)، الکترومیوگرام<sup>۱۵</sup> (EMG) و ENAP در فرکانس حوالی ۶۰ Hz همپوشانی دارند؛ لذا این سیگنال می تواند ورودی تقویت کننده را اشباع کند و باعث بروز خطا در خواندن سیگنال شود به همین دلیل سیگنال مد مشترک را باید در ورودی حذف نمود. برای به دست آوردن عملکرد کم نویز مهم است که تقویت کننده ای با نویز ارجاع داده شده به ورودی پایین طراحی کنیم. شکل ۵ توپولوژی یک تقویت کننده محدود کننده تمام تفاضلی را نشان می دهد که یک تقویت کننده ترانسسانی<sup>۱۶</sup> (OTA) ساده اتصال سورس و بار فعال است.



شکل ۵: ساختار تقویت کننده محدود کننده

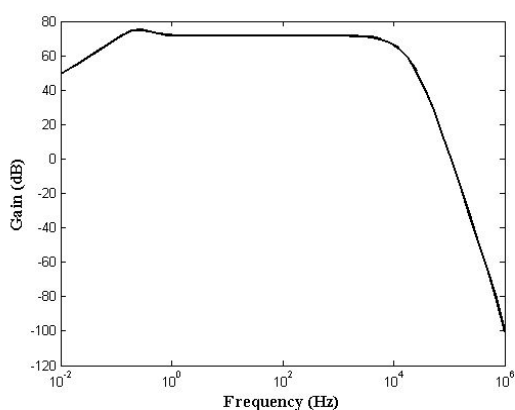
توپولوژی تمام تفاضلی، نسبت حذف حالت مشترک<sup>۱۷</sup> (CMRR) بیش تری در مقایسه با نوع تک سر، فراهم می کند که در شرایط کاری با ولتاژ تغذیه کم، مهم است. یک رویکرد تمام تفاضلی، نیاز به مدار فیدبک حالت مشترک<sup>۱۸</sup> (CMFB) برای کنترل ولتاژ حالت مشترک خروجی دارد. مدار CMFB نسبت به تغییرات فرآیند ساخت و عدم تطابق قطعات، بسیار حساس است و موجب بروز خطای آفست در سیستم می شود. ضمن اینکه این گونه مدارها موجب مصرف توان و افزایش سطح مصرفی تراشه می شوند؛ بنابراین مطلوب است که مدارهای CMFB حذف شوند. به این منظور در طراحی سلول بهره از ترانزیستورهایی با اتصال دیودی (ترانزیستورهای  $M_5$  و  $M_6$ ) به عنوان بار استفاده شده است. به علت استفاده از بارهای دیودی، گره خروجی دارای امپدانس کمی است؛ لذا در این مدار دیگر نیازی به استفاده از مدار CMFB نیست.

به منظور به دست آوردن بهره ولتاژ سیگنال کوچک بیش تر به ازای یک جریان مصرفی مشخص و اجتناب از مدارهای ولتاژ بایاس اضافی، ترانزیستورهای  $M_3$  و  $M_4$  به صورت ضرب دری<sup>۱۹</sup> استفاده شده است. از آنجایی که دقت تقویت کننده لگاریتمی با بهره سلول های استفاده شده نسبت معکوس دارد؛ لذا برای اجتناب از خطای لگاریتمی و همچنین عدم استفاده از طبقات متوالی زیاد برای به دست آوردن محدوده پویایی ورودی بالا، که منجر به افزایش توان مصرفی و سطح تراشه می شود، ابعاد ترانزیستورهای  $M_3$  و  $M_4$  باید به گونه ای انتخاب شوند تا هر سلول تقویت کننده، بهره ای حدود ۱۵-۱۰ داشته باشد. بدین منظور، انتخاب ابعاد ترانزیستورها به گونه ای صورت گرفت که

نشان داده شده است. تقویت کننده دارای بهره ۷۱/۷ dB، فرکانس قطع پایین ۲۵۴ mHz و فرکانس قطع بالای ۷ kHz است. توان مصرفی این تقویت کننده ۳/۹۶ μW است که جریان مصرفی کل معادل ۳/۳ μA دارد.

مقدار مؤثر نویز ارجاع داده شده به ورودی تقویت کننده، در بازه فرکانسی ۰/۱ Hz تا ۱۰ kHz، برابر ۳/۲۲ μV<sub>rms</sub> است که بسیار کم تر از مقدار گزارش شده در [۲۳] است. چگالی طیف توان نویز تقویت کننده در شکل ۷ ارائه شده است. برای ارزیابی عملکرد طراحی با نویز و توان مصرفی کم، دو پارامتر NEF و PEF به ترتیب ۲/۶۸ و ۸/۶۱ محاسبه شدند. منحنی مشخصه ورودی-خروجی تقویت کننده لگاریتمی، در شکل ۸ ارائه شده است.

محدوده پویایی تقویت کننده از ۵ μV تا ۱۰ mV است که محدوده پویایی برابر ۶۶ dB را نشان می دهد. این محدوده سیگنال های عصبی را به خوبی پوشش می دهد. همچنین تقویت کننده لگاریتمی در فرکانس ۵۰-۶۰ Hz دارای CMRR و PSRR به ترتیب معادل ۱۳۰/۲ dB و ۱۲۲/۵ dB است.



شکل ۶: پاسخ فرکانسی تقویت کننده لگاریتمی

به منظور بررسی عملکرد مدار حذف آفست DC، عدم تطابق ترانزیستورها در پروسه ساخت مورد بررسی قرار گرفت و شبیه سازی مونت کارلو انجام شد. نتایج شبیه سازی نشان می دهد که قبل از استفاده از مدار حذف آفست، تقویت کننده لگاریتمی دارای آفست DC ارجاع داده شده به ورودی به میزان ۲۸ mV- بود که بعد از اضافه کردن سازوکار حذف آفست، این مقدار به ۵۲ μV- کاهش پیدا کرد. نتایج حاصل از شبیه سازی مونت کارلو در شکل های ۹ و ۱۰ ارائه شده است.

به منظور سنجش میزان دقت مشخصه لگاریتمی از جعبه ابزار برازش منحنی نرم افزار متلب استفاده شد. به این صورت که به منحنی مشخصه به دست آمده از تقویت کننده لگاریتمی طراحی شده، یک معادله لگاریتمی با توجه به رابطه (۵) برازش شد. شکل ۱۱ منحنی برازش شده را نمایش می دهد.

مقدار خطای مؤثر به دست آمده از طریق محاسبات ۴/۳۷۶ mV است که معادل ۱/۴۵٪ خطای لگاریتمی است. شکل ۱۲ مقدار

که در رابطه اخیر،  $\alpha$  مقداری کوچک تر از یک است و از رابطه (۱۲) به دست می آید.

$$\alpha = \frac{2}{1 + \sqrt{1 + 4 \cdot IC}} \quad (12)$$

نویز ارجاع داده شده به ورودی از رابطه (۱۳) به دست می آید.

$$V_{ni,th}^{-2} = 2 \times 4kT\gamma \left( \frac{1}{g_{m1}} + \frac{3g_{m5}}{2g_{m1}^2} \right) \quad (13)$$

که  $\gamma$  ضریب نویز حرارتی است و برای ناحیه کاری وارونگی قوی و همین طور فناوری های با طول کانال بلند، مقداری برابر  $\frac{2}{3}$  و برای

ناحیه کاری زیر آستانه،  $\gamma = \frac{1}{2\kappa}$  است.

نویز فلیکر ارجاع داده شده به ورودی، طبق معادله (۱۴) محاسبه می شود.

$$V_{ni,1/f}^{-2} = 2 \left( \frac{K_n}{W_1 L_1 C_{ox}} + \frac{3K_p g_{m5}^2}{2W_5 L_5 C_{ox} g_{m1}^2} \right) \frac{1}{f} \quad (14)$$

در رابطه اخیر،  $K_n$  و  $K_p$  ضرایب نویز فلیکر ترانزیستورهای NMOS و PMOS هستند که به شدت به فرکانس کاری وابسته هستند. از رابطه اخیر مشخص می شود که ولتاژ نویز فلیکر ارجاع داده شده به ورودی، با مساحت ترانزیستورها رابطه معکوس دارد. بنابراین در این کار تلاش شده است تا حد امکان از ترانزیستورهایی با مساحت زیاد برای کاهش نویز فلیکر استفاده شود. ترانزیستورهای NMOS در مقایسه با PMOS، نسبت  $gm/Id$  بالاتری دارند که منجر به نویز حرارتی کم تر می شود [۱۸]. در طراحی تقویت کننده لگاریتمی پیشنهادی نیز نویز حرارتی نسبت به نویز فلیکر غالب است، بنابراین در طراحی تقویت کننده از ترانزیستورهای NMOS در ورودی استفاده شده است.

بنابراین رابطه نویز ورودی با جایگزین کردن رابطه (۱۱) در (۱۳)

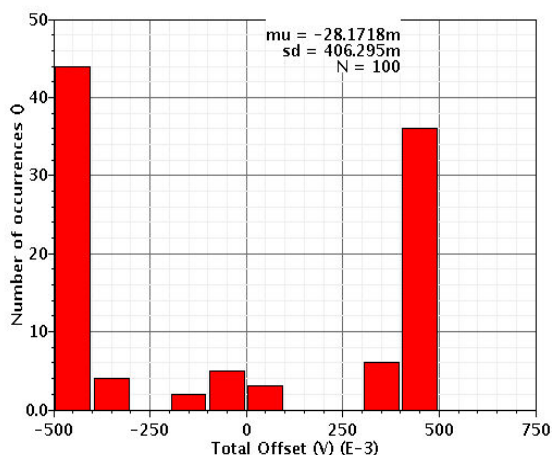
به شکل زیر خلاصه می شود:

$$V_{ni,th}^{-2} = \frac{4KT}{\kappa g_{m1}} \left( 1 + \frac{3ID5}{2ID1} \right) \quad (15)$$

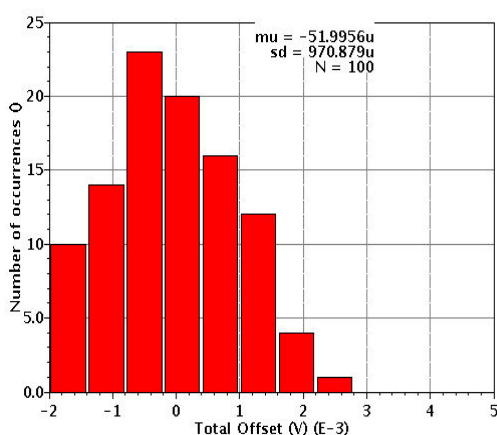
رابطه اخیر پیشنهاد می کند که برای حداقل کردن نویز ارجاع داده شده به ورودی، علاوه بر افزایش  $gm_1$ ، نسبت  $Id5/Id1$  نیز باید کوچک انتخاب شود.

#### ۵- نتایج شبیه سازی

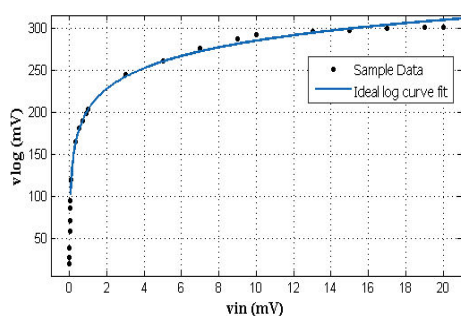
شبیه سازی های تقویت کننده پیشنهادی، با ولتاژ تغذیه ۱/۲ V در فناوری CMOS 1P6M ۰/۱۸ μm توسط نرم افزار Cadence Spectre انجام شده است. تقویت کننده لگاریتمی از پنج طبقه تقویت کننده محدود کننده یکسان تشکیل شده است. هر طبقه، بهره ای معادل ۱۴/۴ dB دارد. طراحی طبقات بر اساس داشتن کم ترین توان و سطح نویز دیده شده در ورودی صورت گرفته است. همچنین از ساختار تمام تفاضلی برای حذف نویز حالت مشترک تقویت کننده استفاده شده است. پاسخ فرکانسی تقویت کننده لگاریتمی در شکل ۶



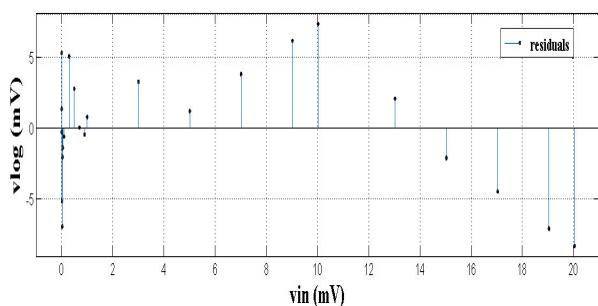
شکل ۹: هیستوگرام ولتاژ آفست ورودی قبل از به کار بردن مدار حذف آفست



شکل ۱۰: هیستوگرام ولتاژ آفست ورودی بعد از استفاده از مدار حذف آفست



شکل ۱۱: برازش منحنی لگاریتمی ایده آل بر منحنی لگاریتمی واقعی



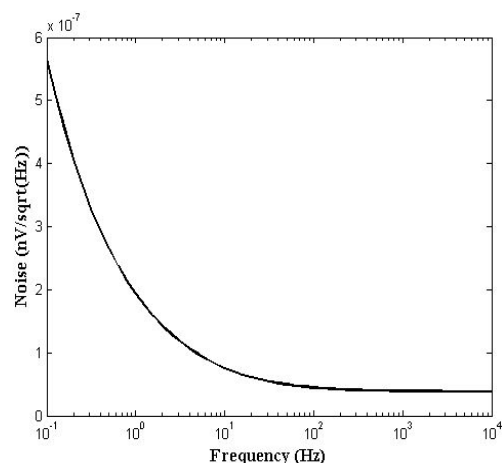
شکل ۱۲: مقدار باقی مانده منحنی برازش شده

باقی مانده منحنی را نمایش می دهد. رابطه (۱۶) معادله منحنی برازش شده را بیان می کند.

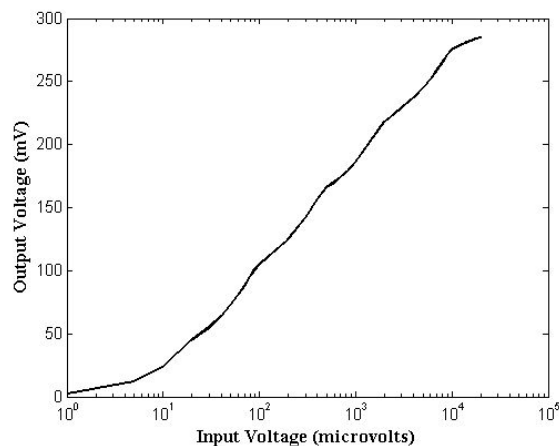
$$V_{\log} = 35.65 \times \log\left(\frac{V_{in}}{0.144}\right) + 134.14 \quad (16)$$

در نهایت به منظور ارزیابی کارایی لگاریتمی تقویت کننده، یک سیگنال عصبی واقعی به تقویت کننده لگاریتمی پیشنهادی اعمال شد (شکل ۱۳-الف)). خروجی سومین طبقه لگاریتمی، در شکل ۱۳-ب) نشان داده شده است. همچنین خروجی لگاریتمی در شکل ۱۴ ارائه شده است. واضح است که تقویت کننده لگاریتمی، لگاریتمی سیگنال ورودی را در خروجی ایجاد نموده است به گونه ای که سیگنال های با دامنه ضعیف تر، بیش تر از آن هایی که دامنه بزرگ تری دارند تقویت شده اند.

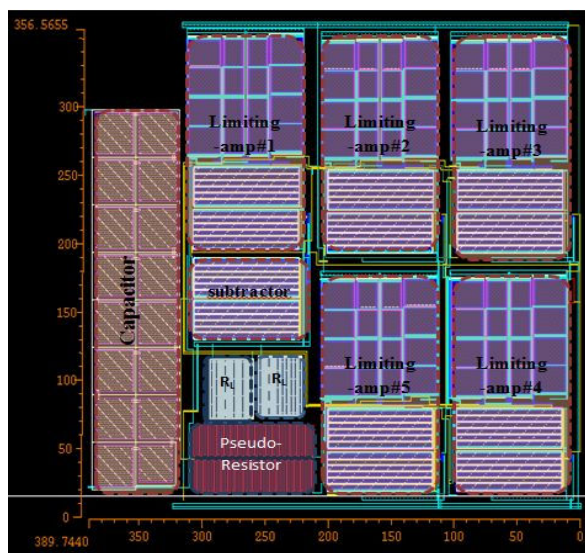
جانمایی<sup>۲۰</sup> تقویت کننده لگاریتمی در شکل ۱۵ ارائه شده است. ابعاد تقویت کننده لگاریتمی  $7/389 \mu\text{m} \times 5/356 \mu\text{m}$  است. نتایج قابل قبولی نیز از شبیه سازی های پس از جانمایی به دست آمد که گویای عملکرد بهینه مدار پس از ساخت است. همچنین عملکرد تقویت کننده لگاریتمی پیشنهادی در مقایسه با سایر کارهای ارائه شده، در جدول ۱ خلاصه شده است.



شکل ۷: چگالی طیف نویز دیده شده در ورودی



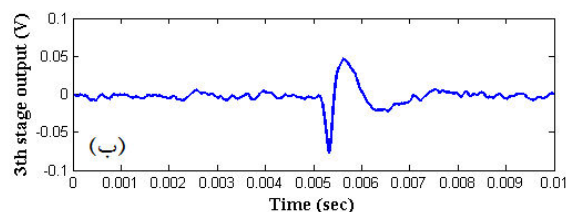
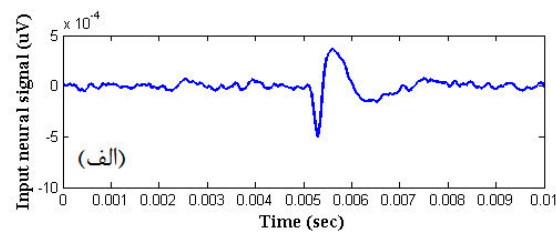
شکل ۸: مشخصه ورودی-خروجی تقویت کننده لگاریتمی



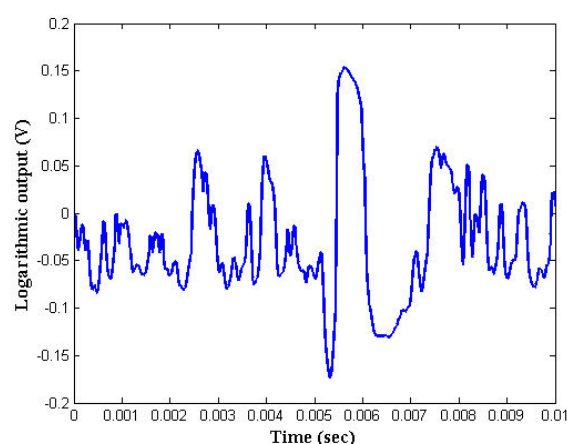
شکل ۱۵: جانمایی تقویت کننده لگاریتمی

### ۶- نتیجه

در این مقاله یک تقویت کننده لگاریتمی برای کاربردهای ضبط سیگنال های زیست-پتانسیل و قابل حمل با نویز و توان بسیار کم در فناوری  $0.18 \mu\text{m}$  سی ماس ارائه شد. این ساختار قادر به تقویت هر دو سیگنال پتانسیل میدان محلی و پتانسیل عمل بدون نیاز به مسیره های جداگانه و سخت افزار اضافی برای پردازش همزمان دو سیگنال است. تقویت کننده لگاریتمی پیشنهادی از ساختار جمع موازی و سازوکار حذف آفست DC در حلقه فیدبک به منظور تقویت و پردازش سیگنال های زیست-پتانسیل استفاده می کند. توان کل مصرفی  $3.96 \mu\text{W}$  با یک منبع تغذیه  $1.2 \text{V}$  است. نویز ارجاع داده شده به ورودی تقویت کننده  $3.22 \mu\text{V}_{\text{rms}}$  و دارای محدوده پویایی  $66 \text{dB}$  است.



شکل ۱۳: (الف) سیگنال عصبی ورودی، (ب) خروجی سومین تقویت کننده محدودکننده



شکل ۱۴: خروجی لگاریتمی پس از اعمال سیگنال عصبی

جدول ۱: مقایسه مشخصات کار انجام شده با سایر کارها

پارامتر	[۲۳]	[۸]	[۲۱]	کار حاضر
Vdd (V)	۱/۲	۱/۸	۰/۷	۱/۲
Power ( $\mu\text{W}$ )	۲۳/۵	۱۲۰۰	۲/۸۶	۳/۹۶
Gain (dB)	۶۹/۸	۴۴	۶۴	۷۱/۷
Bandwidth (Hz)	۰/۲-۲۴kHz	-	۰/۳۲-۲۲kHz	۰/۲۵۴-۷kHz
CMRR (dB)	-	۲۴۸	-	۱۳۰/۲
PSRR (dB)	-	-	-	۱۲۲/۵
$V_{\text{ni,rms}}$ ( $\mu\text{V}$ )	۵/۳ (۰/۱-۲۲kHz)	$2.1 \mu\text{V}/\sqrt{\text{Hz}}$ at $0.1 \text{ Hz}$ $7.1 \text{ nV}/\sqrt{\text{Hz}}$ at $100 \text{ Hz}$	۴/۴۱ (۰/۱-۱۰kHz)	۳/۲۲ (۰/۱-۱۰kHz)
NEF	-	-	۳/۴۳	۲/۶۸
$\text{NEF}^2 \times \text{Vdd}$	-	-	۸/۲۳	۸/۶۱
Input DR (dB)	۴۸	۴۴	۶۰	۶۶
Area ( $\text{mm}^2$ )	۰/۰۵۸	۰/۵	-	۰/۱۳۹
Technology	۹۰nm	۰/۱۸ $\mu\text{m}$	۰/۱۸ $\mu\text{m}$	۰/۱۸ $\mu\text{m}$



## مراجع

- [17] M. Shaterian, A. Abrishamifar and H. Shamsi, "Analysis and design of the true piecewise approximation logarithmic amplifiers," *Analog Integrated Circuits and Signal Processing*, vol. 72, no. 1, pp. 193-203, 2012.
- [18] F. Zhang, J. Holleman and B. Otis, "Design of ultra-low power biopotential amplifiers for biosignal acquisition applications," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 6, no. 4, pp. 344-355, 2012.
- [19] J. Parthasarathy, A. G. Erdman, A. D. Redish and B. Ziaie, "An integrated CMOS bio-potential amplifier with a feed-forward DC cancellation topology," *28th IEEE EMBS Annual International Conference*, pp. 2974-2977 2006.
- [20] R. R. Harrison and C. Charles, "A low-power low-noise CMOS amplifier for neural recording applications," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 6, pp. 958-965, 2003.
- [21] Y. Sundarasaradula and A. Thanachayanont, "A 0.7-V, 2.86- $\mu$ W low-noise logarithmic amplifier for neural recording system," *IEEE TENCON*, pp. 0-3, 2013.
- [22] Y. Tsvividis, *Operation and Modeling of the MOS Transistor*, McGraw-Hill, 2nd edition, 1998.
- [23] Z. Derafshi and J. Frounchi, "Low-noise low-power front-end logarithmic amplifier for neural recording system," *International Journal of Circuit Theory and Applications*, vol. 42, no. 5, pp. 437-451, 2012.
- [1] K. Iniewski, *VLSI Circuit for Biomedical Application*, Artech House, INC, 2008.
- [2] M. Yin and M. Ghovanloo, "A low-noise preamplifier with adjustable gain and bandwidth for biopotential recording applications," *IEEE International Symposium on Circuit and System, ISCAS*, pp. 321-324, 2007.
- [3] M. Mollazadeh, K. Murari, G. Cauwenberghs and N. Thakor, "Wireless micropower instrumentation for multimodal acquisition of electrical and chemical neural activity," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 3, pp. 388-397, 2009.
- [4] G. Buzsaki, "Large-scale recording of neuronal ensembles," *Nature Neuroscience*, vol. 7, no. 5, pp. 446-451, 2004.
- [5] R. A. Andersen, S. Musallam, and B. Pesaran, "Selecting the signals for a brain machine interface," *Current Opinion in Neurobiology*, vol. 14, no. 6, pp. 720-726, 2004.
- [6] R. R. Harrison, "The design of integrated circuits to observe brain activity", *Proceedings of the IEEE*, vol. 96, no. 7, pp. 1203-1216, 2008.
- [7] A. M. Sodagar, K. D. Wise and K. Najafi, "A fully integrated mixed-signal neural processor for implantable multichannel cortical recording", *IEEE Transactions on Biomedical Engineering*, vol. 54, no. 6, pp. 1075-1088, 2007.
- [8] R. Chebli and M. Sawan, "Chopped logarithmic programmable gain amplifier intended to EEG acquisition interface," *25th International Conference on Microelectronics (ICM)*, pp. 1-4, 2013.
- [9] F. Seoane, J. Wang, G. Yu, F. Niul, and P. He, "An analog front-end enables electrical impedance spectroscopy system on-chip for biomedical applications," *Physiological Measurement*, vol. 29, pp. S267-S278, 2008.
- [10] J. Ramos and J. L. Ausin, "Design considerations on CMOS limiting amplifiers for wearable biomedical systems," *20th European Conference on Circuit Theory and Design (ECCTD)*, pp. 294-297, 2011.
- [11] K. Kim, S. Choi, J. Kim, and D. Kim, "An improved speech processing strategy for cochlear implants based on an active nonlinear filterbank model of the biological cochlea," *IEEE Transactions on Biomedical Engineering*, vol. 56, no. 3, pp. 828-836, 2009.
- [12] M. Tavakoli, L. Turicchia, and R. Sarpeshkar, "An ultra-low-power pulse oximeter implemented with an energy-efficient transimpedance amplifier," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 4, no. 1, pp. 27-38, 2010.
- [13] S. Grassini, S. Corbellini, E. Angelini, F. Ferraris, and M. Parvis, "Low-cost impedance spectroscopy system based on a logarithmic amplifier," *IEEE Transaction on Instrumentation and Measurement*, vol. pp, no. 99, 2014.
- [14] J.-J. Sit and R. Sarpeshkar, "A micropower logarithmic a/d with offset and temperature compensation," *IEEE Journal of Solid-State Circuits*, vol. 39, no. 2, pp. 308-319, 2004.
- [15] B. Gilbert, "Translinear circuits: A proposed classification," *Electronics Letters*, vol. 11, no. 1, pp. 14-16, 1975.
- [16] C. D. Holdenried, J. W. Haslett, J. G. McRory, R. D. Beards and A. J. Bergsma, "A DC-4-GHz true logarithmic amplifier: theory and implementation," *IEEE Journal of Solid-State Circuits*, vol. 37, no. 10, pp. 1290-1299, 2002.

## زیر نویس‌ها

- ∧ Device
- ∨ Action Potential
- ∗ Spike
- † Extracellular Neural Action Potential
- ° Local Field Potential
- ‡ Transimpedance
- ∩ Piece-wise Linear Approximation
- ∧ Parallel Summation
- ∧ Series Linear Limiting
- ∨ Limiting Amplifier
- ∩ Pseudo Resistor
- ∩ Tera
- ∩ Electroencephelogram
- ∩ Electrocardiogram
- ∩ Electromyogram
- ∩ Operational Transconductance Amplifier
- ∩ Common Mode Rejection Ratio
- ∩ Common Mode Feedback
- ∩ Cross-coupled
- ∩ Layout