کنترل سلسله مراتبی برای جبرانسازی هارمونیک‌های ولتاژ در ریزشبکه‌های جزیره‌ای

مهدی ثواقبی، دانشجوی دکتری، علیرضا جلیلیان، استادیار
قطب علمی اتوماسیون و بهره‌برداری سیستم‌های قدرت- دانشکده مهندسی برق- دانشگاه علم و صنعت ایران- تهران- ایران
savaghebi@iust.ac.ir, jalilian@iust.ac.ir

چکیده: در این مقاله، یک طرح کنترلی سلسله مراتبی، شامل دو سطح اولیه و ثانویه، برای جبرانسازی هارمونیک‌های ولتاژ در ریزشبکه‌های جزیره‌ای ارائه شده است. سطح کنترلی اولیه دربردارنده‌ی کنترل‌کننده‌های محلی واحدهای تولید پراکنده[1] (DG) می‌باشد. هرکدام از این کنترل‌کننده‌ها شامل یک بلوک امپدانس مجازی هارمونیکی است که تقسیم بار غیرخطی بین DGها را به قیمت افزایش اغتشاش هارمونیکی ولتاژ بهبود می‌بخشد. سطح کنترلی ثانویه جبرانسازی هارمونیک‌های ولتاژ را از طریق ارسال سیگنال‌های کنترلی مناسب به سطح اولیه راهبری می‌نماید. با توجه به اینکه ممکن است ریزشبکه بارهای حساسی را تأمین نماید، جبرانسازی با هدف کاهش هارمونیک‌های اصلی ولتاژ شینِ بار انجام می‌گیرد. فرایند تعیین پارامترهای سیستم کنترل تشریح و نتایج شبیه‌سازی به منظور نمایش کارایی روش کنترلی پیشنهادی ارائه شده است.

واژه‌های کلیدی: کنترل سلسله مراتبی، جبرانسازی هارمونیک، ریزشبکه، تولید پراکنده (DG).

Hierarchical Control for Compensation of Voltage Harmonics in Islanded Microgrids

Mehdi Savaghebi, PhD Student, Alireza Jalilian, Assistant Professor

Center of Excellence for Power System Automation and Operation-Electrical Engineering Department-Iran University of Science and Technology-Tehran-Iran
savaghebi@iust.ac.ir, jalilian@iust.ac.ir

Abstract: In this paper, a hierarchical control scheme consisting of primary and secondary levels is proposed for compensation of voltage harmonics in islanded microgrids. The primary control level comprises Distributed Generators (DGs) local controllers. Each of these controllers includes a harmonic virtual impedance loop which is considered to improve nonlinear load sharing among the DGs, but, at the expense of increasing the voltage harmonic distortion. The secondary control level manages the compensation of voltage harmonics by sending proper control signals to the primary level. Since, the microgrid may supply sensitive loads; the compensation is performed to reduce load bus main voltage harmonics. The procedure of setting control system parameters is presented and simulation results are provided in order to demonstrate the effectiveness of the proposed control scheme.

Keywords: Hierarchical control, harmonic compensation, microgrid, Distributed Generator (DG).

تاریخ ارسال مقاله: ۱۳۹۰/۸/۲۸

تاریخ اصلاح مقاله: ۱۳۹۱/۲/۱۳

تاریخ پذیرش مقاله: ۹۱/۸/۱۰

نام نویسنده‌ی مسئول: مهندس مهدی ثواقبی

نشانی نویسنده مسئول: ایران- تهران- نارمک- دانشگاه علم و صنعت ایران- دانشکده مهندسی برق، کدپستی: ۱۳۱۱۴-۱۶۸۴۶

۱- مقدمه

ریزشبکه یک شبکه محلی است که شامل واحدهای تولید پراکنده (DG)، سیستم‌های ذخیره انرژی و بارهای پراکنده بوده که ممکن است در حالات متصل به شبکه اصلی یا مستقل از آن (جزیره‌ای) در حال کار باشد [1].

DGها غالباً با واسطه یک مبدل الکترونیک قدرت به ریزشبکه متصل می‌شوند. نقش اصلی مبدل واسط، کنترل توان اکتیو و راکتیو تزریقی توسط DG می‌باشد. با این حال، امکان فراهم‌سازی قابلیت جبرانسازی مشکلات کیفیت توان مانند هارمونیک‌های ولتاژ نیز با به کارگیری روش‌های کنترلی مناسب وجود دارد.

روش‌های جبرانسازی هارمونیک‌های ولتاژ ارائه شده در [5-2] مبتنی بر کنترل DG با هدف ایجاد رفتار مقاومتی در فرکانس‌های هارمونیکی است. در ابتدا، ایده رفتار مقاومتی به منظور کنترل فیلترهای قدرت فعال به کار گرفته شده است [6].

مرجع [7] روشی را برای جبرانسازی هارمونیک‌های ولتاژ در ریزشبکه‌های جزیره‌ای پیشنهاد نموده است. این روش نیز مبتنی بر ایجاد رفتار مقاومتی است. علاوه بر این، یک مشخصه اُفت[2] بر مبنای توان راکتیو هارمونیکی در نظر گرفته شده است تا بار کاری جبرانسازی هارمونیکی به صورت مناسبی بین DGها توزیع شود. در [8] روش مشابهی پیشنهاد شده است که در هر دو حالت متصل به شبکه و جزیره‌ای ریزشبکه قابل کاربرد است.

در مورد فیلترهای قدرت فعال نشان داده شده است که جبرانسازی انتخابی هارمونیک‌ها مزایایی مانند صرفه‌جویی در ظرفیت فیلتر و بهبود پایداری سیستم کنترل را به دنبال دارد [11-9]. بر این اساس، در [12] نحوه اصلاح روش [7] به منظور ایجاد قابلیت جبرانسازی انتخابی تشریح شده است.

روش‌های مذکور به منظور جبرانسازی هارمونیک‌های ولتاژ خروجی DGها ارائه شده‌اند. این در حالی است که معمولاً در یک ریزشبکه، کیفیت توان در "شینِ بار"[3] (LOB) از اهمیت بالایی برخوردار است، زیرا ممکن است بارهای حساسی به آن متصل باشند که نیازمند کیفیت توان بالایی هستند. علاوه بر این، در صورتی که DGها تلاش کنند که هارمونیک‌های محلی ولتاژ (در خروجی خود یا نقطه‌ای نزدیک به آن) را جبرانسازی نمایند ممکن است که اغتشاش هارمونیکی در بعضی از شین‌های سیستم الکتریکی (از جمله شین بار) افزایش یابد. این پدیده اصطلاحا "whack-a-mole"[4] نامیده می‌شود [13]. بنابراین با جبرانسازی مستقیم هارمونیک‌های ولتاژ شین بار، کیفیت توان مناسب برای بارهای حساس تضمین می‌شود.

از سوی دیگر، مفهوم کنترل سلسله مراتبی ریزشبکه در [19-14] ارائه شده است. ساختارهای سلسله مراتبی ارائه شده برای یک ریزشبکه جزیره‌ای، عمدتا شامل دو سطح اولیه و ثانویه می‌باشند. سطح اولیه، کنترل محلی واحدهای DG را انجام می‌دهد؛ در حالی که سطح ثانویه، بازیابی ولتاژ و فرکانس خروجی DGها را که در نتیجه مشخصه‌های افتِ کنترل توان و امپدانس‌های خروجی کاهش پیدا کرده اند به عهده دارد.

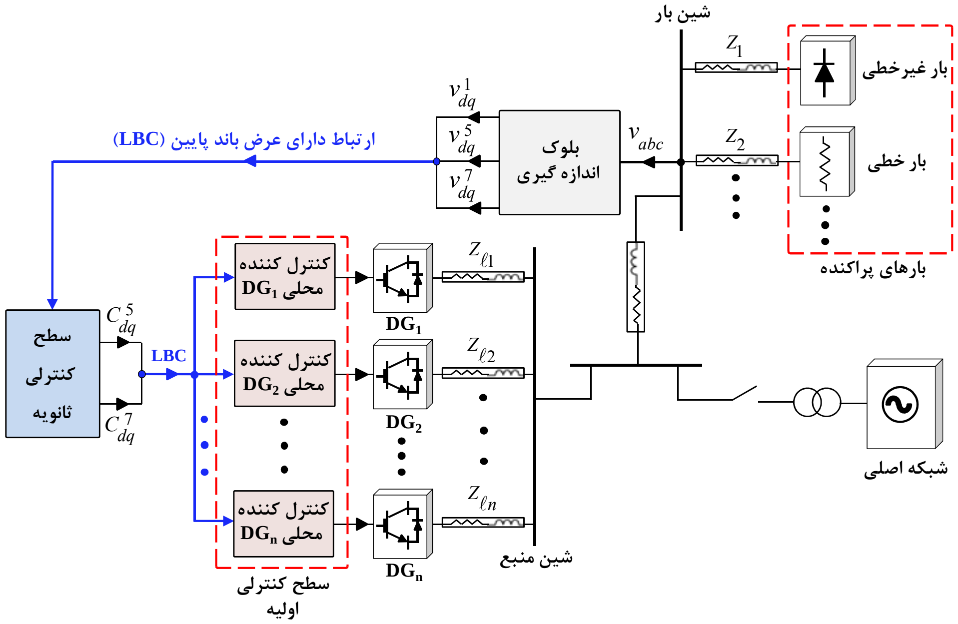
در این مقاله، جبرانسازی هارمونیک‌های ولتاژ به عنوان کارکردی جدید برای کنترل‌کننده ثانویه پیشنهاد شده است. در ساختار سلسله مراتبی پیشنهادی، سطح ثانویه به عنوان یک کنترل‌کننده مرکزی، جبرانسازی هارمونیک‌های ولتاژ را با ارسال سیگنال‌های کنترلی مناسب به سطح اولیه - که شامل کنترل‌کننده‌های محلی DGها است- راهبری می‌نماید. جبرانسازی به صورت انتخابی برای مرتبه‌های هارمونیکی اصلی ولتاژ شین بار انجام می‌گیرد.

بار کاری جبرانسازی توسط DGها به صورت محلی و در سطح اولیه کنترل می‌شود. به این منظور، یک کنترل‌کننده جدید پیشنهاد شده است که تقسیم مناسب بار کاری جبرانسازی را با در نظر گرفتن ظرفیت نامی DGها فراهم می‌آورد. با این حال، توجه به این نکته ضروری است که با تقسیم بار کاری جبرانسازی، لزوماً کل بار غیرخطی (هارمونیکی) به صورت مناسبی تقسیم نخواهد شد.

روش‌هایی برای بهبود تقسیم جریان هارمونیکی بین مبدل‌های الکترونیک قدرت موازی در [26-20] ارائه شده است. در [20] پیشنهاد شده است که هر مرتبه جریان هارمونیکی برای ایجاد یک ولتاژ متناسب که ۹۰ درجه نسبت به آن پیش‌فاز است به کار گرفته شود. به این صورت، یک اندوکتانس خروجی مجازی در هر مرتبه هارمونیکی ایجاد می‌شود. به عنوان یک روش جایگزین، در [26-21] نحوه پیاده‌سازی مقاومت مجازی خروجی در فرکانس‌های هارمونیکی تشریح شده است.

به کارگیری مقادیر ثابت برای امپدانس مجازی که در [26-20] پیشنهاد شده است، نمی‌تواند تقسیم مناسب بار غیرخطی را در ریزشبکه‌هایی که به میزان قابل توجهی از نظر امپدانس خطوط یا توزیع بار نامتقارن هستند، فراهم آورد. بنابراین، در این مقاله پیشنهاد شده است که در فرکانس‌های هارمونیکی از مقاومت مجازی با مقدار غیرثابت استفاده شود. مقدار مقاومت مجازی هر DG به صورت تطبیقی و بر مبنای میزان بار غیرخطی تأمین شده توسط آن تعیین می‌شود. به این ترتیب، اثر عدم تقارن ریزشبکه به میزان قابل توجهی کاهش می‌یابد. حلقه امپدانس مجازی در کنترل‌کننده‌های محلی همه DGها در نظر گرفته شده است.

در این مقاله در ابتدا ساختار کلی طرح کنترل سلسله مراتبی در بخش ۲ توضیح داده می‌شود. بخش ۳ به ساختار و طراحی کنترل-کننده محلی DG اختصاص یافته است. جزییات کنترل‌کننده ثانویه و طراحی آن در بخش ۴ ارائه شده است. بخش ۵ دربردارنده نتایج شبیه‌سازی حاصل از به کارگیری طرح سلسله مراتبی پیشنهادی به همراه مقایسه با نتایج به دست آمده با استفاده از روش جبرانسازی مرجع [7] می‌باشد. در نهایت، مهمترین یافته‌های مقاله در بخش ۶ جمع‌بندی می‌شوند.



شکل (۱): ساختار کلی طرح کنترلی سلسله مراتبی

۲- طرح کنترل سلسله مراتبی ریزشبکه

شکل ۱ به کارگیری طرح پیشنهادی برای کنترل سلسله مراتبی را در یک ریزشبکه جزیره‌ای نشان می‌دهد. این ریزشبکه شامل تعدادی DG است که با واسطه مبدل‌های الکترونیک قدرت و خطوط توزیع به "شین منبع" متصل شده‌اند. هر DG ممکن است متشکل از تولید-کننده(های) توان و سیستم(های) ذخیره انرژی باشد. همچنین تعدادی بار خطی و غیرخطی نیز به شین بار متصل شده‌اند.

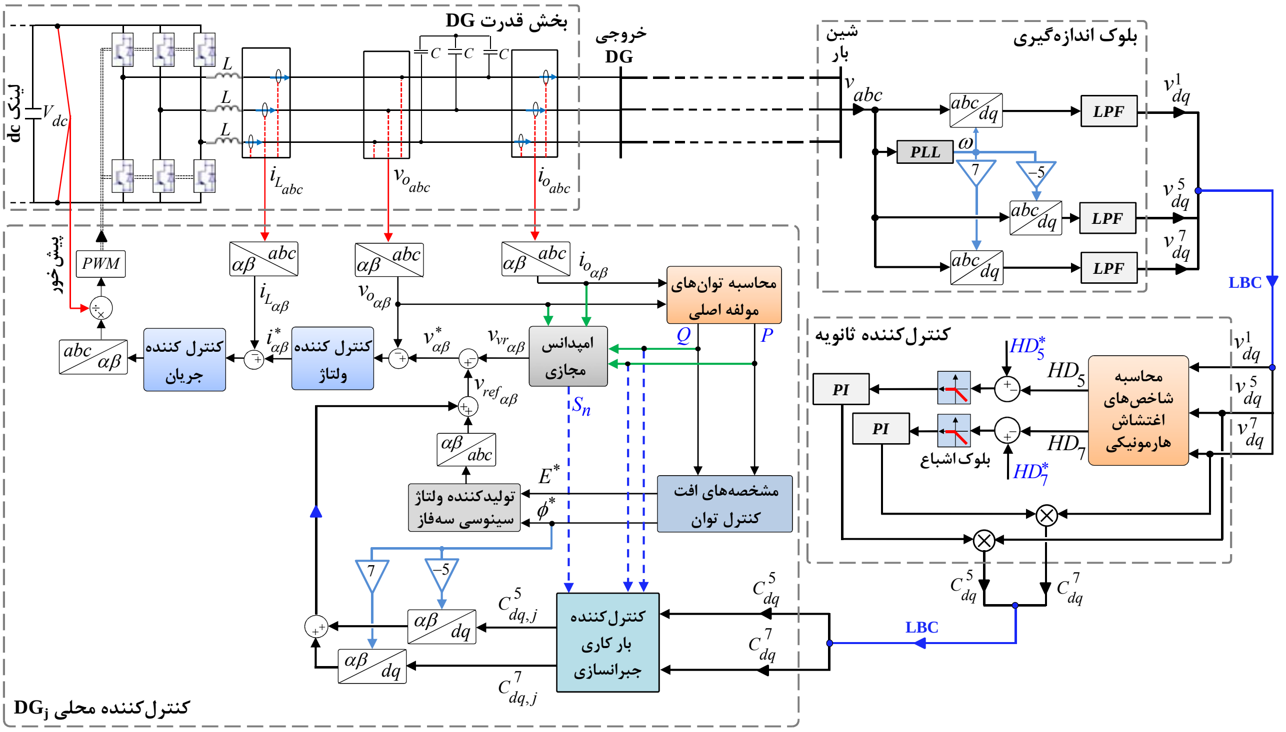
طرح سلسله مراتبی پیشنهادی دارای دو سطح کنترلی است. سطح اولیه شامل کنترل‌کننده‌های محلی DGها است. کنترل در سطح ثانویه توسط یک کنترل‌کننده مرکزی انجام می‌شود. این کنترل‌کننده، سیگنال‌های مرجع لازم را با هدف کاهش اغتشاش هارمونیکی ولتاژ شین بار به مقدار مورد نظر، به تمامی کنترل‌کننده-های محلی ارسال می‌نماید.

ممکن است کنترل کننده‌ی ثانویه از DGها و شین‌بار دور باشد. بنابراین، همان‌طور که در شکل ۱ نشان داده شده است، اطلاعات ولتاژ شین بار با استفاده از ارتباط مخابراتی با عرض باند پایین[5] (LBC) به این کنترل‌کننده منتقل می‌شوند. انتخاب LBC با هدف اجتناب از وابستگی عملکرد سیستم کنترل به وجود عرض باند بالا (که می‌تواند قابلیت اطمینان سیستم را کاهش دهد) صورت گرفته است. به منظور اطمینان از کافی بودن عرض باند پایین، باید داده‌های منتقل شده شامل سیگنال‌های تقریبا dc باشند. بنابراین، در ابتدا مؤلفه‌های اصلی و هارمونیکی ولتاژ شین بار در قاب مرجع سنکرون (dq) استخراج شده و سپس به کنترل‌کننده ثانویه ارسال می‌شوند. شایان ذکر است که در این مقاله، هارمونیک‌های مرتبه ۵ و ۷ به عنوان هارمونیک‌های اصلی، جبرانسازی می‌شوند. بنابراین، همان‌طور که در شکل ۱ مشاهده می-شود، این مؤلفه‌های هارمونیکی (v_{dq}^5 و v_{dq}^7) و مؤلفه اصلی (v_{dq}^1) استخراج شده و به کنترل‌کننده ثانویه ارسال می‌گردد.

جزییات استخراج مؤلفه‌های مذکور در "بلوک اندازه‌گیری" شکل ۲ نشان داده شده است. در ابتدا، ولتاژ اندازه‌گیری شده شین بار (v_{abc}) به قاب‌های مرجع dq که به ترتیب با سرعت‌های ω، -5ω و 7ω می-چرخند منتقل می‌شود. ω فرکانس زاویه‌ای ریزشبکه است که با یک حلقه قفل فاز[6] (PLL) [27] تخمین زده می‌شود. سپس، سه فیلتر پایین‌گذر[7] (LPF) مرتبه دوم با فرکانس قطع 5Hz به کار می‌روند تا v_{dq}^1، v_{dq}^5 و v_{dq}^7 استخراج شوند. به این دلیل از فیلترهای مرتبه دوم استفاده می‌شود که نوع مرتبه اول، عملکرد قابل قبولی برای این کاربرد ندارد.

از سوی دیگر، همانطور که در شکل‌های ۱ و ۲ دیده می‌شود، سیگنال‌های مرجع جبرانسازی (C_{dq}^5 و C_{dq}^7 به ترتیب برای جبرانسازی هارمونیک‌های پنجم و هفتم) توسط کنترل‌کننده ثانویه در قاب dq تعیین شده و با استفاده از LBC به کنترل‌کننده‌های محلی DGها ارسال می‌شود. همان‌طور که در شکل ۲ مشاهده می‌شود، این مراجع به بلوک "کنترل‌کننده بار کاری جبرانسازی" هر کنترل‌کننده محلی داده شده تا مراجع جبرانسازی توسط هر DG ($C_{dq,j}^5$ و $C_{dq,j}^7$ برای DG شماره $j-$ DGj) تعیین گردد. سپس خروجی‌های این بلوک به قاب مرجع ساکن ($\alpha\beta$) منتقل شده و به عنوان مرجعی برای کنترل‌کننده ولتاژ DG اضافه می‌شود. زوایای چرخش مورد استفاده برای تبدیل‌های $dq/\alpha\beta$ به ترتیب برابر $-5\phi^*$ و $7\phi^*$ برای هارمونیک‌های پنجم و هفتم می‌باشد. ϕ^* مرجع زاویه فاز ولتاژ خروجی

DG می‌باشد که بر اساس توضیحات بخش ۳-۲ توسط کنترل‌کننده توان اکتیو تعیین می‌شود.



شکل (۲): جزییات سیستم کنترل سلسله مراتبی و بخش قدرت DG

۳- کنترل‌کننده محلی DG

ساختار بخش قدرت و کنترل کننده محلی هر DG در شکل ۲ نشان داده شده است. بخش قدرت، شامل لینک dc، یک اینورتر واسط و یک فیلتر LC می‌باشد. لازم به ذکر است که تمرکز این مقاله بر کنترل اینورتر واسط است. بنابراین، فرض شده است که یک ولتاژ dc تقریباً ثابت (V_{dc}) در لینک dc حفظ می‌شود. جزییات کنترل ولتاژ لینک dc برای انواع مختلف منابع تولید پراکنده در [28] تشریح شده است. با این حال، همان‌طور که در شکل ۲ مشاهده می‌شود می‌توان با اضافه کردن یک حلقه پیش‌خور نوسانات احتمالی ولتاژ dc را در تولید سیگنال‌های گیت اینورتر، توسط بلوک مدولاسیون عرض پالس[8] (PWM) در نظر گرفت.

کنترل محلی DGها در قاب مرجع $\alpha\beta$ انجام می‌گیرد. بنابراین، از روابط آشنای تبدیل Clarke برای انتقال متغیرها بین قاب‌های abc و $\alpha\beta$ استفاده می‌شود.

همانطور که در بلوک "کنترل‌کننده محلی DGj" شکل ۲ دیده می‌شود، مرجع ولتاژ خروجی DG در قاب $\alpha\beta$ ($v^*_{\alpha\beta}$) توسط مشخصه‌های اُفت کنترل توان، حلقه امپدانس مجازی و کنترل‌کننده بار کاری جبرانسازی تعیین می‌شود. از سوی دیگر، ولتاژ لحظه‌ای خروجی DG اندازه‌گیری شده ($v_{o_{abc}}$) و به قاب $\alpha\beta$ منتقل می‌شود ($v_{o_{\alpha\beta}}$).

سپس، براساس $v^*_{\alpha\beta}$ و $v_{o_{\alpha\beta}}$، جریان مرجع ($i^*_{\alpha\beta}$)تعیین می‌شود. همان‌طور که در شکل ۲ نشان داده شده است، جریان سلف فیلتر LC به قاب $\alpha\beta$ منتقل شده ($i_{L_{\alpha\beta}}$)، با مقدار مرجع مقایسه و خطای حاصل به کنترل‌کننده جریان داده می‌شود. خروجی کنترل‌کننده جریان به قاب مرجع abc بازگردانده شده تا ولتاژ مرجع سه‌فاز را برای بلوک PWM فراهم آورد. در نهایت، کلیدزنی اینورتر بر مبنای این مرجع انجام شود.

۳-۱- محاسبه توان‌های مؤلفه اصلی

همانطور که در شکل ۲ مشاهده می‌شود به منظور محاسبه توان‌های اکتیو و راکتیو در فرکانس اصلی (توان‌های مؤلفه اصلی)، ابتدا ولتاژ و جریان خروجی DG به قاب مرجع $\alpha\beta$ منتقل می‌شوند تا به ترتیب $v_{o_{\alpha\beta}}$ و $i_{o_{\alpha\beta}}$ حاصل شوند. سپس این مقادیر به بلوک "محاسبه توان‌های مؤلفه اصلی" داده می‌شوند که در آن توان‌ها بر اساس تئوری توان راکتیو لحظه‌ای[9] [29] محاسبه شده‌اند. مقادیر لحظه‌ای توان‌های اکتیو و راکتیو به ترتیب با روابط زیر محاسبه می‌شوند:

$$p = v_{o_\alpha} i_{o_\alpha} + v_{o_\beta} i_{o_\beta} = P + \tilde{p} \qquad (۱)$$

$$q = v_{o_\beta} i_{o_\alpha} - v_{o_\alpha} i_{o_\beta} = Q + \tilde{q} \qquad (۲)$$

هریک از توان‌های لحظه‌ای روابط (۱) و (۲) شامل مؤلفه‌های dc (P و Q) و مؤلفه‌های نوسانی ($\tilde{p}$ و $\tilde{q}$) می‌باشند. مؤلفه‌های نوسانی در اثر هارمونیک‌های ولتاژ و جریان ایجاد می‌شوند. مؤلفه‌های dc (مقادیر

متوسط p و q) توان‌های مؤلفه اصلی هستند که با استفاده از فیلترهای پایین‌گذر قابل استخراج می‌باشند[30,31]. در این مقاله از فیلترهای مرتبه اول با فرکانس قطع ۲Hz استفاده شده است. فرکانس قطع این فیلترها به نحوی انتخاب شده است که بخش‌های نوسانی توان‌های لحظه‌ای به خوبی حذف شوند.

۳-۲- مشخصه‌های افتِ کنترل توان مؤلفه اصلی

با فرض یک شبکه با امپدانس‌های عمدتا القایی (سلفی)، توان‌های اکتیو و راکتیو مؤلفه اصلی به صورت تقریباً مستقل از یکدیگر و به ترتیب توسط زاویه فاز و دامنه ولتاژ خروجی DG قابل کنترل هستند [21,32]. بنابراین، مشخصه‌های افت زیر به منظور تقسیم توان‌های مؤلفه اصلی بین DGهای یک ریزشبکه جزیره‌ای به کار می‌روند [8,12,16]:

$$\phi^* = \phi_0 - (m_p P + m_i \int P dt) \qquad (۳)$$

$$E^* = E_0 - n_p Q \qquad (۴)$$

که در این روابط:

P: توان اکتیو مؤلفه اصلی

Q: توان راکتیو مؤلفه اصلی

E^*: مرجع دامنه ولتاژ فاز

ϕ^*: مرجع زاویه فاز ولتاژ

E_0: مقدار نامی دامنه ولتاژ فاز

ϕ_0: مقدار نامی زاویه فاز ولتاژ ($\phi_0=\int\omega_0 dt=\omega_0 t$ که ω_0 فرکانس زاویه‌ای نامی است)

m_p: ضریب تناسبی کنترل توان اکتیو

m_i: ضریب انتگرالی کنترل توان اکتیو

n_p: ضریب تناسبی کنترل توان راکتیو

می‌باشد.

۳-۳- کنترل‌کننده‌های ولتاژ و جریان

به دلیل مشکلات کنترل‌کننده‌های تناسبی- انتگرالی[10] (PI) در کنترل متغیرهای غیر dc، معمولاً کنترل‌کننده‌های تناسبی- رزونانسی[11] (PR) به منظور استفاده در قاب مرجع $\alpha\beta$ ترجیح داده می‌شوند [33]. در این مقاله، کنترل‌کننده‌های PR ولتاژ و جریان به صورت زیر هستند:

$$G_V(s) = k_{pV} + \sum_{k=1,5,7} \frac{2k_{rV_k} \cdot \omega_{cV} \cdot s}{s^2 + 2\cdot\omega_{cV}\cdot s + \left(k\cdot\omega_0\right)^2} \qquad (۵)$$

$$G_I(s) = k_{pI} + \sum_{k=1,5,7} \frac{2k_{rI_k} \cdot \omega_{cI} \cdot s}{s^2 + 2\cdot\omega_{cI}\cdot s + \left(k\cdot\omega_0\right)^2} \qquad (۶)$$

که در این روابط k_{pV} (k_{pI}) و k_{rV_k} (k_{rI_k}) به ترتیب ضرایب تناسبی و رزونانسی هارمونیک k (شامل مؤلفه اصلی به عنوان هارمونیک اول) کنترل‌کننده ولتاژ (جریان) می‌باشند. همچنین، ω_{cV} و ω_{cI} به ترتیب فرکانس‌های قطع کنترل‌کننده‌های ولتاژ و جریان هستند.

۳-۴- حلقه کنترلی امپدانس مجازی

همانطور که در بخش ۳-۲ ذکر شد، به منظور کنترل توان‌های اکتیو و راکتیو فرض می‌شود که سیستم الکتریکی عمدتا القایی است. در نتیجه، دقت تقسیم توان‌های مؤلفه اصلی با امپدانس خروجی DGها و امپدانس خطوط تحت تاثیر قرار می‌گیرد. با در نظر گرفتن امپدانس مجازی مناسب در فرکانس اصلی، می‌توان فاز و دامنه امپدانس خروجی هر واحد DG را در مقدار مطلوب تنظیم کرد. بدین ترتیب، اثر عدم تقارن امپدانس خطوط بر تقسیم توان نیز به طور موثری کاهش می‌یابد [14,21,23].

اضافه کردن مقاومت مجازی باعث میراسازی نوسانات سیستم می‌شود [21]. این میراسازی با استفاده از یک مقاومت واقعی اما به قیمت افزایش تلفات سیستم نیز قابل دستیابی است. بنابراین، با هدف اجتناب از کاهش راندمان، مقاومت مجازی که توسط یک حلقه کنترلی بدون تلفات قابل ایجاد است، ترجیح داده می‌شود [14].

همچنین، اندوکتانس مجازی در فرکانس اصلی اضافه می‌شود تا امپدانس خروجی DG و در نتیجه امپدانس کل سیستم را القایی‌تر نموده و کنترل توان DGها را بهبود بخشید. به طور خلاصه می‌توان گفت که با طراحی مناسب امپدانس مجازی، کارایی و پایداری مشخصه‌های افت کنترل توان افزایش می‌یابد [23,34].

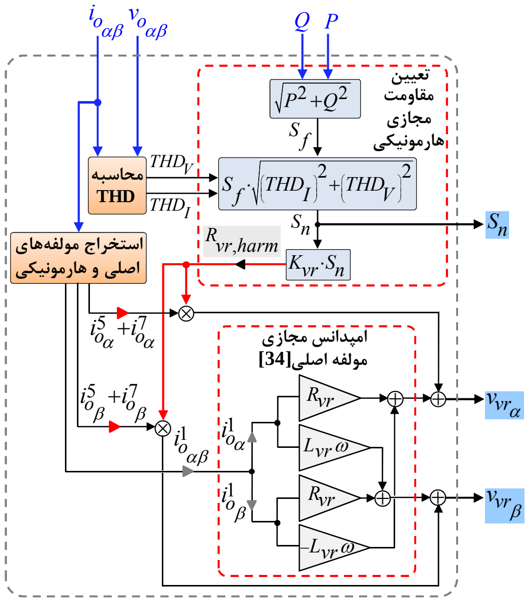
ساختار پایه امپدانس مجازی برای قاب مرجع $\alpha\beta$ در [34] ارائه شده است. در این مقاله، این ساختار به صورت شکل ۳ توسعه داده شده است که در آن R_{vr} و L_{vr} به ترتیب مقاومت و اندوکتانس مجازی در فرکانس اصلی و $R_{vr,harm}$ مقاومت مجازی در هارمونیک‌های پنجم و هفتم به عنوان مرتبه‌های هارمونیکی اصلی هستند.

بر اساس شکل ۳، مؤلفه اصلی جریان خروجی ($i^1_{o\alpha\beta}$) به بلوک "امپدانس مجازی مؤلفه اصلی" داده می‌شود و مجموع هارمونیک‌های ۵ و ۷ جریان در محور α و همچنین محور β (به ترتیب $i^5_{o\alpha}+i^7_{o\alpha}$ و $i^5_{o\beta}+i^7_{o\beta}$) در $R_{vr,harm}$ ضرب می‌شود تا مقاومت مجازی در این فرکانس‌های هارمونیکی ایجاد شود. نحوه استخراج مؤلفه‌های اصلی و هارمونیکی جریان در [35] تشریح شده است.

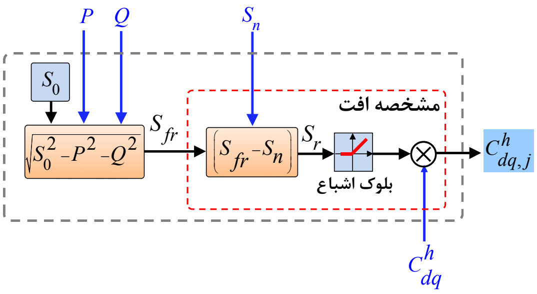
همان‌طور که قبلا هم ذکر شد، در مقاله حاضر پیشنهاد شده است که مقدار مقاومت مجازی به صورت تطبیقی و برمبنای میزان بارغیرخطی تأمین شده توسط هر DG تعیین شود تا تقسیم بار غیرخطی بین DGهای ریزشبکه بهبود یابد. "توان ظاهری غیرمؤلفه اصلی (S_n)" به عنوان میزان توانی در نظر گرفته می‌شود که هر واحد

DG برای تغذیه بار غیرخطی تأمین می‌نماید. بر اساس شکل ۳، $R_{vr,harm}$ با رابطه زیر تعیین می‌شود:

$$R_{vr,harm} = K_{vr} . S_n \qquad (۷)$$



شکل (۳): ساختار بلوک امپدانس مجازی پیشنهادی



شکل (۴): ساختار کنترل‌کننده بار کاری جبرانسازی

بنابراین، با افزایش S_n، مقدار $R_{vr,harm}$ افزایش می‌یابد و این افزایش عاملی محدودکننده برای S_n است، زیرا مقدار مقاومت بین DG و بار در فرکانس‌های هارمونیکی مورد نظر افزایش می‌یابد. بدین ترتیب، از افزایش بیش از حد مقدار بار غیرخطی تأمین شده توسط هر DG جلوگیری شده و تقسیم بار غیرخطی به صورت متناسبی صورت می‌پذیرد. K_{vr} یک متغیر کنترلی است که بر مبنای ظرفیت DGها قابل تعیین است؛ به این معنی که DG با ظرفیت بیشتر، K_{vr} کوچکتری دارد. جزییات محاسبه S_n بر مبنای استاندارد IEEE 1459-2010 [36] در بلوک "تعیین مقاومت مجازی هارمونیکی" شکل ۳ نمایش داده شده است که در آن S_f، THD_V و THD_I به ترتیب توان ظاهری مؤلفه اصلی و شاخص‌های "اغتشاش هارمونیکی کل"[۱۲] (THD) ولتاژ و جریان خروجی هستند. محاسبه مقادیر THD بر مبنای [37] انجام گرفته است.

که در آن K_{vr} یک ثابت کوچک مثبت است.

۳-۵- کنترل‌کننده بار کاری جبرانسازی

کنترل‌کننده بار کاری جبرانسازی، میزان تلاشی را که هر DG برای جبرانسازی هارمونیک‌ها انجام می‌دهد تنظیم می‌نماید. ساختار این کنترل‌کننده در شکل ۴ نشان داده شده که در آن S_0، S_{fr} و S_r به ترتیب "ظرفیت نامی DG"، "ظرفیت آزاد آن برای تأمین توان غیرمؤلفه اصلی" و "ظرفیت باقیمانده پس از تأمین توان غیرمؤلفه اصلی" هستند. بر اساس استاندارد IEEE 1459-2010 [36]، توان کل تأمین شده توسط هر DG (S) به صورت زیر قابل محاسبه است:

$$S = \sqrt{\left(S_f\right)^2 + \left(S_n\right)^2} \qquad (۸)$$

بنابراین، S_{fr} بر اساس ظرفیت نامی (حداکثر مجاز توان کل) و مقدار توان‌های مؤلفه اصلی به صورت نشان داده شده در شکل ۴ قابل محاسبه است. عملکرد بلوک "مشخصه افت" شکل ۴ به صورت زیر قابل بیان است:

$$C^h_{dq,j} = \begin{cases} C^h_{dq} \cdot \left(S_{fr} - S_n\right) & S_r > 0 \\ 0 & S_r \le 0 \end{cases} \qquad (۹)$$

که در آن h مرتبه هارمونیک (۵ یا ۷) را نشان می‌دهد.

بر اساس رابطه (۹) در صورتی که $S_r>0$ (عدم تجاوز از ظرفیت نامی DG)، با افزایش S_n (افزایش تلاش DG برای جبرانسازی) $C^h_{dq,j}$ کاهش می‌یابد که این به معنای کاهش تلاش DGj است. به عبارت دیگر، یک فیدبک منفی ذاتی در این رابطه وجود دارد که به تقسیم مناسب بار جبرانسازی بین DGها می‌انجامد. در واقع، رابطه (۹) بیانگر یک مشخصه افت با محدودیت ظرفیت است. همانطور که در بخش ۳-۱ اشاره شد، از مفهوم مشخصه افت برای تقسیم توان مؤلفه اصلی بین DGها نیز استفاده می‌شود.

این حقیقت که تلاش هر DG برای جبرانسازی معادل مقدار افزایش S_n تزریقی توسط آن است در نتایج شبیه‌سازی ارائه شده در بخش ۵ به وضوح نشان داده شده است.

از سوی دیگر، اگر S_r بزرگتر از صفر نباشد (تجاوز از ظرفیت نامی)، "بلوک اشباع" در نظر گرفته شده در شکل ۴ باعث می‌شود که هیچ تلاشی برای جبرانسازی صورت نگیرد تا از اضافه بار شدن DG جلوگیری شود. این نکته در رابطه (۹) هم نشان داده شده است.

به طور کلی می‌توان گفت که عملکرد امپدانس مجازی و کنترل-کننده بار کاری جبراسازی سبب می‌شود که بارغیرخطی به صورت مناسبی بین DGهای یک سیستم جبرانسازی شده توزیع شود. این نکته در بخش ۵ نشان داده شده است.

۳-۶- طراحی کنترل‌کننده محلی

طراحی کنترل‌کننده‌های اُفتی توان به میزان کافی در مراجع مختلف از جمله [14,21,32] تشریح شده است و بنابراین در مقاله حاضر بررسی نمی‌شود. علاوه بر این، هیچ پارمتری در بلوک کنترل‌کننده بار کاری جبرانسازی وجود ندارد. بنابراین، در ادامه به طراحی کنترل‌کننده‌های ولتاژ و جریان و بلوک امپدانس مجازی پرداخته می‌شود.

شایان ذکر است که در این مقاله یک ریزشبکه شامل دو واحد DG که یکی از آن‌ها (DG_1) دارای ظرفیت نامی دو برابر است، در نظر گرفته می‌شود. پارامترهای کنترل‌کننده‌های ولتاژ و جریان برای دو DG یکسان است؛ اما باید تفاوت ظرفیت در انتخاب پارامترهای کنترل‌کننده‌های افتی و امپدانس‌های مجازی در نظر گرفته شود[14,21,23,34]. با توجه به ظرفیت دو برابر DG_1، مقدار پارامترهای کنترل‌کننده‌های افتی و امپدانس مجازی این DG نصف مقادیر متناظر DG_2 در نظر گرفته می‌شود تا تقسیم بار، متناسب با ظرفیت نامی هر واحد انجام شود.

بر اساس [16]، می‌توان سیستم کنترل محلی را با رابطه زیر مدلسازی نمود:

$$v_o(s) = G(s) \cdot v_{ref}(s) - Z_o(s) \cdot i_o(s) \qquad (۱۰)$$

که در آن s نشانگر متغیر حوزه لاپلاس است و $v_{ref}(s)$، $v_o(s)$ و $i_o(s)$ به ترتیب مرجع ولتاژ قبل از تأثیر امپدانس مجازی و مقادیر اندازه‌گیری شده ولتاژ و جریان خروجی می‌باشند. همچنین، $G(s)$ و $Z_o(s)$ به ترتیب تابع تبدیل حلقه بسته سیستم کنترل و امپدانس خروجی اینورتر می‌باشند که بر اساس روابط زیر بدست می‌آیند:

$$G(s) = \frac{G_V(s) \cdot G_I(s)}{LCs^2 + \left(r_L + G_I(s)\right) \cdot Cs + G_V(s) \cdot G_I(s) + 1} \qquad (۱۱)$$

$$Z_o(s) = Z'_o(s) + Z_{vr}(s) \qquad (۱۲)$$

در این روابط r_L مقاومت سلف فیلتر LC، $Z_{vr}(s)$ امپدانس مجازی و $Z'_o(s)$ امپدانس خروجی اینورتر بدون اضافه کردن امپدانس مجازی است. بر اساس رابطه (۱۳) بدست می‌آید:

$$Z'_o(s) = \frac{r_L + Ls + G_I(s)}{LCs^2 + \left(r_L + G_I(s)\right) \cdot Cs + G_V(s) \cdot G_I(s) + 1} \qquad (۱۳)$$

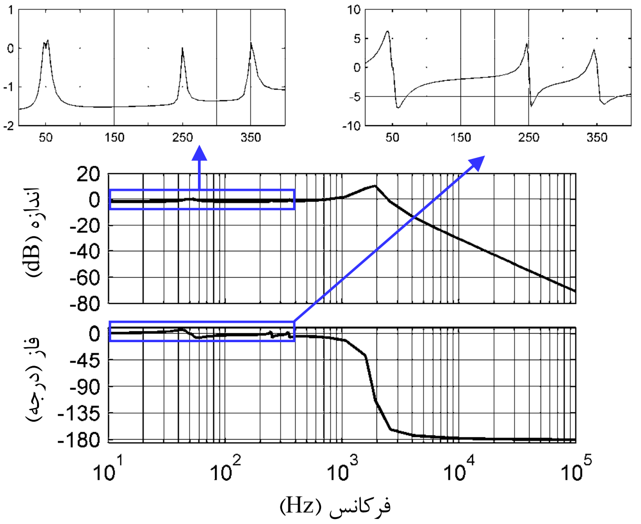
شکل ۵ دیاگرام بود $G(s)$ با استفاده از پارامترهای بخش قدرت و کنترل‌کننده محلی که در جداول ۱ و ۲ آورده شده است را نشان می‌دهد. همان‌طور که مشاهده می‌شود، اندازه و زاویه فاز تابع تبدیل حلقه بسته در فرکانس‌های مؤلفه اصلی (۵۰Hz)، هارمونیک پنجم و هارمونیک هفتم به ترتیب صفر dB (بهره واحد) و صفر درجه می‌باشند. بنابراین، می‌توان از دنبال شدن مرجع ولتاژ مطمئن بود.

دیاگرام بود $Z'_o(s)$ با استفاده از پارامترهای جداول ۱و ۲ در شکل ۶ نمایش داده شده است. مشاهده می‌شود که دامنه $Z'_o(s)$ در فرکانس‌های مؤلفه اصلی و هارمونیک‌های ۵ و ۷ تقریبا صفر است. این حقیقت نیز نشانگر کارایی سیستم کنترل در دنبال کردن مرجع ولتاژ است. بنابراین، امپدانس خروجی هر واحد DG توسط امپدانس مجازی آن تعیین می‌شود. همان‌طور که گفته شد، پارامترهای امپدانس مجازیِ فرکانس اصلی باید به نحوی تعیین شوند که سیستم الکتریکی عمدتاً سلفی باشد. همچنین، مقدار کوچکی مقاومت مجازی نیز در نظر گرفته می‌شود تا به میراشدن نوسانات سیستم کمک نماید. بر این اساس، مقادیر نشان داده شده در جدول ۲ به عنوان پارامترهای امپدانس مجازی مؤلفه اصلی DGها انتخاب شده است. بر مبنای این پارامترها، زاویه فاز امپدانس خروجی DGها بیش از ۷۰ درجه خواهد بود که تضمین کننده سیستم سلفی است.

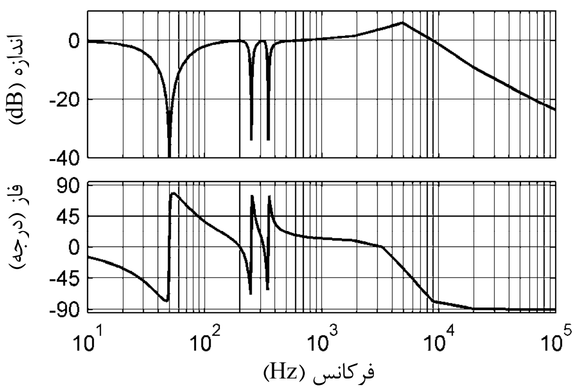
از سوی دیگر، همانطور که قبلا توضیح داده شد، مقاومت مجازی هارمونیکی اضافه می‌شود تا تقسیم بار غیرخطی بهبود یابد. این بهبود به قیمت افزایش اغتشاش در ولتاژ خروجی DG (به دلیل افت ولتاژ هارمونیکی بر روی $R_{vr,harm}$) حاصل می‌شود. بنابراین، در انتخاب K_{vr} باید مصالحه‌ای بین میزان اغتشاش ولتاژ خروجی و دقت تقسیم بار غیرخطی لحاظ شود. همچنین، همانطور که در جدول ۲ نشان داده شده است، باید ظرفیت نامی DGها در انتخاب مقدار K_{vr} لحاظ شود.

۴- کنترل‌کننده ثانویه

دیاگرام بلوکی کنترل‌کننده ثانویه نیز در شکل ۲ نشان داده شده است. مشاهده می‌شود که در ابتدا v_{dq}^1، v_{dq}^5 و v_{dq}^7 به منظور محاسبه شاخص‌های اغتشاش هارمونیکی مرتبه‌های پنجم و هفتم (به ترتیب HD_5 و HD_7) استفاده می‌شوند. شاخص اغتشاش هارمونیکی مرتبه h (h=5,7) به صورت نسبت دامنه ولتاژ هارمونیکی به ولتاژ مؤلفه اصلی بر حسب درصد و با استفاده از رابطه (۱۴) محاسبه می‌شود.



شکل (۵): دیاگرام بود تابع تبدیل حلقه بسته



شکل (۶): دیاگرام بود $Z'_o(s)$

$$HD_h = \frac{\sqrt{\left(v_d^h\right)^2 + \left(v_q^h\right)^2}}{\sqrt{\left(v_d^1\right)^2 + \left(v_q^1\right)^2}} \cdot 100 \qquad (۱۴)$$

سپس، HD_5 و HD_7 بـا مقـادیر مرجـع (بـه ترتیـب HD_5^* و HD_7^*) مقایسه شده و خطاها به کنترل‌کننده‌های PI داده مـی‌شـوند. خروجی این کنترل‌کننده‌ها به ترتیب در v_{dq}^5 و v_{dq}^7 ضـرب شـده تـا C_{dq}^5 و C_{dq}^7 محاسبه شوند. اگر هر یـک از شـاخص‌هـای اغتشـاش هارمونیکی، کمتر از مقدار مرجع باشد، بلوک اشباع مربوطه از افـزایش اغتشاش توسط کنترل‌کننده PI جلوگیری می‌نماید.

ضریب تناسبی کنترل‌کننـده PI هارمونیـک مرتبـه h (k_{ph}) بـر اساس زمان پاسخ مطلوب تنظیم می‌شود. واضح است که با افزایش k_{ph} زمان پاسخ کاهش می‌یابد، اما سیستم کنتـرل بـه ناپایـداری نزدیکتـر خواهد شد. از سوی دیگر، به منظور حداقل‌سازی تأثیر منفی تاخیر فاز کنترل‌کننده PI بـر کـارایی جبرانسـازی، بایـد فرکـانس گوشـه[۱۳] ایـن کنترل‌کننده، حداقل یک دهه پـایین‌تـر از فرکـانس هارمونیـک تحـت جبرانسازی باشد [9]. فرکانس گوشه بر حسب رادیـان بـر ثانیـه، برابـر نسبت ضریب انتگرالی به تناسبی (k_{ih}/k_{ph}) است. همچنین، از آنجـا که معمولاً هارمونیک‌های شبکه‌های واقعی تغییرات کندی دارند [37]، نیازی به استفاده از کنترل‌کننده‌های PI با عرض بانـد بـالا نمـی‌باشـد [9].

۵- نتایج شبیه‌سازی

شبیه‌سازی بر روی ریزشبکه جزیره‌ای نشان داده شده در شـکل ۷ کـه شامل دو DG می‌باشد، انجـام مـی‌شـود. ظرفیـت نـامی DGهـا برابـر S_{01}=۵kVA و S_{02}=۲/۵kVA است. ولتاژ و فرکانس نامی ریزشبکه بـه ترتیب ۲۳۰V (rms ولتاژ فاز) و ۵۰Hz مـی‌باشـد. فرکـانس کلیـدزنی اینورتر DGها برابر ۱۰kHz است. یک یکسوساز دیودی تمام موج سـه فاز به عنوان بار غیرخطی در نظر گرفته می‌شـود. همچنـین، یـک بـار خطی با اتصال ستاره (امپدانس هر فاز Z_L) نیز به شین بار متصل است.

پارامترهای بخش قدرت و سیستم کنترل در جداول ۱ تـا ۳ ارائـه شده است. همانطور که در جدول ۱ دیده می‌شود، $Z_{\ell 1}$ (امپدانس خط توزیع DG_1) دو برابر $Z_{\ell 2}$ در نظر گرفته شده است تا یـک ریزشـبکه نامتقارن حاصل شود. شایان ذکر است که امپدانس خطوط توزیع و بـار خطی به صورت مقاومت و اندوکتانس آن به ترتیب برحسب اهم (Ω) و میلی هانری (mH) بیان شده است.

شـبیه‌سـازی در محـیط MATLAB/Simulink بـا اسـتفاده از جعبه‌ابزار SimPowerSystems انجام گرفته است. چهار گـام شـبیه‌سازی به صورت زیر در نظر گرفته می‌شود:

- **گام اول ($۰ \le t <$ ۲s)**

DGها فقط با امپـدانس مجـازی مؤلفـه اصـلی کـار مـی‌کننـد و کنترل‌کننده ثانویه فعال نیست.

- **گام دوم ($۲ \le t <$ ۳/۵s)**

مقاومت مجازی هارمونیکی فعال می‌شود.

- **گام سوم ($۳/۵ \le t <$ ۵s)**

کنترل ثانویه فعال می‌شود ($HD_5^* = HD_7^* = 0.5\%$).

- **گام چهارم ($۵ \le t <$ ۷s)**

لینک ارتباطی به DG_2 قطع می‌شود (عدم ارسـال سـیگنال‌هـای کنترلی ثانویه به DG_2).

واضح است که اگر ارسال سیگنال‌های کنترلی به هر دو DG قطع شود، وضعیت مشابه گام دوم خواهد بود.

جدول (۱): پارامترهای بخش قدرت

ولتاژ لینک dc	سلف فیلتر LC	خازن فیلتر LC	خط توزیع بار غیرخطی
$V_{dc}(V)$	$L(mH)$	$C(\mu F)$	$Z(\Omega - mH)$
۶۵۰	۱/۸	۲۵	۰/۱-۱/۸

بار خطی	بار غیرخطی			خط توزیع DG_1,DG_2	
Z_L $(\Omega - mH)$	L_{NL} (mH)	R_{NL} (Ω)	C_{NL} (μF)	$Z_{\ell 2}$ $(\Omega - mH)$	$Z_{\ell 1}$ $(\Omega - mH)$
۵۰-۲۰	۰/۰۸۴	۱۵۰	۲۳۵	۰/۱ -۱/۸	۰/۲ -۳/۶

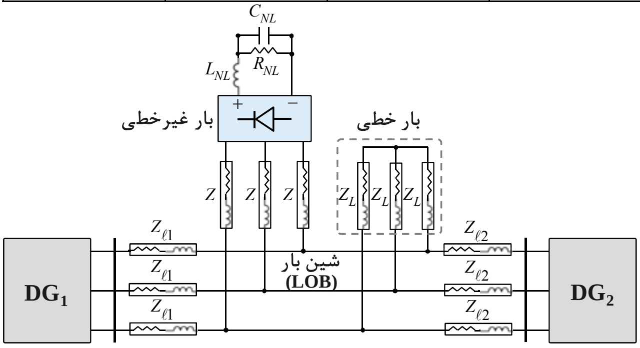
جدول (۲): پارامترهای کنترل‌کننده‌های محلی

کنترل‌کننده‌های افتی توان					
DG_2			DG_1		
n_p (V/VAr)	m_i $(rad/W \cdot s)$	m_p (rad/W)	n_p (V/VAr)	m_i $(rad/W \cdot s)$	m_p (rad/W)
۲×۱۰^{-۱}	۲×۱۰^{-۴}	۲×۱۰^{-۵}	$۱۰^{-۱}$	$۱۰^{-۴}$	$۱۰^{-۵}$
امپدانس مجازی					
DG_2			DG_1		
K_{vr} (Ω/VA)	L_{vr} (mH)	R_{vr} (Ω)	K_{vr} (Ω/VA)	L_{vr} (mH)	R_{vr} (Ω)
۰/۰۴	۵	۰/۵	۰/۰۲	۲/۵	۰/۲۵
کنترل‌کننده ولتاژ					
ω_{cV} (rad/s)		k_{rV_7}	k_{rV_5}	k_{rV_1}	k_{pV}
۱		۱۷۵	۱۰۰	۱۰۰	۱

کنترل‌کننده جریان				
ω_{cI} (rad/s)	k_{rI_7}	k_{rI_5}	k_{rI_1}	k_{pI}
۱	۱۰۰	۱۰۰	۱۰۰۰	۵

جدول (۳): پارامترهای کنترل‌کننده ثانویه

کنترل‌کننده PI هارمونیک پنجم		کنترل‌کننده PI هارمونیک هفتم	
k_{i5} (A/s)	k_{p5} (A)	k_{i7} (A/s)	k_{p7} (A)
۰/۰۰۸	۰/۰۰۱	۰/۰۱۵	۰/۰۰۱



شکل (۷): ریزشبکه شبیه‌سازی شده

۵-۱- گام اول

همان‌طور که در جدول ۴ مشاهده می‌شود، قبل از فعال‌سازی مقاومت مجازی هارمونیکی، ولتاژ خروجی DGها تقریبا بدون اغتشاش هارمونیکی است. این واقعیت که در شکل ۸ نیز به صورت مقادیر بسیار کم THD ولتاژ خروجی DGها نمایش داده شده است، کارایی کنترل‌کننده‌های محلی در دنبال کردن ولتاژ مرجع را نشان می‌دهد. با این حال، در جدول ۴ و شکل ۸ دیده می‌شود که ولتاژ شین بار به علت افت ولتاژ هارمونیکی روی امپدانس خطوط، به میزان قابل توجهی دچار اغتشاش است.

بر اساس شکل ۹- الف در گام اول شبیه‌سازی، توان غیرمؤلفه اصلی بر اساس امپدانس خطوط توزیع، تقسیم می‌شود و S_n تأمین شده توسط DG_2 تقریبا دو برابر مقدار متناظر DG_1 است در حالی که ظرفیت DG_2 نصف DG_1 است. این موضوع در جدول ۵ نیز به صورت هارمونیکی‌تر بودن جریان سه‌فاز خروجی DG_2 نسبت به DG_1 قابل مشاهده است. همچنین برای نمونه فاز a هارمونیک پنجم جریان خروجی DGها نیز در این جدول مقایسه شده است. مشاهده می‌گردد که میزان تأمین شده هارمونیک پنجم DG_2 به میزان قابل توجهی بیش از مقدار متناظر DG_1 است. شایان ذکر است که به منظور فراهم آوردن وضوح کافی، بازه زمانی نشان داده شده برای جریان هارمونیک پنجم یک سوم بازه مربوط به شکل موج‌های سه‌فاز است.

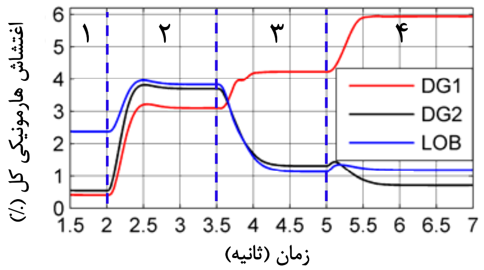
اما در شکل‌های ۹- ب و ۹- ج به ترتیب دیده می‌شود که علی‌رغم عدم تقارن امپدانس‌های خطوط، توان‌های اکتیو و راکتیو مولفه اصلی در کل بازه زمانی نشان داده شده $(۱/۵ \le t < ۷s)$ به صورت متناسبی بین DGها تقسیم می‌گردد. بنابراین، می‌توان گفت که کنترل‌کننده‌های افتی توان دارای کارایی مناسبی هستند.

۵-۲- گام دوم

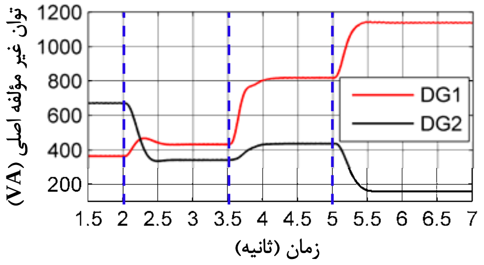
بر اساس شکل ۹- الف، پس از $t = ۲s$ با فعال شدن مقاومت مجازی هارمونیکی، تقسیم S_n به میزان قابل توجهی بهبود می‌یابد؛ با این حال، هنوز با ظرفیت نامی DGها متناسب نیست. این موضوع به صورت بهبود تقسیم جریان هارمونیکی در جدول ۵ مشهود است.

همان‌طور که در شکل ۸ و جدول ۴ مشاهده می‌شود، بهبود تقسیم بار غیرخطی به قیمت افزایش اغتشاش ولتاژ در خروجی DGها و متعاقباً در شین بار حاصل می‌شود. با توجه به شکل ۱۰ می‌توان گفت که افزایش اغتشاش ولتاژ در گام دوم شبیه‌سازی از افزایش HD_5 و HD_7 ناشی می‌شود؛ زیرا مقاومت مجازی هارمونیکی به صورت انتخابی و فقط در هارمونیک‌های پنجم و هفتم وارد شده است.

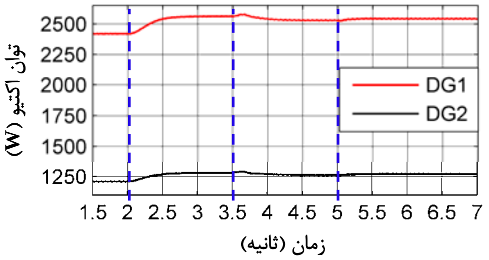
از سوی دیگر، در شکل‌های ۹- ب و ۹- ج مشاهده می‌شود که افزوده شدن مقاومت مجازی هارمونیکی، باعث تغییر توان‌های اکتیو و راکتیو مؤلفه اصلی نیز می‌شود. در حقیقت، به دلیل طبیعت غیرخطی یکسوساز دیودی، نمی‌توان مؤلفه‌های اصلی و هارمونیکی را کاملاً مجزا از یکدیگر دانست. با این حال، تقسیم توان‌های مؤلفه اصلی در این گام شبیه‌سازی نیز به خوبی انجام گرفته است.



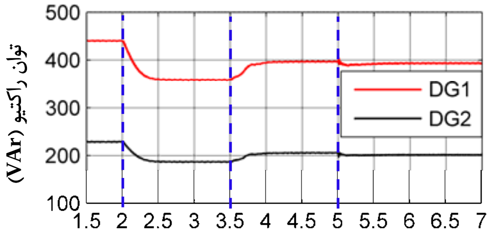
شکل (۸): THD ولتاژ در LOB و خروجی DGها



(الف)



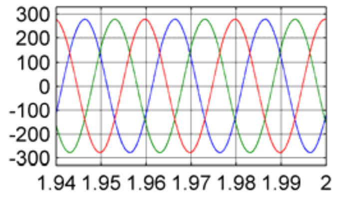
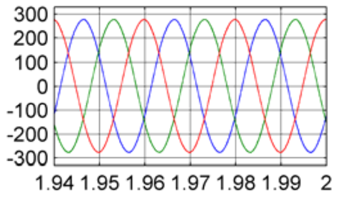
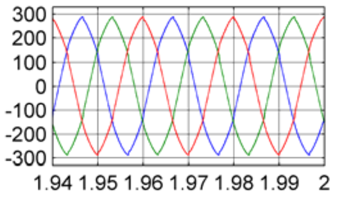
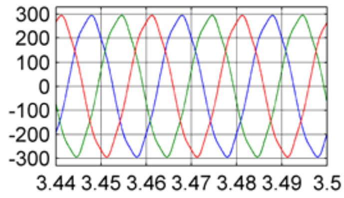
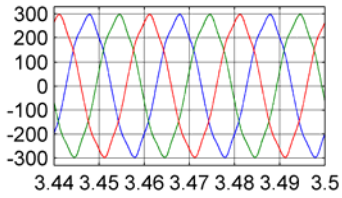
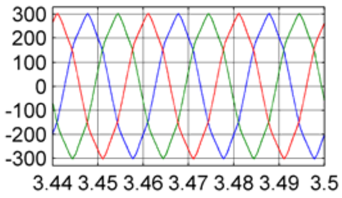
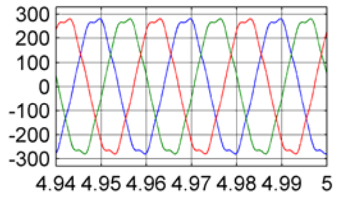
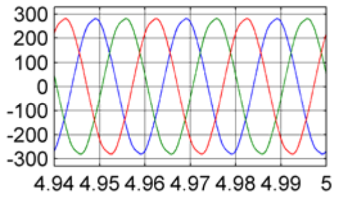
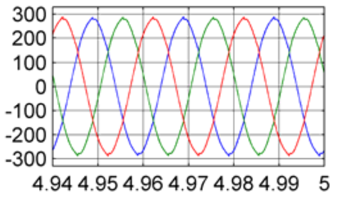
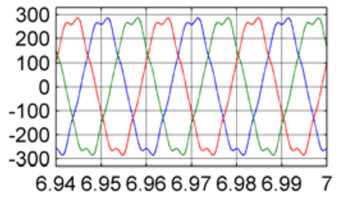
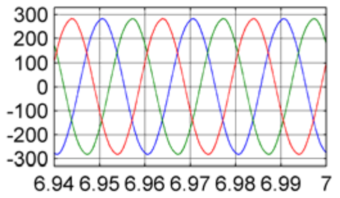
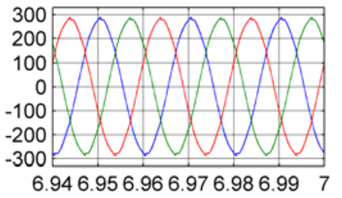
(ب)



(ج)

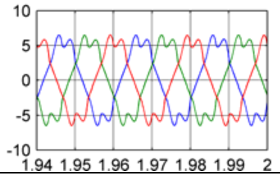
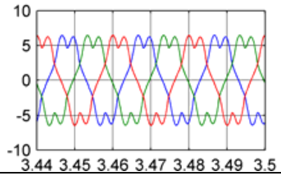
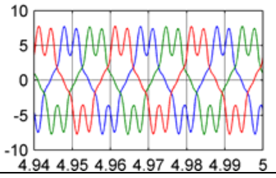
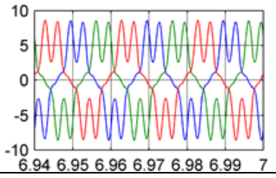
شکل (۹): الف- توان غیرمؤلفه اصلی، ب- توان اکتیو ج- توان راکتیو

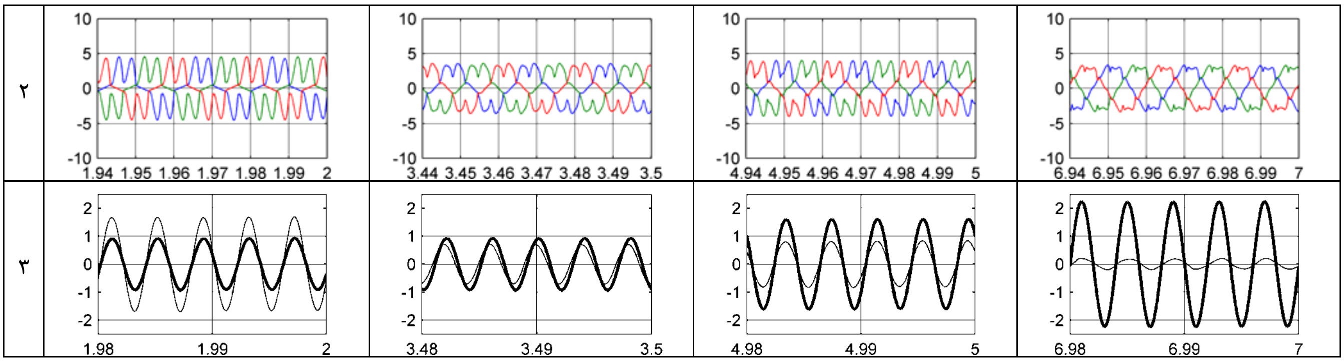
جدول (۴): ولتاژهای سه‌فاز در گام‌های مختلف شبیه‌سازی، محورهای افقی: زمان (ثانیه)، محورهای عمودی: ولتاژ (ولت)

	DG_1	DG_2	LOB
گام اول			
گام دوم			
گام سوم			
گام چهارم			

جدول (۵): جریان خروجی DGها در گام‌های مختلف شبیه‌سازی، محورهای افقی: زمان (ثانیه)، محورهای عمودی: جریان (آمپر)

(ردیف ۱- جریان سه‌فاز DG_1، ردیف ۲- جریان سه‌فاز DG_2، ردیف ۳- جریان فاز a هارمونیک پنجم DGها: DG_1 خط ضخیم و DG_2 خط‌چین)

	گام اول	گام دوم	گام سوم	گام چهارم
۱				



۵-۳- گام سوم

در گام شبیه‌سازی بعدی، جبرانسازی هارمونیک‌های اصلی ولتاژ شین بار از زمان $t = ۳/۵s$ آغاز می‌شود. همانطور که در شکل ۱۰ مشاهده می‌شود، HD_5 و HD_7 به مقادیر مرجع کاهش یافته و در نتیجه، اغتشاش هارمونیکی ولتاژ شین بار به میزان قابل توجهی کاهش می‌یابد (شکل ۸). علاوه بر این، در شکل ۹- الف نشان داده شده است، توان غیرمؤلفه اصلی DGها در نتیجه جبرانسازی هارمونیکی افزایش یافته است. این افزایش عمدتاً ناشی از افزایش جریان‌های هارمونیکی خروجی DGها است که در جدول ۵ نیز مشخص است. همچنین مشاهده می‌شود که افزایش جریان هارمونیکی و متعاقب آن توان غیرمؤلفه اصلی برای DG_1 به میزان قابل توجهی بیشتر از DG_2 است. زیرا جبرانسازی بر اساس ظرفیت نامی DGها صورت می‌گیرد. برای نمونه، در شکل ۱۱ نشان داده شده است که هارمونیک‌های جریان مرتبه پنجم و هفتم DG_1 در گام شبیه‌سازی سوم به شدت افزایش یافته‌اند. این افزایش به منظور جبرانسازی هارمونیک‌های هم‌مرتبه ولتاژ صورت گرفته است. این در حالی است که تغییر شاخص‌های اغتشاش هارمونیکی جریان در گام دوم نسبت به گام اول، ناچیز است.

همچنین، بر اساس شکل ۹- الف بعد از فعال شدن جبرانسازی هارمونیکی، تقسیم توان غیرمؤلفه اصلی بین DGها به میزان قابل توجهی بهبود می‌یابد. این بهبود، کارایی بلوک‌های امپدانس مجازی و کنترل‌کننده بار کاری جبرانسازی را نشان می‌دهد. در شکل‌های ۹- ب و ۹- ج دیده می‌شود که توان‌های مؤلفه اصلی نیز در نتیجه جبرانسازی تغییر می‌نمایند. همانگونه که ذکر شد، این تغییر از وابستگی بین مؤلفه‌های اصلی و هارمونیکی ناشی می‌شود.

همچنین، در شکل ۸ و جدول ۴ دیده می‌شود که جبرانسازی هارمونیک‌های ولتاژ شین بار، با افزایش اغتشاش ولتاژ خروجی DG_1 همراه است. توجه به این نکته ضروری است که امپدانس خط توزیع متصل به DG_1 نسبتاً بزرگ است و میزان بار غیرخطی تامین شده توسط آن تقریباً دو برابر مقدار متناظر DG_2 می‌باشد. بنابراین، به منظور جبرانسازی افت ولتاژهای هارمونیکی ایجاد شده بر روی خط توزیع و مقاومت مجازی و فراهم کردن ولتاژ تقریباً سینوسی در شین بار، ولتاژ خروجی DG_1 به میزان قابل توجهی دچار اغتشاش می‌شود. اما به دلیل مقدار کم امپدانس خط و سهم DG_2 از بار غیر خطی، اغتشاش شین بار و DG_2 با رفتار مشابهی تغییر می‌کند. این نکته در شکل ۸ و جدول ۴ قابل مشاهده است.

۵-۴- گام چهارم

در آخرین گام شبیه‌سازی فرض می‌شود که در اثر خطای لینک ارتباطی، از لحظه $t = ۵s$ ارسال سیگنال‌های کنترلی ثانویه به DG_2 متوقف شود. بنابراین، لازم است که تلاش DG_1 برای جبرانسازی هارمونیک‌ها افزایش یابد تا عدم مشارکت DG_2 پوشش داده شود. بر اساس شکل ۱۰، پس از یک حالت گذرای کوتاه، شاخص‌های اغتشاش هارمونیکی ولتاژ شین بار به مقادیر مرجع بازگردانده می‌شوند. همچنین، شکل ۸ نشان می‌دهد که *THD* ولتاژ DG_1 افزایش بیشتری یافته است تا مقدار *THD* در محل شین بار پایین نگاه داشته شود. این نکته در جدول ۴ نیز قابل مشاهده است.

در شکل ۹- الف افزایش بار کاری DG_1 به صورت افزایش مقدار S_n دیده می‌شود. همچنین، مشاهده می‌شود که تقسیم متناسب بار غیرخطی در این حالت اضطراری (خطا در لینک ارتباطی) قابل دستیابی نخواهد بود. علاوه بر این، در شکل ۱۱ افزایش تلاش DG_1 در گام چهارم به صورت افزایش جریان‌های هارمونیک پنجم و هفتم قابل مشاهده است. در جدول ۵ نیز مشاهده می‌شود که محتوای هارمونیکی جریان‌های خروجی DG_1 و DG_2 به ترتیب افزایش و کاهش یافته است. از آنجا که در این گام شبیه‌سازی، بخش عمده بار غیرخطی توسط DG_1 تأمین می‌گردد، همانطور که در شکل ۸ و جدول ۴ نمایش داده شده است، اغتشاش ولتاژ DG_2 کاهش یافته است.

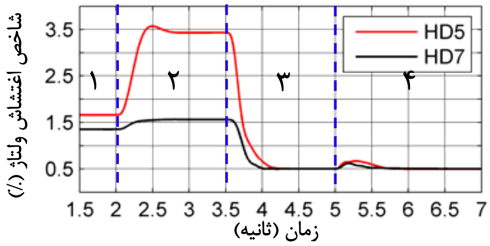
۵-۵- مقایسه با روش ارائه شده در [7]

همانطور که ذکر شد، در [7] روشی برای جبرانسازی هارمونیک‌های ولتاژ خروجی DGها در ریزشبکه‌های جزیره‌ای ارائه شده است. دیاگرام بلوکی روش کنترلی مرجع [7] در شکل ۱۲نشان داده شده است. محاسبه توان‌های مؤلفه اصلی به روشی مشابه آنچه که در بخش ۳-۱ توضیح داده شده است انجام می‌گیرد. *H* توان راکتیو هارمونیکی نامیده شده و به صورت زیر محاسبه می‌گردد:

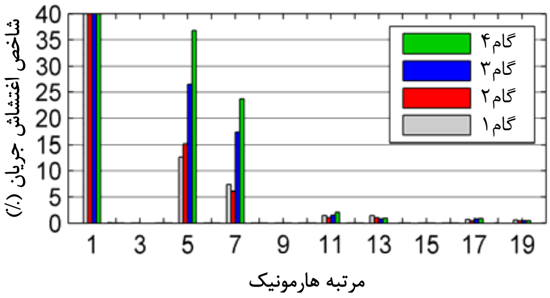
$$H = \sqrt{\tilde{p}_{rms}^2 + \tilde{q}_{rms}^2} \quad (۱۵)$$

در این رابطه $\tilde{p}_{rms}$ و $\tilde{q}_{rms}$ به ترتیب مقادیر مؤثر بخش‌های نوسانی توان‌های اکتیو و راکتیو هستند. همانطورکه در بخش ۳-۱ توضیح داده شد این عبارات نوسانی از هارمونیک‌های ولتاژ و جریان ناشی می‌شوند. بنابراین، H همان توان غیرمؤلفه اصلی (S_n) بوده که به روشی دیگر محاسبه گردیده است.

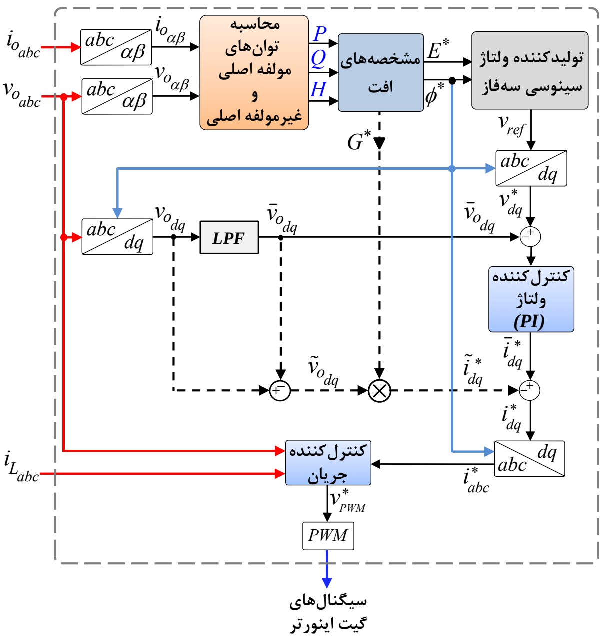
مشخصه‌های افت P و Q مشابه روابط (۳) و (۴) می‌باشند و خروجی آنها برای تولید ولتاژ مرجع سه‌فاز مورد استفاده قرار می‌گیرد. سپس این ولتاژ مرجع به قاب dq منتقل می‌شود. v_{dq}^* با مؤلفه اصلی ولتاژ خروجی DG ($\bar{v}_{o_{dq}}$) مقایسه شده و خطای حاصل به یک کنترل‌کننده PI (با پارامترهای تناسبی و انتگرالی برابر ۲/۵ و ۱۰) داده می‌شود تا جریان مرجع مؤلفه اصلی ($\bar{i}_{dq}^*$) محاسبه گردد. از سوی دیگر، جریان مرجع برای جبرانسازی هارمونیک‌های ولتاژ ($\tilde{i}_{dq}^*$) از $\bar{i}_{dq}^*$ کم شده تا جریان مرجع کل (i_{dq}^*) محاسبه گردد. i_{dq}^* به قاب abc منتقل شده و i_{abc}^* به کنترل‌کننده جریان داده می‌شود تا بر مبنای آن ولتاژ مرجع سه‌فاز برای PWM با رابطه (۱۶) تعیین گردد.



شکل (۱۰): شاخص‌های اغتشاش هارمونیکی مرتبه ۵ و ۷ ولتاژ LOB



شکل (۱۱): طیف جریان خروجی DG_1



شکل (۱۲): سیستم کنترلی پیشنهاد شده در [7]

$$v_{PWM}^* = \frac{L}{\Delta T}\left(i_{abc}^* - i_{L_{abc}}\right) + v_{o_{abc}} \quad (۱۶)$$

در این رابطه L سلف فیلتر خروجی اینورتر و ΔT زمان نمونه‌برداری سیستم کنترل (در اینجا $1\mu s$) می‌باشند.

بخش‌هایی که در شکل ۱۲ به صورت خط‌چین نشان داده شده شده‌اند مربوط به محاسبه $\tilde{i}_{dq}^*$ می‌باشند. رسانایی هارمونیکی مرجع (G^*) بر مبنای مشخصه افت G-H تعیین می‌گردد:

$$G^* = G_0 - b\left(H_0 - H\right) \quad (۱۷)$$

که در آن b یک مقدار ثابت منفی است که باید در حداکثر مقدار ممکن (از نظر قدر مطلق، با حفظ پایداری سیستم کنترل) تنظیم شود و شیب مشخصه افت را تعیین می‌نماید. G_0 ثابتی است که بر اساس [7] می‌تواند صفر نیز در نظر گرفته شود. H_0 توان راکتیو هارمونیکی نامی است. در [7] روش مشخصی برای تعیین H_0 ارائه نشده است اما باید در مقداری تنظیم شود که همواره $(H_0\text{-}H)>0$ باشد. این مشخصه افت به منظور تقسیم بار کاری جبرانسازی بین DGها در نظر گرفته شده است.

سپس G^* در بخش هارمونیکی ولتاژ خروجی DG ($\tilde{v}_{o_{dq}}$) که به صورت نشان داده شده در شکل ۱۲ استخراج می‌گردد ضرب می‌شود تا $\tilde{i}_{dq}^*$ محاسبه شود.

در این بخش به منظور آشکارتر کردن مزایای روش پیشنهادی، نتایج حاصل از اعمال روش مرجع [7] به ریزشبکه شکل ۷ ارائه و با نتایج بدست آمده بر مبنای طرح سلسله مراتبی مقایسه می‌گردند. براساس [7] لازم است که b و H_0 بر اساس ظرفیت نامی DGها

تعیین گردند. همچنین برای یک ریزشبکه شامل دو DG (مانند شکل ۷) باید رابطه زیر برقرارباشد:

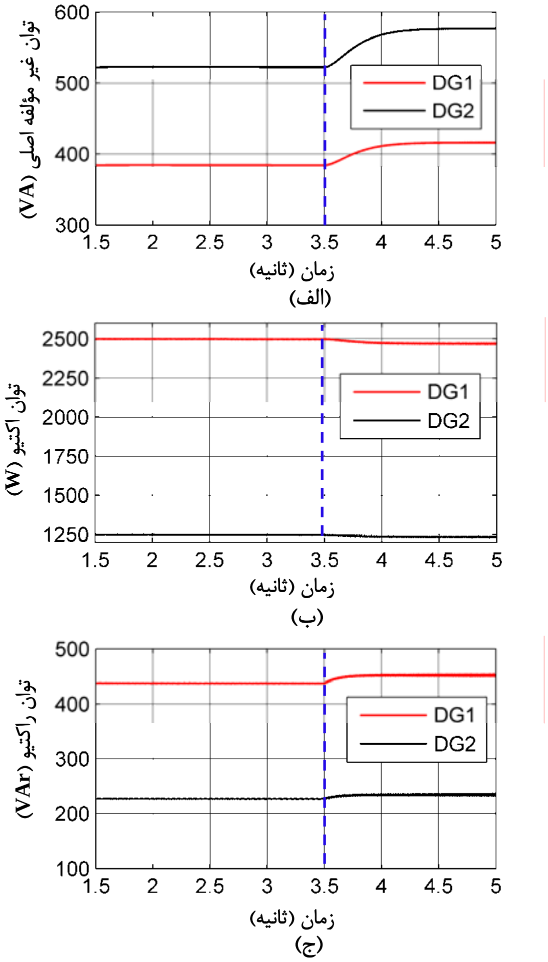
$$b_1 \cdot H_{0_1} = b_2 \cdot H_{0_2} \quad (۱۸)$$

این رابطه بدین معنا است که مشخصه *G-H* مربوط به DG دارای ظرفیت بیشتر باید شیب کمتری داشته باشد تا بار کاری جبرانسازی به نحو مناسبی تقسیم گردد. بر این اساس، مقادیر زیر برای پارامترها انتخاب شده است:

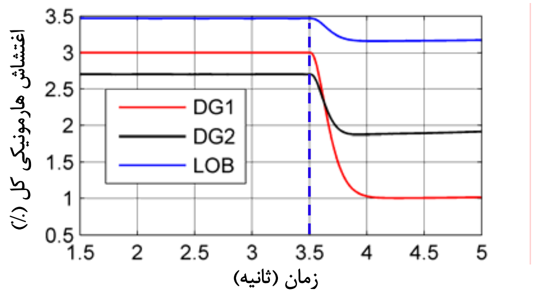
$$b_1 = -0.0005, b_2 = -0.001, H_{0_1} = 2000, H_{0_2} = 1000$$

شایان ذکر است که با توجه به عدم وجود مقاومت مجازی هارمونیکی در روش مرجع [7]، گام دوم شبیه‌سازی (بخش ۵-۲) حذف می‌شود. همچنین گام چهارم (بخش ۵-۴) که مربوط به قطع ارتباط مخابراتی است نیز وجود نخواهد داشت. بنابراین، تنها در زمان t=۳/۵s جبرانسازی هارمونیک‌های ولتاژ فعال می‌گردد (معادل گام سوم تشریح شده در بخش ۵-۳). شکل ۱۳ نتایج تقسیم توان‌های مؤلفه اصلی و غیرمؤلفه اصلی (*H*) را نشان می‌دهد. مشاهده می‌شود که توان‌های اکتیو و راکتیو مؤلفه اصلی به صورت مناسبی بین DGها تقسیم شده‌اند؛ اما به دلیل عدم وجود مقاومت مجازی هارمونیکی، توان غیرمؤلفه اصلی متناسب با ظرفیت DGها نیست که این برتری روش پیشنهادی در مقاله حاضر را نشان می‌دهد (با مقایسه شکل‌های ۹- الف و ۱۳- الف).

THD ولتاژ خروجی DGها و همچنین شین بار در شکل ۱۴ نشان داده شده است. مشاهده می‌شود که حتی بدون حضور مقاومت مجازی هارمونیکی، ولتاژ خروجی DGها قبل از جبرانسازی به میزان قابل توجهی دچار اغتشاش است. از آنجا که کنترل ولتاژ در کل طیف هارمونیکی توسط یک کنترل‌کننده PI انجام می‌گیرد، هارمونیک‌های ولتاژ خروجی به نحو مناسبی کنترل نمی‌گردند. این در حالی است که در کنترل‌کننده‌های ولتاژ و جریان پیشنهادی در مقاله حاضر، عبارات رزونانسی جداگانه‌ای برای هارمونیک‌های اصلی (پنجم و هفتم) و همچنین مؤلفه اصلی در نظر گرفته شده است. علاوه بر این، مشاهده می‌شود که بعد از فعالسازی جبرانسازی هارمونیکی، *THD* ولتاژ خروجی DGها تاحدی کاهش می‌یابد، اما اغتشاش ولتاژ شین بار مقدار قابل توجهی دارد که می‌تواند در عملکرد بارهای حساس اختلال ایجاد نماید. در حالی که با توجه به شکلهای ۸ و ۱۰ و جدول ۴، روش سلسله مراتبی پیشنهادی، کیفیت ولتاژ LOB را به میزان قابل توجهی بهبود می‌بخشد.



شکل (۱۳): الف- توان غیرمؤلفه اصلی، ب- توان اکتیو ج- توان راکتیو (روش مرجع [7])



شکل (۱۴): THD ولتاژ در LOB و خروجی DGها (روش مرجع [7])

۶- نتیجه

یک سیستم کنترل سلسله مراتبی شامل دو سطح اولیه و ثانویه، برای جبرانسازی هارمونیک‌های ولتاژ در ریزشبکه‌های جزیره‌ای ارائه شده است. کنترل‌کننده ثانویه، جبرانسازی انتخابی هارمونیک‌های ولتاژ شین بار را با ارسال سیگنال‌های کنترلی مناسب به سطح اولیه، هدایت می‌نماید. روش جدیدی برای تقسیم بار کاری جبرانسازی بین DGهای ریزشبکه پیشنهاد شده است. همچنین، یک ساختار نوین برای امپدانس مجازی طراحی شده است تا تقسیم بار غیرخطی بهبود یابد. جزییات طراحی سیستم کنترل مورد بحث قرار گرفته و نتایج

شبیه‌سازی ارائه شده است. این نتایج نشان می‌دهند که با کاربرد روش پیشنهادی، کیفیت ولتاژ شین بار به میزان زیادی بهبود یافته و همچنین توان‌های مولفه اصلی و غیرمؤلفه اصلی (بار غیرخطی) به صورت متناسبی بین DGها تقسیم شده‌اند.

سپاسگزاری

نویسندگان مقاله از نظرات سازنده‌ی پروفسور Josep M. Guerrero و دکتر Juan C. Vasquez از دانشگاه Aalborg دانمارک، در فرایند انجام این پژوهش کمال سپاسگزاری را دارند.

مراجع

[1] IEEE Standard 1547.4-2011, "*IEEE Guide for Design, Operation, and Integration of Distributed Resource Island Systems with Electric Power Systems*", 2011.

[2] T. Takeshita and N. Matsui, "*Current Waveform Control of PWM Converter System for Harmonic Suppression on Distribution System*", IEEE Trans. Ind. Electron., Vol. 50, No. 6, pp. 1134-1139, Dec. 2003.

[3] N. Pogaku and T. C. Green, "*Harmonic Mitigation throughout a Distribution System: a Distributed-Generator-Based Solution*", IEE Proc.-Gener. Transm. Distrib., Vol. 153, No. 3, pp. 350-358, May 2006.

[4] M. Prodanovic, K. D. Brabandere, J. V. Keybus, T. C. Green and J. Driesen, "*Harmonic and Reactive Power Compensation as Ancillary Services in Inverter-Based Distributed Generation*", IET Gener. Transm. Distrib., Vol. 1, No. 3, pp. 432-438, May 2007.

[5] J. He, Y. W. Li and M. S. Munir, "*A Flexible Harmonic Control Approach through Voltage Controlled DG-Grid Interfacing Converters*", IEEE Trans. Ind. Electron., Vol. 59, No. 1, pp. 444-455, Jan. 2012.

[6] H. Akagi, "*Control Strategy and Site Selection of a Shunt Active Filter for Damping of Harmonic Propagation in Power Distribution Systems*", IEEE Trans. Power Deliv., Vol. 12, No. 1, pp. 354-363, Jan. 1997.

[7] T. L. Lee and P. T. Cheng, "*Design of a New Cooperative Harmonic Filtering Strategy for Distributed Generation Interface Converters in an Islanding Network*", IEEE Trans. Power Electron., Vol. 22, No. 5, pp. 1919-1927, Sept. 2007.

[8] M. Savaghebi, A. Jalilian, J. C. Vasquez, J. M. Guerrero and T. L. Lee, "*Voltage Harmonic Compensation of a Microgrid Operating in Islanded and Grid-Connected Modes*", 19th Iranian Conf. of Elec. Eng. (ICEE), pp. 1-6, Tehran, Iran, 17-19 May 2011.

[9] T. L. Lee, J. C. Li and P. T. Cheng, "*Discrete Frequency Tuning Active Filter for Power System Harmonics*", IEEE Trans. Power Electron., Vol. 24, No. 5, pp. 1209-1217, May 2009.

[10] C. Lascu, L. Asiminoaei, I. Boldea and F. Blaabjerg, "*High Performance Current Controller for Selective Harmonic Compensation in Active Power Filters*" IEEE Trans. Power Electron., Vol. 22, No. 5, pp. 1826-1835, Sept. 2007.

[11] P. Mattavelli and F. P. Marafão, "*Repetitive-Based Control for Selective Harmonic Compensation in Active Power Filters*", IEEE Trans. Ind. Electron., Vol. 51, No. 5, pp. 1018-1024, Oct. 2004.

[12] M. Savaghebi, J. M. Guerrero, A. Jalilian and J. C. Vasquez, "*Selective Compensation of Voltage Harmonics in a Grid-Connected Microgrid*", Electrimacs Conf., pp.1-6, Paris, France, 6-8 Jun. 2011.

[13] K. Wada, H. Fujita and H. Akagi, "*Considerations of a Shunt Active Filter Based on Voltage Detection for Installation on a Long Distribution Feeder*", IEEE Trans. Ind. Appl., Vol. 38, No. 4, pp. 1123-1130, Jul./Aug. 2002.

[14] J. M. Guerrero, J. C. Vasquez, J. Matas, L. G. de Vicuña and M. Castilla, "*Hierarchical Control of Droop-Controlled AC and DC Microgrids—a General Approach Toward Standardization*", IEEE Trans. Ind. Electron., Vol. 58, No. 1, pp. 158-172, Jan. 2011.

[15] J. C. Vasquez, J. M. Guerrero, J. Miret, M. Castilla and L. G. de Vicuña, "*Hierarchical Control of Intelligent Microgrids*", IEEE Ind. Electron. Mag., Vol. 4, No. 4, pp. 23 – 29, Dec. 2010.

[16] J. C. Vasquez, J. M. Guerrero, M. Savaghebi, E. G. Carrasco and R. Teodorescu, "*Modeling, Analysis, and Design of Stationary Reference Frame Droop Controlled Parallel Three-Phase Voltage Source Inverters*", IEEE Trans. Ind. Electron., Early Access, Apr. 2012.

[17] J. P. Lopes, C. Moreira and A. G. Madureira, "*Defining Control Strategies for Microgrids Islanded Operation*", IEEE Trans. Power Sys., Vol. 21, No. 2, pp. 916-924, May 2006.

[18] A. Madureira, C. Moreira and J. P. Lopes, "*Secondary Load-Frequency Control for Microgrids in Islanded Operation*", Int. Conf. Renewable Energies and Power Quality (ICREPQ), pp. 1-4, Spain, 16-18 Mar. 2005.

[19] A. Mehrizi-Sani and R. Iravani, "*Potential-Function Based Control of a Microgrid in Islanded and Grid-Connected Modes*", IEEE Trans. Power Sys., Vol. 25, No. 4, pp. 1883-1891, Nov. 2010.

[20] U. Borup, F. Blaabjerg and P. N. Enjeti, "*Sharing of Nonlinear Load in Parallel-Connected Three-Phase Converters*", IEEE Trans. Ind. Appl., Vol. 37, No. 6, pp. 1817–1823, Nov./Dec. 2001.

[21] J. M. Guerrero, J. Matas, L. G. de Vicuña, M. Castilla, and J. Miret, "*Decentralized Control for Parallel Operation of Distributed Generation Inverters Using Resistive Output Impedance*", IEEE Trans. Ind. Electron., Vol. 54, No. 2, pp. 994-1004, Apr. 2007.

[22] ——, "*Wireless-Control Strategy for Parallel Operation of Distributed-Generation Inverters*", IEEE Trans. Ind. Electron., Vol. 53, No. 5, pp. 1461-1470, Oct. 2006.

[23] J. M. Guerrero, L. G. Vicuña, J. Matas, M. Castilla and J. Miret, "*Output Impedance Design of Parallel-Connected UPS Inverters with Wireless Load Sharing Control*", IEEE Trans. Ind. Electron., Vol. 52, No. 4, pp. 1126-1135, Aug. 2005.

[24] S. J. Chiang, C. Y. Yen and K. T. Chang, "*A Multimodule Parallelable Series-Connected PWM Voltage Regulator*", IEEE Trans. Ind. Electron., Vol. 48, No. 3, pp. 506-516, Jun. 2001.

[25] S. J. Chiang and J. M. Chang, "*Parallel Control of the UPS Inverters with Frequency-Dependent Droop Scheme,*" Power Electron. Specialist Conf. (PESC), pp. 957–961, Vancouver, Canada, 17-21 Jun. 2001.

[26] D. De and V. Ramanarayanan, "*Decentralized Parallel Operation of Inverters Sharing Unbalanced and Nonlinear Loads*", IEEE Trans. Power Elec., Vol. 25, No. 12, pp. 3015-3025, Dec. 2010.

[27] M. Karimi-Ghartemani, O. Boon-Teck and A. Bakhshai, "*Application of Enhanced Phase-Locked Loop System to*

the Computation of Synchrophasors", IEEE Trans. Power Deliv., Vol. 26, No. 1, pp. 22-32, Jan. 2011.

[28] F. Blaabjerg, Z. Chen and S. B. Kjaer, "*Power Electronics as Efficient Interface in Dispersed Power Generation Systems*", IEEE Trans. Power Electron., Vol. 19, No. 5, pp. 1184-1194, Sept. 2004.

[29] H. Akagi, Y. Kanagawa and A. Nabase, "*Instantaneous Reactive Power Compensator Comprising Switching Devices Without Energy Storage Components*", IEEE Trans. Ind. Appl., Vol. IA-20, No. 3, pp. 625-630, May/Jun. 1984.

[30] F. Z. Peng, G. W. Ott and D. J. Adams, "*Harmonic and Reactive Power Compensation Based on the Generalized Instantaneous Reactive Power Theory for Three-Phase Four-Wire Systems*", IEEE Trans. Power Electron., vol. 13, no. 6, pp. 1174-1181, Nov. 1998.

[31] M. Savaghebi, A. Jalilian, J. C. Vasquez and J. M. Guerrero, "*Autonomous Voltage Unbalance Compensation in an Islanded Droop-Controlled Microgrid*", IEEE Trans. Ind. Electron., Early Access, Jan. 2012.

[32] E. Barklund, N. Pogaku, M. Prodanovic, C. H. Aramburo and T. C. Green, "*Energy Management in Autonomous Microgrid Using Stability-Constrained Droop Control of Inverters*", IEEE Trans. Power Electron., Vol. 23, No. 5, pp. 2346-2352, Sept. 2008.

[33] F. Blaabjerg, R. Teodorescu, M. Liserre and A. V. Timbus, "*Overview of Control and Grid Synchronization for Distributed Power Generation Systems*", IEEE Trans. Ind. Electron., Vol. 53, No. 5, pp. 1398-1409, Oct. 2006.

[34] J. He and Y. W. Li, "*Analysis and Design of Interfacing Inverter Output Virtual Impedance in a Low Voltage Microgrid*", Energy Conv. Cong. and Exp. (ECCE), pp. 2857–2864, Atlanta, GA, 12-16 Sept. 2010.

[35] P. Rodriguez, A. Luna, I. Candela, R. Mujal, R. Teodorescu and F. Blaabjerg, "*Multiresonant Frequency-Locked Loop for Grid Synchronization of Power Converters under Distorted Grid Conditions*", IEEE Trans. Ind. Electron., Vol. 58, No. 1, pp. 127-138, Jan. 2011.

[36] IEEE Standard 1459-2010, "*IEEE Standard Definitions for the Measurement of Electric Power Quantities under Sinusoidal, Nonsinusoidal, Balanced, or Unbalanced Conditions*", 2010.

[37] P. Jintakosonwit, H. Akagi, H. Fujita and S. Ogasawara, "*Implementation and Performance of Automatic Gain Adjustment in a Shunt Active Filter for Harmonic Damping Throughout a Power Distribution System*", IEEE Trans. Power Electron., Vol. 17, No. 3, pp. 438-447, Mar. 2002.

زیرنویس‌ها

1 Distributed generator
2 Droop characteristic
3 Load bus
٤ "whack-a-mole" در اصل نام یک بازی است.
5 Low bandwidth communication
6 Phase-locked loop
7 Low pass filter
8 Pulse with modulation
9 Instantaneous reactive power theory
10 Proportional-Integral
11 Proportional-Resonant
12 Total Harmonic Distortion
13 Corner frequency