

ارائه یک مبدل DC-DC جدید غیرایزوله با بهره ولتاژ بالا براساس ساختار SEPIC برای کاربردهای انرژی‌های تجدیدپذیر

مجتبی حیدری^۱، استادیار؛ حسین خرمی کیا^۲، دانشجوی کارشناسی ارشد؛ میلاد صالحی^۳، دانشجوی کارشناسی

۱- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی قم - قم - ایران - heydari@qut.ac.ir

۲- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی قم - قم - ایران - khoramikia.h@qut.ac.ir

۳- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی قم - قم - ایران - milad.sa313@gmail.com

چکیده: در این مقاله یک مبدل DC-DC افزایشده غیرایزوله جدید براساس مبدل SEPIC ارائه می‌شود. مبدل پیشنهادی امکان کارکرد در بهره‌های ولتاژ بالا تحت دوره‌های کاری پایین سوییچ قدرت را دارا می‌باشد و این موضوع باعث کاهش رپل جریان سلف‌ها، کاهش تلفات هدایت و همچنین کاهش استرس ولتاژ دو سر سوییچ‌های نیمه‌هادی می‌شود. از آنجایی که مبدل پیشنهادی براساس مبدل SEPIC است؛ مزایای ذاتی مبدل SEPIC ازجمله جریان ورودی پیوسته را که در سیستم‌های انرژی تجدیدپذیر حائز اهمیت است دارا می‌باشد. بهره ولتاژ مبدل پیشنهادی نسبت به مبدل‌های مرسوم بالاتر است و ساختار و سیستم کنترلی آن ساده می‌باشد. در این مقاله، تحلیل حالت ماندگار مبدل پیشنهادی در دو حالت کاری CCM و DCM ارائه می‌شود. نتایج آزمایشگاهی که بر روی یک نمونه اولیه ۱۵۰ وات انجام گرفته‌است صحت تحلیل‌های تئوری و همچنین عمل‌کرد مناسب مبدل پیشنهادی را تأیید می‌کند.

واژه‌های کلیدی: مبدل DC-DC، مبدل SEPIC، مبدل با بهره ولتاژ بالا، مبدل غیرایزوله.

A New Non-Isolated DC-DC Converter with High Voltage Gain Based on SEPIC Topology for Renewable Energy Applications

Mojtaba Heydari¹, Assistant Professor; Hossein Khoramikia², MSc Student; Milad Salehi³, BSc Student

1- Faculty of Electrical and Computer Engineering, Qom University of Technology, Qom, Iran, Email: heydari@qut.ac.ir

2- Faculty of Electrical and Computer Engineering, Qom University of Technology, Qom, Iran, Email: khoramikia.h@qut.ac.ir

3- Faculty of Electrical and Computer Engineering, Qom University of Technology, Qom, Iran, Email: milad.sa313@gmail.com

Abstract: A new SEPIC-based high step-up DC-DC converter is proposed in this paper. The proposed converter can work with high voltage gain in low duty cycle which causes to decrease the inductors current ripple, the conduction losses and the voltage stress across the semiconductors. Since the proposed converter is based on the SEPIC topology, it inherits the SEPIC's advantage of continuous input current which can be significantly important in renewable energy systems. The voltage gain of the proposed converter is more than the classic SEPIC converter and its structure and control system are simplistic. In this paper, steady state analysis of the converter in CCM and DCM mode is provided. The experimental results show the suitable performance of the proposed converter.

Keywords: DC-DC converter, SEPIC converter, high step-up converter, non-isolated converter.

تاریخ ارسال مقاله: ۱۳۹۶/۱۰/۳۰

تاریخ اصلاح مقاله: ۱۳۹۷/۰۳/۱۳

تاریخ پذیرش مقاله: ۱۳۹۷/۰۶/۲۳

نام نویسنده مسئول: مجتبی حیدری

نشانی نویسنده مسئول: ایران - قم - بلوار سردار شهید خدایکرم - دانشگاه صنعتی قم - دانشکده مهندسی برق و کامپیوتر.

۱- مقدمه

کاهش منابع سوخت فسیلی و همچنین اثرات مخرب آن‌ها بر روی محیط زیست، یکی از دلایل استفاده روزافزون از منابع انرژی پاک می‌باشد. با افزایش تقاضای انرژی از منابع انرژی پاک، تولید انرژی از منابع انرژی تجدیدپذیر مانند سیستم‌های فوتوولتاییک (PV)، توربین‌های بادی و سلول‌های سوختی مورد توجه محققان قرار گرفته‌است [۱]. بخش اعظمی از سرمایه‌گذاری‌های انجام‌شده در بخش انرژی‌های تجدیدپذیر، مربوط به سیستم‌های PV می‌باشد و پیش‌بینی می‌شود به دلیل عملکرد مؤثر و سازگار با محیط زیست آن تا سال ۲۰۴۰ میلادی بالاترین سرمایه‌گذاری در بخش انرژی در بخش سلول‌های فوتوولتاییک صورت گیرد [۲، ۳].

از آنجایی که سلول‌های PV ولتاژ خروجی نسبتاً پایینی تولید می‌کنند استفاده از مبدل‌های DC-DC افزایشدهنده بهره ولتاژ بالا برای افزایش ولتاژ خروجی به سطح مطلوب برای اتصال به شبکه قدرت ضروری می‌باشد [۴، ۵]. در سال‌های گذشته مبدل‌های DC-DC فوق افزایشدهنده بسیاری در مقالات پیشنهاد شده‌اند که قادرند بدون کارکردن با دوره کاری بالا سوییچ قدرت، به بهره ولتاژ بالایی دست یابند. این مبدل‌ها را می‌توان در حالت کلی به دو دسته مبدل‌های ایزوله و غیرایزوله تقسیم کرد. مبدل‌های ایزوله می‌توانند بهره ولتاژ را با تغییر نسبت تبدیل ترانسفورماتورهای فرکانس بالا [۶، ۷] افزایش دهند. با این حال اندوکتانس ناشی باید کنترل شود، در غیراین صورت موجب اضافه ولتاژ لحظه‌ای سوییچ‌ها و دیودهای قدرت می‌شود. علاوه بر این مبدل‌های DC-DC ایزوله ساین بزرگ‌تری نسبت به سایر مبدل‌ها داشته و همچنین بازده سیستم با توجه به تبدیل DC/AC/DC تحت تأثیر قرار می‌گیرد. در بعضی از مقالات، مبدل‌های DC-DC فوق‌افزاینده نوع سوییچ خازنی و سوییچ سلفی نیز پیشنهاد شده‌اند [۸]. در این مبدل‌ها جهت دستیابی به بهره ولتاژ بالا به تعداد از طبقه‌های خازن سوییچ‌شونده یا سلف سوییچ‌شونده نیاز است که این موضوع می‌تواند خود باعث افزایش پیچیدگی سیستم و کاهش بازده شود.

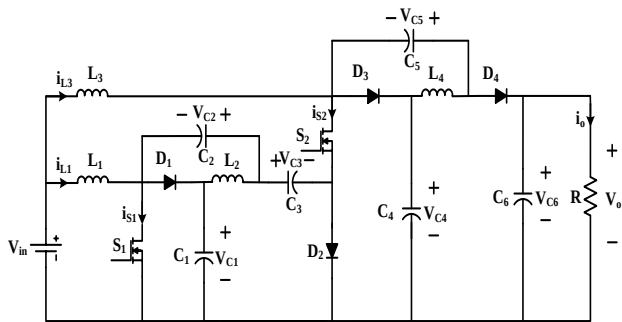
مبدل‌های DC-DC فوق‌افزاینده غیرایزوله معمولاً براساس مبدل‌های غیرایزوله پایه مانند مبدل بوست [۹]، مبدل باک-بوست [۱۰]، مبدل Cuk [۱۱]، مبدل SEPIC [۱۲] و مبدل Zeta [۱۳] می‌باشند که در صنعت کاربردهای گسترده‌ای دارند. در میان این مبدل‌ها، مبدل SEPIC توجه ویژه‌ای را در سیستم‌های PV به خود جلب کرده است که از دلایل آن می‌توان به توانایی کاهش ولتاژ ورودی در خروجی بدون تغییر پلاریته و همچنین رپیل جریان ورودی کم اشاره کرد. از طرف دیگر، مبدل SEPIC می‌تواند با رپیل جریان بسیار کم و حتی صفر کار کند که این موضوع به عنوان یک مزیت اساسی در مبدل‌های واسط در سیستم‌های PV محسوب می‌شود [۱۴، ۱۵]. رپیل جریان پایین در اطراف نقطه کار لحظه‌ای مبدل SEPIC باعث می‌شود که مبدل بسیار نزدیک به نقطه حداکثر توان (MPP) کار کند و بنابراین

ردیابی نقطه حداکثر توان (MPPT) سیستم PV را بسیار مؤثرتر می‌سازد.

به صورت تئوری، مبدل SEPIC قادر است هر ولتاژی را در خروجی اش تولید کند ولی در عمل، رنج ولتاژ خروجی آن به علت المان‌های پارازیتی محدود می‌شود. بر این اساس بازده مبدل SEPIC هنگامی که دوره کاری به سمت یک میل می‌کند به شدت با افت مواجه می‌شود. برای غلبه بر این مشکل و دستیابی به بهره‌های ولتاژ بالاتر در دوره‌های کاری پایین‌تر، چندین مبدل فوق‌افزاینده مبتنی بر مبدل SEPIC در مقالات ارائه شده‌اند [۲۱-۱۶]. تعداد زیادی از این مبدل‌ها از ترکیب سلف کوپل‌شده و مبدل SEPIC پایه حاصل شده‌اند [۱۵] [۱۷-۲۱]. به هر حال به دلیل اندوکتانس ناشی سلف تزویج‌شده، اضافه‌ولتاژهای لحظه‌ای در دو سر سوییچ‌ها در لحظه خاموش شدن به وجود می‌آید که باعث افزایش تلفات و در نتیجه کاهش بازده سیستم می‌شود. همچنین برای دستیابی به بهره ولتاژ بالاتر در این مبدل‌ها باید نسبت دور سلف تزویج شده را بالا برد که این موضوع باعث افزایش هرچه بیشتر اندوکتانس ناشی شده و مشکلات فوق‌الذکر را تشدید می‌کند. تعدادی از مدارهای اسنابر اکتیو و پسیو برای بازیابی انرژی ناشی و همچنین کاهش اضافه ولتاژ دو سر سوییچ تاکنون پیشنهاد شده‌اند [۲۰، ۲۱]. اگرچه این مدارها مشکلات اشاره‌شده را تا حدودی کاهش می‌دهند ولی همچنان بعضی از مشکلات اصلی مرتبط با سلف تزویج شده وجود دارد که در ادامه به آن اشاره می‌شود. اول از همه، سلف تزویج شده در طبقه ورودی مبدل SEPIC قرار می‌گیرد و اندوکتانس ناشی آن باعث می‌شود که جریان ورودی رپیل بالایی داشته باشد و یا حتی جریان ناپیوسته شود. این موضوع مزیت جریان ورودی پیوسته مبدل SEPIC را تحت شعاع قرار داده و باعث افزایش تلفات هدایت می‌شود. علاوه بر این، استفاده از سلف تزویج‌شده حجم و قیمت مبدل را افزایش می‌دهد. بر این اساس این مبدل‌ها نمی‌توانند گزینه مناسبی برای کاربردهای انرژی‌های تجدیدپذیر باشند.

در این مقاله، یک مبدل افزایشدهنده جدید از نوع SEPIC پیشنهاد می‌شود که بهره ولتاژ بالایی دارد و در آن از سلف تزویج‌شده استفاده نشده است. بهره ولتاژ مبدل پیشنهادی از مبدل باک-بوست و مبدل SEPIC پایه در حالت کاری افزایش ولتاژ بیشتر می‌باشد. مبدل پیشنهادی مزیت مبدل SEPIC را در دارا بودن جریان ورودی پیوسته دارا می‌باشد. مشخصه‌های مبدل پیشنهادی عبارت‌اند از: ۱) امکان دستیابی به بهره ولتاژ فوق‌العاده بالا در دوره‌های کاری پایین سوییچ‌های قدرت که این موضوع باعث کاهش رپیل جریان سلف‌ها و کاهش تلفات هدایت و در نتیجه افزایش بازده می‌شود. ۲) جریان پیوسته ورودی و همچنین تقسیم رپیل جریان ورودی بین دو سلف که باعث کاهش اندازه سلف‌ها می‌شود. ۳) استرس ولتاژ روی سوییچ‌ها و دیودها پایین می‌باشد.

اصول کاری مبدل پیشنهادی در حالت ماندگار و در حالت CCM و DCM در بخش بعد بررسی می‌شود. در بخش ۳ تلفات مبدل و محاسبه بازده آن ارائه می‌گردد. ملاحظات طراحی المان‌های مبدل پیشنهادی در بخش ۴ آورده شده‌است. در بخش ۵ مقایسه‌ای بین عملکرد مبدل



شکل ۱: ساختار مبدل پیشنهادی

۲-۱- حالت اول $[t_0, t_1]$

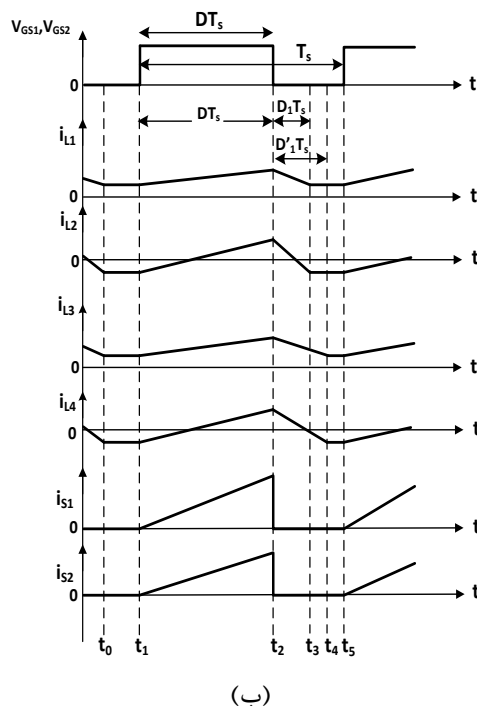
در این حالت سوئیچهای S_1 و S_2 روشن و دیودهای D_1 تا D_4 بایاس معکوس هستند. شکل موج جریان‌ها و مسیر عبور جریان مبدل پیشنهادی در حالت اول به ترتیب در شکل ۲(الف) و شکل ۳ نشان داده شده است. در این حالت، سلف L_1 از طریق V_{in} ، سلف L_2 از طریق خازن‌های C_1 و C_2 ، سلف L_3 از طریق V_{in} و خازن‌های C_2 و C_3 و سلف L_4 از طریق خازن‌های C_2 ، C_3 ، C_4 و C_5 شارژ و انرژی ذخیره شده در خازن C_6 در بار خروجی دشارژ می‌شود. براساس شکل ۳ و همچنین روابط (۱) و (۲)، ولتاژ سلف‌ها می‌تواند به صورت زیر بیان شود:

$$V_{L1} = V_{in} \quad (3)$$

$$V_{L2} = V_{C1} - V_{C2} = V_{in} \quad (4)$$

$$V_{L3} = V_{in} - V_{C2} + V_{C3} \quad (5)$$

$$V_{L4} = -V_{C2} + V_{C3} + V_{C4} - V_{C5} = V_{in} + V_{C3} - V_{C2} \quad (6)$$



(ب)

شکل ۲: شکل موج‌های مبدل پیشنهادی (الف) حالت CCM (ب) حالت DCM1

پیشنهادی با مبدل‌هایی که اخیراً ارائه شده، انجام گرفته است. نتایج مربوط به مبدل آزمایشگاهی در بخش ۶ مورد بحث و بررسی قرار می‌گیرد و روابط تحلیلی مبدل پیشنهادی را تأیید می‌کند و بخش آخر به نتیجه‌گیری اختصاص داده شده است.

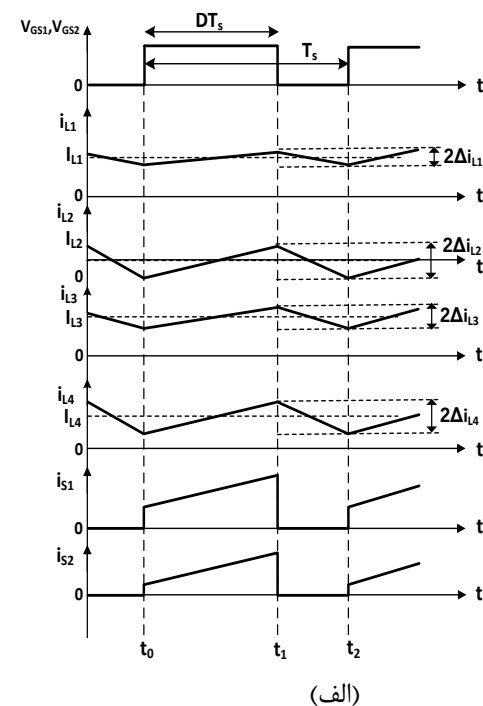
۲- پیکربندی و حالت‌های کاری مبدل پیشنهادی

ساختار مبدل پیشنهادی در شکل ۱ نشان داده شده است. باتوجه به شکل ۱، مبدل پیشنهادی از شش خازن، چهار سلف، دو سوئیچ قدرت و چهار دیود تشکیل شده است. برای تحلیل مدار، ابتدا فرض می‌شود که مبدل در مد جریان پیوسته (CCM) کار می‌کند. همچنین تمام اجزا مدار ایده‌آل در نظر گرفته شده و از تلفات آن‌ها صرف‌نظر شده است و در ضمن همه خازن‌ها به اندازه کافی بزرگ فرض شده‌اند و در نتیجه در حالت ماندگار ولتاژ آن‌ها ثابت می‌باشد. علاوه بر این رپل جریان سلف‌ها در محاسبه بهره مبدل ناچیز فرض می‌شود.

شکل موج‌های کاری مبدل پیشنهادی در حالت CCM در شکل ۲(الف) نشان داده شده است. براساس شکل ۲(الف) دو حالت کاری برای هر دوره تناوب کلیدزنی وجود دارد که در ادامه به آن‌ها پرداخته می‌شود. همچنین در حالت کاری ماندگار، از آنجایی که متوسط ولتاژ دو سر سلف‌های L_1 ، L_2 ، L_3 و L_4 برابر صفر است می‌توان روابط زیر را با توجه به ساختار مدار پیشنهادی بیان کرد:

$$V_{C1} = V_{in} + V_{C2} \quad (1)$$

$$V_{C4} = V_{in} + V_{C5} \quad (2)$$



(الف)

$$V_{Cr} = \frac{DV_{in}}{(1-D)} \quad (16)$$

$$V_{Cr} = \frac{(1+D)V_{in}}{(1-D)} \quad (17)$$

$$V_{Cr} = \frac{V_{in}}{(1-D)^2} \quad (18)$$

$$V_{C\delta} = \frac{(2D-D^2)V_{in}}{(1-D)^2} \quad (19)$$

$$V_{Cf} = V_{Cr} + V_{C\delta} \quad (20)$$

با جای‌گزینی (۱۸) و (۱۹) در (۲۰)، بهره مبدل پیشنهادی را در حالت CCM می‌توان به‌دست آورد:

$$M = \frac{V_O}{V_{in}} = \frac{V_{Cf}}{V_{in}} = \frac{(1+2D-D^2)}{(1-D)^2} \quad (21)$$

شکل ۲(ب) عمل‌کرد مبدل پیشنهادی را در حالت DCM1 نشان می‌دهد. در این حالت، در بازه زمانی $[t_3, t_5]$ مجموع جریان سلف L_1 و L_2 که برابر جریان دیود D_2 است و همچنین در بازه زمانی $[t_4, t_5]$ مجموع جریان سلف L_3 و L_4 که برابر جریان دیود D_4 است صفر شده و لذا این دیودها قبل از روشن‌شدن مجدد سویچ‌ها خاموش می‌شوند و در نتیجه حالت‌های کاری جدیدی به وجود می‌آید. امکان به‌وجود آمدن دو حالت DCM دیگر نیز در مبدل پیشنهادی وجود دارد به‌طوری‌که در یکی از این حالت‌ها (حالت DCM2) در هر سیکل کلیدزنی صرفاً مجموع جریان سلف L_1 و L_2 برابر صفر شده و در نتیجه دیود D_2 قبل از روشن‌شدن سویچ S_1 خاموش می‌شود درحالی‌که این وضعیت برای دیود D_4 تکرار نشده و این دیود تا زمان روشن‌شدن مجدد سویچ S_2 روشن باقی می‌ماند. در حالت آخر (حالت DCM3)، صرفاً مجموع جریان سلف L_3 و L_4 برابر صفر شده و در نتیجه دیود D_4 قبل از روشن‌شدن سویچ S_2 خاموش می‌شود درحالی‌که این وضعیت برای دیود D_2 اتفاق نیفتاده و این دیود تا زمان روشن‌شدن مجدد سویچ S_1 روشن باقی خواهد ماند. روابط تحلیلی و حالت‌های کاری مبدل پیشنهادی در DCM1، DCM2 و DCM3 در این بخش ارائه نمی‌شود. با این حال بهره مدار در حالت DCM1 در رابطه (۲۲) آورده شده‌است.

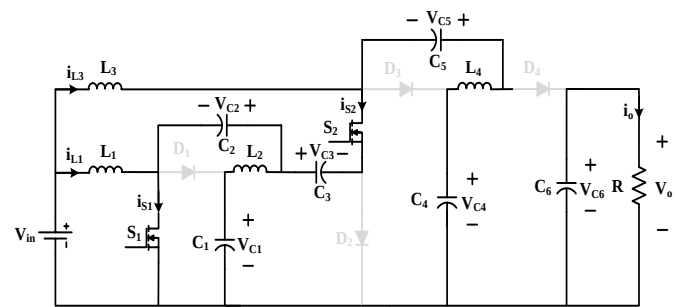
$$\frac{V_O}{V_{in}} = \left(1 + \frac{D\sqrt{D'}}{\sqrt{J}} \right) \left(1 + \frac{2D\sqrt{D\left(1+\frac{D}{D_1}\right)}}{\sqrt{J'}} \right) - \left(1 + \frac{D\sqrt{D'}}{\sqrt{J}} \right) \quad (22)$$

که در آن پارامترهای J ، J' ، D_1 و D' به‌صورت زیر تعریف می‌شوند:

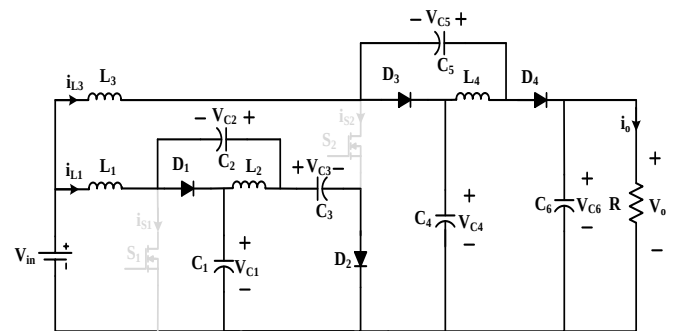
$$J = \frac{\Lambda L_{eq} f_s}{V_{dc}} \frac{V_O}{R}$$

$$J' = \frac{\Lambda L'_{eq} f_s}{V_{dc}} \frac{V_O}{R}$$

$$D_1 = \frac{\sqrt{J}}{\sqrt{D'}}$$



شکل ۳: مسیر عبور جریان در حالت اول



شکل ۴: مسیر عبور جریان در حالت دوم

۲-۲- حالت دوم $[t_1, t_2]$

در این حالت سویچ‌های S_1 و S_2 خاموش و دیودهای D_1 تا D_4 روشن هستند. شکل موج‌های جریان و مسیر عبور جریان در حالت دوم به ترتیب در شکل‌های ۲(الف) و شکل ۴ نشان داده شده‌است. در این حالت خازن C_1 از طریق V_{in} و سلف L_1 ، خازن C_2 از طریق سلف L_2 ، خازن C_3 از طریق V_{in} و سلف L_2 ، خازن C_4 از طریق V_{in} و سلف L_3 ، خازن C_5 از طریق سلف L_4 و خازن C_6 از طریق V_{in} و سلف L_4 شارژ می‌گردند.

براساس شکل ۴ و همچنین روابط (۱) و (۲)، ولتاژ سلف‌ها در حالت دوم را می‌توان به‌صورت زیر بیان کرد:

$$V_{L1} = V_{in} - V_{C1} = -V_{Cr} \quad (7)$$

$$V_{L2} = -V_{Cr} = V_{C1} - V_{C3} \quad (8)$$

$$V_{L3} = V_{in} - V_{C4} = -V_{C\delta} \quad (9)$$

$$V_{L4} = -V_{C\delta} = V_{C4} - V_{C6} \quad (10)$$

با استفاده از قانون ولت-ثانیه روی سلف‌ها روابط زیر را می‌توان نتیجه گرفت:

$$\langle V_{L1} \rangle = DV_{in} + (1-D)(V_{in} - V_{C1}) = 0 \quad (11)$$

$$\langle V_{L2} \rangle = D(V_{C1} - V_{Cr}) + (1-D)(-V_{Cr}) = 0 \quad (12)$$

$$\langle V_{L3} \rangle = D(V_{in} + V_{Cr} - V_{C4}) + (1-D)(V_{in} - V_{C4}) = 0 \quad (13)$$

$$\langle V_{L4} \rangle = D(-V_{Cr} + V_{C4} + V_{C6} - V_{C\delta}) + (1-D)(-V_{C\delta}) = 0 \quad (14)$$

بعد از ساده‌سازی روابط (۱۱)-(۱۴) ولتاژ خازن‌ها را می‌توان به‌صورت زیر به‌دست آورد:

$$V_{C1} = \frac{V_{in}}{(1-D)} \quad (15)$$

با استفاده از فرم انتگرالی معادله جریان سلف‌ها می‌توان ریپل جریان آن‌ها را به دست آورد:

$$\Delta i_{L1} = \frac{1}{2L_1} \int_0^{DT_s} V_{L1} dt = \frac{1}{2L_1} \frac{DV_{in}}{f_s} \quad (37)$$

$$\Delta i_{L2} = \frac{1}{2L_2} \int_0^{DT_s} V_{L2} dt = \frac{1}{2L_2} \frac{DV_{in}}{f_s} \quad (38)$$

$$\Delta i_{L3} = \frac{1}{2L_3} \int_0^{DT_s} V_{L3} dt = \frac{1}{2L_3} \frac{D(1-D)V_{in}}{D'f_s} \quad (39)$$

$$\Delta i_{L4} = \frac{1}{2L_4} \int_0^{DT_s} V_{L4} dt = \frac{1}{2L_4} \frac{D(1-D)V_{in}}{D'f_s} \quad (40)$$

برای کارکرد در حالت CCM باید رابطه $I_{L1} + I_{L2} > \Delta i_{L1} + \Delta i_{L2}$ و همچنین رابطه $I_{L3} + I_{L4} > \Delta i_{L3} + \Delta i_{L4}$ برقرار باشد که می‌توان آن را به صورت زیر بیان کرد:

$$K > K_{crit(D)} \quad (41)$$

$$K' > K'_{crit(D)} \quad (42)$$

و در آن‌ها پارامترهای K ، K' ، $K_{crit(D)}$ و $K'_{crit(D)}$ به صورت زیر تعریف می‌شوند:

$$K = \frac{f_s L_{eq}}{R}, \quad K_{crit(D)} = \frac{D'^2}{(1+2D-D^2)}$$

$$K' = \frac{f_s L'_{eq}}{R}, \quad K'_{crit(D)} = \frac{D(1-D)D'^2}{(1+2D-D^2)}$$

در روابط بالا $L_{eq} = L_1 || L_2$ و $L'_{eq} = L_3 || L_4$ می‌باشد. در صورتی که هر دو شرط (۴۱) و (۴۲) برقرار نباشد حالت DCM1 در مبدل اتفاق می‌افتد. همچنین در حالتی که تنها شرط (۴۲) برقرار باشد حالت DCM2 و در حالتی که تنها شرط (۴۱) برقرار باشد حالت DCM3 به وجود آید. شکل ۵ حالت‌های کاری مختلف مبدل پیشنهادی را به‌ازای مقادیر فرضی K و K' نشان می‌دهد.

بنابراین مقدار کمینه اندوکتانس سلف‌ها برای کار در حالت CCM به صورت زیر قابل محاسبه است:

$$L_{eq} > \frac{D'^2 R}{f_s (1+2D-D^2)} \quad (43)$$

$$L'_{eq} > \frac{D(1-D)D'^2 R}{f_s (1+2D-D^2)} \quad (44)$$

$$D' = \frac{\sqrt{J'}}{\sqrt{D\left(2 + \frac{D}{D'}\right)}}$$

در حالت DCM2 بهره مدار به صورت رابطه زیر قابل محاسبه است:

$$\frac{V_O}{V_{in}} = \frac{(1+D)}{D'} \left(2 + \frac{D\sqrt{D'}}{J} \right) - \left(1 + \frac{D\sqrt{D'}}{J} \right) \quad (23)$$

در رابطه D' به صورت زیر تعریف می‌شود:

$$D' = 1 - D$$

همچنین در حالت DCM3 بهره مدار به صورت زیر می‌باشد:

$$\frac{V_O}{V_{in}} = \frac{D}{D'} \left(1 + \frac{1}{D'} \right) + \frac{(1-D)\sqrt{D\left(2 + \frac{D}{D'}\right)}}{D'\sqrt{J'}} - \frac{1}{D'} \quad (24)$$

برای به دست آوردن مقادیر سلف‌ها در حالت جریان مرزی (BCM) جریان خازن‌ها را می‌توان به صورت زیر بیان کرد:

$$i_{C1} = \begin{cases} -I_{L2}, & 0 \leq t \leq DT_s \\ I_{L1} - I_{D2}, & DT_s \leq t \leq T_s \end{cases} \quad (25)$$

$$i_{C2} = \begin{cases} I_{L2} + I_{L3} + I_{L4}, & 0 \leq t \leq DT_s \\ I_{L2} - I_{D2}, & DT_s \leq t \leq T_s \end{cases} \quad (26)$$

$$i_{C3} = \begin{cases} -I_{L3} - I_{L4}, & 0 \leq t \leq DT_s \\ I_{D2}, & DT_s \leq t \leq T_s \end{cases} \quad (27)$$

$$i_{C4} = \begin{cases} -I_{L4}, & 0 \leq t \leq DT_s \\ I_{L4} - I_{D4}, & DT_s \leq t \leq T_s \end{cases} \quad (28)$$

$$(29)$$

$$i_{C5} = \begin{cases} I_{L4}, & 0 \leq t \leq DT_s \\ I_{L3} - I_{D4}, & DT_s \leq t \leq T_s \end{cases}$$

$$i_{C6} = \begin{cases} -\frac{V_O}{R}, & 0 \leq t \leq DT_s \\ I_{D4} - \frac{V_O}{R}, & DT_s \leq t \leq T_s \end{cases} \quad (30)$$

با استفاده از اصل تعادل جریان-ثانیه خازن‌ها روابط زیر حاصل می‌شود:

$$I_{D4} = \frac{V_O}{RD} \quad (31)$$

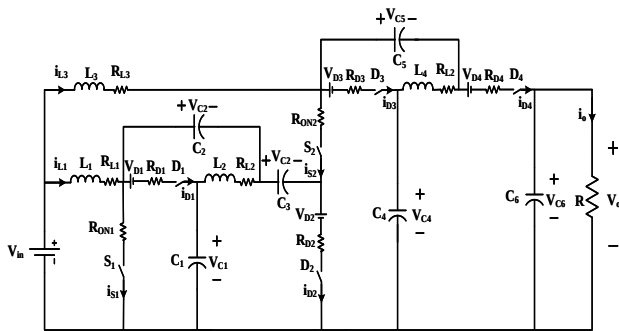
$$I_{D2} = \frac{2DV_O}{D'^2 R} \quad (32)$$

$$I_{L1} = \frac{2DV_O}{D'^2 R} \quad (33)$$

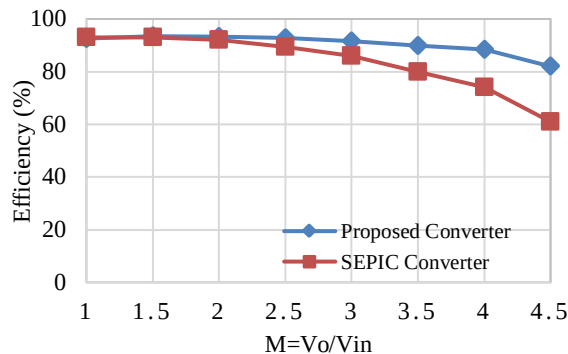
$$I_{L2} = 0 \quad (34)$$

$$I_{L3} = \frac{(1+D)V_O}{D'R} \quad (35)$$

$$I_{L4} = \frac{V_O}{R} \quad (36)$$



شکل ۶: مدار معادل مبدل پیشنهادی با در نظر گرفتن تلفات هدایت



شکل ۷: بازده مبدل پیشنهادی و مبدل SEPIC با در نظر گرفتن تلفات در بهره‌های ولتاژ مختلف

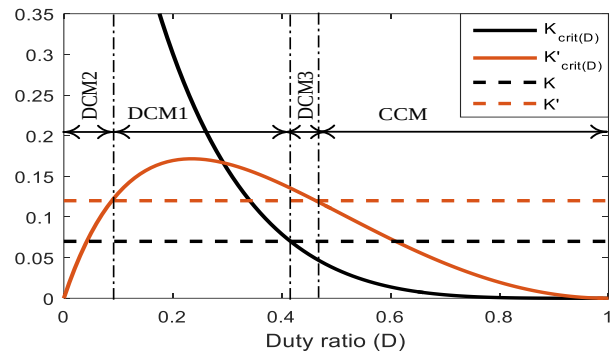
$$R'_{ON1} = R_{ON1} \left(\frac{4D^2}{D'^4} + \frac{4D}{D'^3} \right), \quad R'_{ON2} = R_{ON2} \left(\frac{4D}{D'^3} \right)$$

$$R'_{D1} = R_{D1} \left(\frac{4D^2}{D'^3} \right), \quad R'_{D2} = R_{D2} \left(\frac{1}{D'} \right)$$

تغییرات بهره مبدل پیشنهادی در ولتاژهای ورودی متفاوت با در نظر گرفتن تلفات مبدل پیشنهادی در شکل ۸ نشان داده شده است. همان‌طور که در این شکل مشخص است در ولتاژهای ورودی بسیار پایین، بهره مبدل بیشتر تحت تاثیر تلفات مبدل پیشنهادی می‌باشد. بازده سیستم پیشنهادی را نیز می‌توان از رابطه (۵۳) و با در نظر گرفتن $I_{in} = I_{L1} + I_{L3}$ محاسبه کرد:

$$\eta = \frac{V_o}{V_{in}} \frac{I_o}{I_{in}} = \frac{V_o}{V_{in}} \frac{D'^2}{4D + DD' + D'} \quad (54)$$

بر اساس رابطه (۵۳) و (۵۴) می‌توان نتیجه گرفت که اگر ولتاژ ورودی در مقایسه با جمع افت ولتاژ هدایت دیودها بسیار بیشتر باشد و همچنین مقاومت بار (R) از مجموع مقاومت نیمه‌هادی‌ها و سلف‌ها بسیار بزرگ‌تر باشد بازده سیستم پیشنهادی بیش‌تر خواهد بود. شکل ۷ مقایسه ای بین بازده مبدل پیشنهادی و مبدل SEPIC را در بهره‌های ولتاژ مختلف نشان می‌دهد. بهره و بازده مبدل پیشنهادی از رابطه (۵۳) و (۵۴) محاسبه شده و به صورت مشابه روابطی برای بهره و بازده مبدل SEPIC نیز به دست آمده است. با آن‌که در بهره ولتاژ یکسان، استرس ولتاژ سوییچ‌های مبدل پیشنهادی از استرس ولتاژ سوییچ‌های مبدل SEPIC پایین‌تر و در نتیجه مقاومت R_{ON} آن‌ها نیز کمتر است، در شکل ۷ برای سادگی مقاومت R_{ON} سوییچ‌ها در هر دو مبدل برابر در نظر گرفته



شکل ۵: حالت‌های کاری مختلف مبدل پیشنهادی به ازای مقادیر

فرضی K و K'

همچنین بر اساس روابط (۱۵) تا (۲۰) می‌توان استرس ولتاژ سوییچ‌های قدرت و دیودها را به دست آورد. (۴۵)

$$V_{S1} = V_{C1} = \frac{V_{in}}{D'} \quad (46)$$

$$V_{S2} = V_{C2} = \frac{V_{in}}{D'^2} \quad (47)$$

$$V_{D1} = V_{C1} = \frac{V_{in}}{D'} \quad (48)$$

$$V_{D2} = V_{C2} - V_{C1} = \frac{V_{in}}{D'} \quad (49)$$

$$V_{D3} = V_{C3} + V_{C2} - V_{C1} = \frac{V_{in}}{D'} + \frac{V_{in}}{D'^2} \quad (50)$$

$$V_{D4} = V_{C4} - V_{C3} + V_{C2} - V_{C1} = \frac{V_{in}}{D'} + \frac{V_{in}}{D'^2} \quad (51)$$

همچنین استرس جریان سوییچ‌ها به صورت زیر می‌باشد:

$$i_{S1peak} = i_{L1peak} + i_{L2peak} + i_{L3peak} + i_{L4peak} \quad (52)$$

$$= I_{L1} + \Delta i_{L1} + I_{L2} + \Delta i_{L2} + I_{L3} + \Delta i_{L3} + I_{L4} + \Delta i_{L4}$$

$$i_{S2peak} = i_{L3peak} + i_{L4peak} = I_{L3} + \Delta i_{L3} + I_{L4} + \Delta i_{L4} \quad (53)$$

۳- تجزیه و تحلیل تلفات مبدل پیشنهادی

بخش عمده تلفات در مبدل پیشنهادی، مربوط به تلفات سوییچ‌ها و دیودها و سلف‌ها می‌باشد. برای ساده‌سازی مقاومت ESR خازن‌ها نادیده گرفته می‌شود. مدار معادل مبدل پیشنهادی با در نظر گرفتن تلفات هدایت نیمه‌هادی‌ها و سلف‌ها در شکل ۶ نشان داده شده است. تحلیل تلفات مبدل پیشنهادی با استفاده از روش تقریب ریپل کوچک انجام می‌گیرد. بنابراین مقدار خازن‌ها و سلف‌ها به اندازه کافی بزرگ می‌باشد تا ولتاژ خازن‌ها و جریان سلف‌ها تقریباً ثابت فرض شود.

با استفاده از تعادل ولت-ثانیه برای ولتاژ سلف‌ها و تعادل آمپر-ثانیه برای جریان خازن‌ها می‌توان مقدار بهره ولتاژ مبدل پیشنهادی در این حالت را با استفاده از رابطه (۵۳) به دست آورد. در این رابطه، پارامترها به صورت زیر تعریف می‌شوند:

$$R'_{L1} = R_{L1} \left(\frac{4D^2}{D'^4} \right), \quad R'_{L2} = R_{L2} \left(\frac{(D+1)^2}{D'^2} \right)$$

۴- ملاحظات طراحی مبدل پیشنهادی

در این بخش روابط اصلی در طراحی مبدل پیشنهادی در حالت کاری CCM با در نظر گرفتن یک مثال با مشخصات زیر آورده شده است:

توان خروجی: $P_o = 150 \text{ W}$

ولتاژ ورودی: $V_{in} = 20 \text{ V}$

ولتاژ خروجی: $V_o = 80 \text{ V}$

فرکانس کلیدزنی: $f_s = 20 \text{ kHz}$

با در نظر گرفتن بهره مبدل در (۲۱)، مقدار دوره کاری سویچها برابر 0.367 محاسبه می شود.

۴-۱- محاسبه ولتاژ سویچها و دیودهای قدرت

ولتاژ دو سر سویچ S_1 و ولتاژ دو سر دیود D_1 برابر ولتاژ خازن C_1 می باشد که مطابق (۴۵) برابر $31/59$ ولت است. همچنین ولتاژ سویچ S_2 برابر ولتاژ خازن C_4 است و باتوجه به (۴۶) برابر $49/9$ ولت می شود. همان طور که مشاهده می شود همواره ولتاژ دو سر سویچها در مبدل پیشنهادی از ولتاژ خروجی مبدل کمتر است که این موضوع یکی از مزایای این مبدل می باشد. ولتاژ دیود D_2 مطابق (۴۸) برابر اختلاف ولتاژ خازن C_3 و C_2 است که از رابطه زیر حاصل می شود:

$$V_{D2} = V_{C2} - V_{C2} = \frac{V_{in}}{(1-D)} = \frac{20}{1-0.367} = 31/59 \text{ V}$$

با این وجود به علت عدم ایده آل بودن مدار و وجود جریان بازگشت معکوس دیود و همچنین خازن ها و سلفهای پارازیتی مدار، ولتاژ دیود D_2 می تواند تا 40 ولت نیز افزایش پیدا کند. مقدار ولتاژ دیودهای D_3 و D_4 باتوجه به (۴۹) و (۵۰) برابر $81/49$ ولت خواهند بود که به علتی مشابه با آن چه در بالا بیان شد مقدار ولتاژ آنها در عمل کمی بیشتر از این مقادیر خواهد بود که این موضوع در انتخاب المانهای مدار در نظر گرفته می شود.

۴-۲- محاسبه سلفهای L_1 تا L_4

برای طراحی مقدار سلفهای مدار، جریان ریل سلفها حدود 30 درصد مقدار جریان متوسط آنها در نظر گرفته می شود. باتوجه به روابط (۳۳) تا (۳۶)، مقدار جریان متوسط سلفهای مدار به ترتیب برابر $3/43$ ، $4/05$ و $1/87$ آمپر می باشند. بنابراین مقدار سلفها باتوجه به (۳۷) تا (۴۰) به صورت زیر محاسبه می شود. در مورد سلف L_2 باتوجه به این که مقدار متوسط جریان سلف برابر صفر است مقدار ریل جریان مقدار $0/3$ آمپر در نظر گرفته شده است.

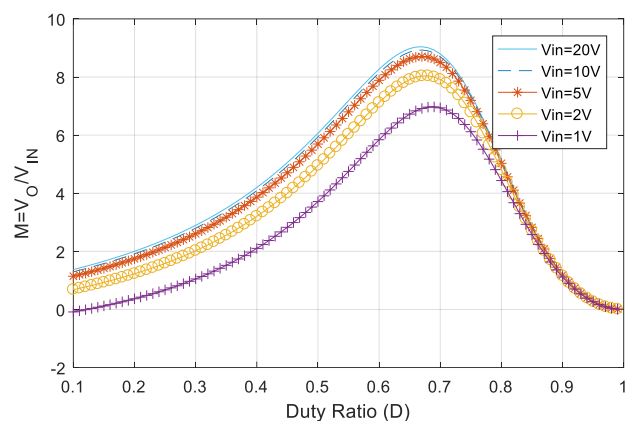
$$L_1 = \frac{DV_{in}}{2\Delta i_{L1} f_s} = \frac{0.367 \times 20}{2 \times 1 \times 20000} = 183 \mu\text{H}$$

$$L_2 = \frac{DV_{in}}{2\Delta i_{L2} f_s} = \frac{0.367 \times 20}{2 \times 0.3 \times 20000} = 61 \mu\text{H}$$

$$L_3 = \frac{D(2-D)V_{in}}{2\Delta i_{L3}(1-D) f_s} = \frac{0.367 \times 1/633 \times 20}{2 \times 1/2 \times 0.633 \times 20000} = 394 \mu\text{H}$$

شده است. همان طور که مشاهده می شود در بهره های بالا مبدل پیشنهادی نسبت به مبدل SEPIC بازده به مراتب بالاتری دارد. همچنین امکان دستیابی به بهره های بیش از $4/5$ در مبدل SEPIC به دلیل نیاز به دوره کاری بالای سویچها و در نتیجه تلفات هدایت بسیار بالا وجود ندارد در حالی که در مبدل پیشنهادی امکان دستیابی به بهره های بالاتر امکان پذیر است.

$$M(D) = \frac{\left(\frac{1+2D-D^2}{D^2} \right) - \frac{2D}{D^2} \frac{V_{D2}}{V_{in}} - \frac{V_{D2}}{V_{in}} - \frac{V_{D2}}{V_{in}}}{1 + \frac{R_{L1}}{R} + \frac{R_{L2}}{R} + \frac{R_{L3}}{R} + \frac{R_{ON1}}{R} + \frac{R_{ON2}}{R} + \frac{R_{D2}}{R} + \frac{R_{D3}}{R} + \frac{R_{D4}}{R}} \quad (53)$$



شکل ۸: مقایسه بهره مبدل پیشنهادی در ولتاژهای ورودی مختلف

در رابطه (۵۴) از تلفات کلیدزنی سویچها صرف نظر شده است. می توان تلفات کلیدزنی سویچ S_1 و S_2 مدار را که برابر مجموع تلفات روشن و خاموش شدن است با فرض خطی بودن خازن های خروجی مسافتها به صورت زیر بیان کرد [۲۲]:

$$P_{sw1} = f_s C_{o1} V_{DS1}^2 = f_s C_{o1} \left(\frac{V_{in}}{1-D} \right)^2 \quad (55)$$

$$P_{sw2} = f_s C_{o2} V_{DS2}^2 = f_s C_{o2} \frac{V_{in}^2}{(1-D)^2} \quad (56)$$

که در آن C_{o1} و C_{o2} به ترتیب خازن خروجی مسافت های S_1 و S_2 و V_{DS1} و V_{DS2} به ترتیب ولتاژ درین سورس آنها می باشد. باتوجه به روابط (۵۵) و (۵۶) و مقایسه آنها با تلفات کلیدزنی در مبدل SEPIC به وضوح مشخص است که تلفات کلیدزنی مبدل پیشنهادی نسبت به مبدل SEPIC به مراتب کمتر است زیرا در بهره ولتاژ (M) یکسان مبدل SEPIC به دوره کاری سویچ بسیار بالاتری نیاز دارد و همچنین ولتاژ درین سورس مسافت در مبدل SEPIC از جمع ولتاژهای درین سورس دو مسافت مبدل پیشنهادی در بهره ولتاژ (M) یکسان به مراتب بیشتر است.

با استفاده از روابط حاکم بر مبدل در حالت کاری اول، ماتریس A_1 ، B_1 ، C_1 و E_1 به دست می‌آید.

در حالت کاری دوم معادله حالت سیستم به صورت زیر می‌باشد:

$$\dot{x}(t) = A_2 x(t) + B_2 u(t) \quad (62)$$

$$y(t) = C_2 x(t) + E_2 u(t) \quad (63)$$

در این حالت نیز با استفاده از روابط حاکم بر مبدل، ماتریس A_2 ، B_2 ، C_2 و E_2 به دست می‌آید.

با استفاده از روش متوسط‌گیری فضای حالت می‌توان معادلات سیگنال کوچک مبدل پیشنهادی را با استفاده از روابط زیر به دست آورد:

$$\dot{\hat{x}}(t) = A\hat{x}(t) + B\hat{u}(t) + [(A_1 - A)x + (B_1 - B)u]\hat{d}(t) \quad (64)$$

$$\hat{y}(t) = C\hat{x}(t) + E\hat{u}(t) + [(C_1 - C)x + (E_1 - E)u]\hat{d}(t) \quad (65)$$

در روابط بالا X و U به ترتیب مقدار متغیرهای حالت و بردار ورودی در نقطه کار مبدل پیشنهادی می‌باشد که باتوجه به پارامترهای مبدل پیشنهادی در جدول ۲ و همچنین روابط بخش ۲ قابل محاسبه است. همچنین ماتریس‌های A ، B و C و E به صورت زیر تعریف می‌شوند:

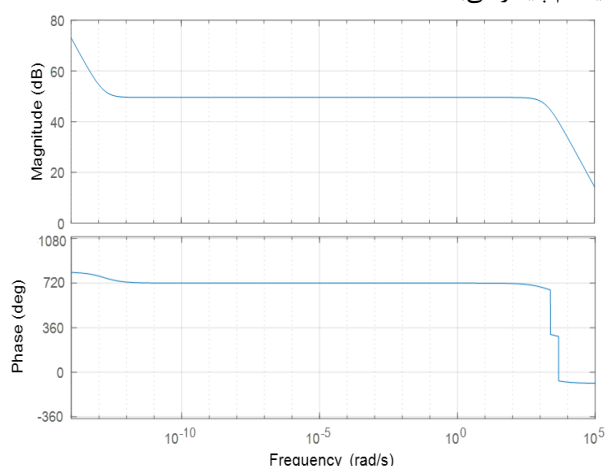
$$A = DA_1 + D'A_2 \quad (66)$$

$$B = DB_1 + D'B_2 \quad (67)$$

$$C = DC_1 + D'C_2 \quad (68)$$

$$E = DE_1 + D'E_2 \quad (69)$$

باتوجه به بالا بودن ابعاد ماتریس‌ها، برای انجام محاسبات فوق از نرم افزار MATLAB استفاده شده است و باتوجه به مدل سیگنال کوچک مبدل پیشنهادی، نمودار بود (Bode) آن به دست آمده که در شکل ۹ نشان داده شده است. باتوجه به نمودار بود مبدل پیشنهادی مشخص است که حاشیه فاز (phase margin) سیستم مثبت بوده و همچنین حاشیه دامنه (gain margin) نیز مقدار بی‌نهایت می‌باشد و بر این اساس سیستم پایدار می‌باشد.



شکل ۹: نمودار بود $\hat{v}_{C6}(s)/\hat{d}(s)$ مبدل پیشنهادی

$$L_f = \frac{D(1-D)V_{in}}{2\Delta i_{L_f}(1-D)f_s} = \frac{0.367 \times 1 / 633 \times 20}{2 \times 0.06 \times 0.633 \times 20000} = 788 \mu H$$

۳-۴ محاسبه خازن‌های C_1 تا C_6

با استفاده از فرم انتگرالی معادله ولتاژ خازن‌ها و همچنین استفاده از روابط (۲۵) تا (۳۰) و (۳۱) تا (۳۶) می‌توان ریپل ولتاژ آن‌ها و در نتیجه مقدار ظرفیت خازن مناسب را با استفاده از روابط زیر به دست آورد. در مورد خازن C_1 از آنجایی که مقدار متوسط جریان عبوری از آن چه در زمان شارژ شدن و چه در زمان دشارژ شدن صفر است لذا می‌توان از یک خازن با ظرفیت پایین استفاده نمود که در این جا مقدار $10 \mu F$ انتخاب گردیده است.

$$\Delta v_{C2} = \frac{1}{2C_2} \int_0^{DT_s} i_{C2} dt \rightarrow C_2 = \frac{1}{2f_s \Delta v_{C2}} \left(\frac{rD}{D'} \right) \frac{V_O}{R}$$

$$\Delta v_{C3} = \frac{1}{2C_3} \int_0^{DT_s} i_{C3} dt \rightarrow C_3 = \frac{1}{2f_s \Delta v_{C3}} \left(\frac{rD}{D'} \right) \frac{V_O}{R}$$

$$\Delta v_{C4} = \frac{1}{2C_4} \int_0^{DT_s} i_{C4} dt \rightarrow C_4 = \frac{1}{2f_s \Delta v_{C4}} \frac{DV_O}{R}$$

$$\Delta v_{C5} = \frac{1}{2C_5} \int_0^{DT_s} i_{C5} dt \rightarrow C_5 = \frac{1}{2f_s \Delta v_{C5}} \frac{DV_O}{R}$$

$$\Delta v_{C6} = \frac{1}{2C_6} \int_0^{DT_s} i_{C6} dt \rightarrow C_6 = \frac{1}{2f_s \Delta v_{C6}} \frac{DV_O}{R}$$

برای طراحی مقدار ظرفیت خازن‌های مدار، ولتاژ ریپل کلی آن‌ها $(2\Delta v_C)$ ، ۱۰ درصد مقدار ولتاژ متوسط آن‌ها در نظر گرفته می‌شود. بنابراین باتوجه به روابط بالا، مقدار خازن‌های C_2 تا C_6 به ترتیب برابر $94 \mu F$ ، $25 \mu F$ ، $8 \mu F$ ، $12 \mu F$ و $4/3 \mu F$ تعیین می‌گردند.

۴-۴ مدل سازی دینامیکی مبدل پیشنهادی

برای انجام مدل سازی دینامیکی از روش متوسط‌گیری فضای حالت استفاده می‌شود [۲۳] و با استفاده از آن مدل سیگنال کوچک و نمودار Bode سیستم به دست می‌آید. برای این منظور معادلات حالت سیستم در دو حالت کاری اول و دوم در مد کاری CCM ارائه شده است. متغیرهای حالت سیستم، ولتاژ خازن‌ها و جریان سلف‌های مبدل پیشنهادی و خروجی سیستم نیز ولتاژ خازن C_6 در نظر گرفته می‌شوند.

$$x(t) = [i_{L1} \ i_{L2} \ i_{L3} \ i_{L4} \ v_{C1} \ v_{C2} \ v_{C3} \ v_{C4} \ v_{C5} \ v_{C6}]^T \quad (57)$$

$$y(t) = v_{C6} \quad (58)$$

در حالت کاری اول معادله حالت سیستم به صورت زیر خواهد بود:

$$\dot{x}(t) = A_1 x(t) + B_1 u(t) \quad (59)$$

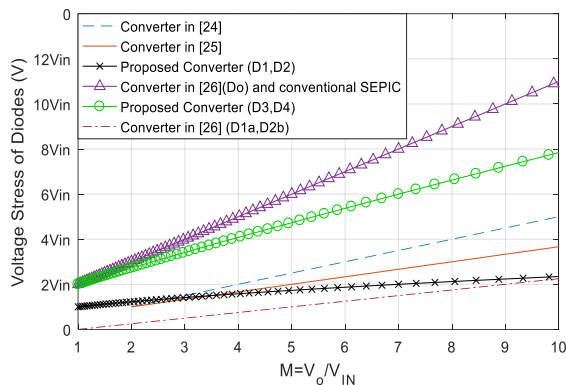
$$y(t) = C_1 x(t) + E_1 u(t) \quad (60)$$

$u(t)$ بردار ورودی مبدل پیشنهادی است که در این جا به صورت زیر

در نظر گرفته می‌شود:

$$u(t) = V_{in} \quad (61)$$

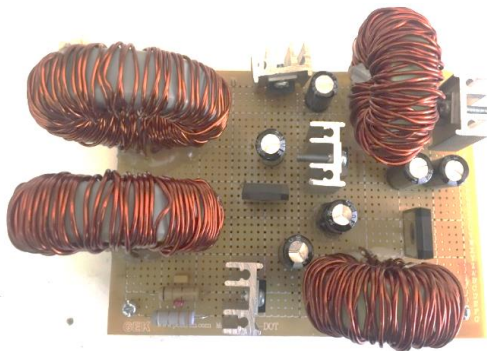
شکل ۱۱: مقایسه استرس ولتاژ سوئیچ مبدل پیشنهادی با سایر مبدل‌ها



شکل ۱۲: مقایسه استرس ولتاژ دیود مبدل پیشنهادی با سایر مبدل‌ها

۶- نتایج آزمایشگاهی

به منظور تأیید صحت عمل کرد مبدل پیشنهادی، یک نمونه آزمایشگاهی با ولتاژ ورودی ۲۰ ولت و ولتاژ خروجی ۸۰ ولت و بیشینه توان خروجی ۱۵۰ وات ساخته شده و مورد آزمایش قرار گرفته است. نمونه آزمایشگاهی پیاده‌سازی شده در شکل ۱۳ نشان داده شده است. پارامترهای مبدل ساخته شده در جدول ۲ نشان داده شده است. مدار کنترل متشکل از یک کنترل کننده PWM (SG3524) و دو اپتوکوپلر TLP250 است که ساختار آن در شکل ۱۴ نشان داده شده است. شکل ۱۵ حالت‌های کاری مختلف مبدل پیشنهادی را به‌ازای مقادیر K و K' نمونه آزمایشگاهی نشان می‌دهد.

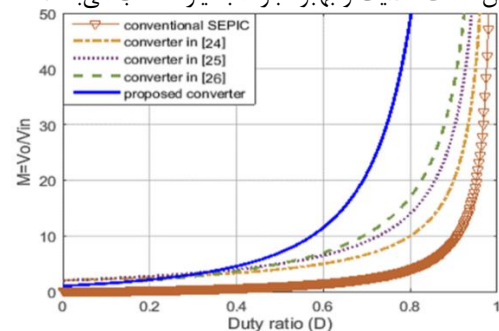


شکل ۱۳: نمونه آزمایشگاهی مبدل پیشنهادی

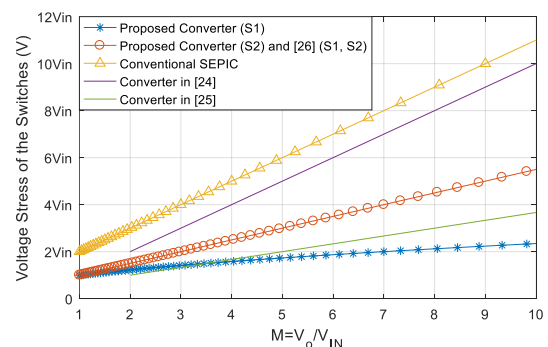
۵- مقایسه و ارزیابی عمل کرد مبدل پیشنهادی

باتوجه به این که مبدل پیشنهادی از سلف تزویج برای افزایش بهره استفاده نمی‌کند، از این رو در این مقاله مقایسه‌ای بین مبدل پیشنهادی با سایر مبدل‌های جدید افزایش دهنده بدون سلف تزویج صورت گرفته است. مقایسه بین تعداد المان‌ها، بهره ولتاژ و استرس ولتاژ سوئیچ‌ها و دیودها در جدول ۱ ارائه شده است. بر این اساس و برای درک بهتر، بهره ولتاژ و استرس ولتاژ نیمه‌های در مبدل‌های مختلف در شکل‌های ۱۰ تا ۱۲ با یکدیگر مقایسه شده است.

باتوجه به شکل ۱۰، بهره ولتاژ مبدل پیشنهادی در دوره کاری یکسان در مقایسه با سایر مبدل‌ها بالاتر است که این موضوع باعث کاهش ریپل جریان سلف‌ها، کاهش تلفات هدایت و همچنین کاهش استرس ولتاژ دو سر سوئیچ‌های نیمه‌های می‌شود. مقایسه استرس ولتاژ سوئیچ‌های مبدل پیشنهادی با دیگر مبدل‌ها در بهره ولتاژ یکسان در شکل ۱۱ آورده شده است. همان‌طور که در این شکل مشخص است در بهره ولتاژ یکسان، استرس ولتاژ روی سوئیچ‌های مبدل پیشنهادی از سایر مبدل‌ها پایین‌تر می‌باشد و در نتیجه امکان استفاده از مسافت‌های با ولتاژ پایین‌تر و با R_{ON} کمتر فراهم می‌گردد که این موضوع تلفات هدایت را در مبدل پیشنهادی کاهش می‌دهد. مقایسه استرس ولتاژ دیودها در مبدل‌های مختلف در شکل ۱۲ ارائه شده است؛ همان‌طور که واضح است مجموع استرس ولتاژ دیودهای مبدل پیشنهادی به جز یک مورد، از مجموع استرس ولتاژ دیودهای مبدل‌های دیگر پایین‌تر می‌باشد. این موضوع باعث می‌شود که سایز المان‌های نیمه هادی مورد استفاده برای مبدل پیشنهادی در مقایسه با سایر مبدل‌ها در یک توان برابر کوچک‌تر انتخاب شود و در نتیجه استفاده از مبدل پیشنهادی در کاربردهای با توان و بهره ولتاژ بالا به دلیل نیاز به المان‌های با ولتاژ پایین تر، کاهش تلفات هدایت و بهبود بازده بسیار مناسب می‌باشد.



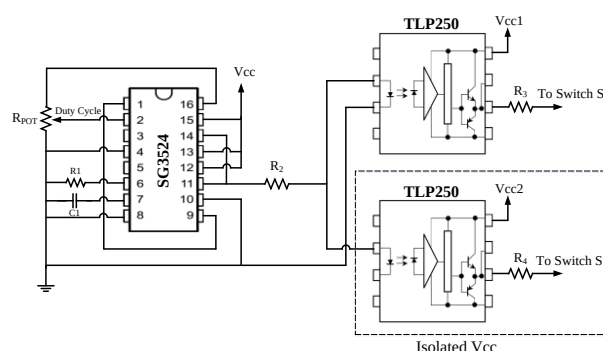
شکل ۱۰: مقایسه بهره مبدل پیشنهادی با سایر مبدل‌ها



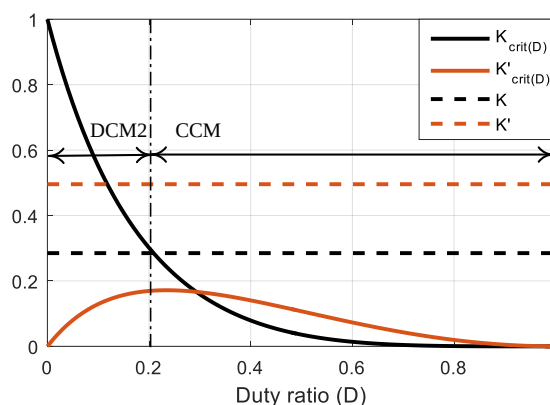
جدول ۱: مقایسه بین مبدل پیشنهادی و سایر مبدل‌ها

مرجع	اجزا مبدل				بهره	استرس ولتاژ (ها) سوییچ (ها)	استرس ولتاژ دیود (ها)
	سوییچ	دیود	خازن	سلف			
مبدل پیشنهادی	۲	۴	۶	۴	$\frac{1+2D-D^2}{(1-D)^2}$	$S1 = \frac{V_{in}}{1-D}$ $S2 = \frac{V_{in}}{(1-D)^2}$	$D_{1,2} = \frac{V_{in}}{1-D}$ $D_{3,4} = \frac{V_{in}}{1-D} + \frac{V_{in}}{(1-D)^2}$
مبدل SEPIC	۱	۱	۲	۲	$\frac{D}{1-D}$	$\frac{1}{1-D} V_{in}$	$\frac{1}{1-D} V_{in}$
مبدل [۲۴]	۲	۴	۳	۲	$\frac{2}{1-D}$	$\frac{2}{1-D} V_{in}$	$\frac{1}{1-D} V_{in}$
مبدل [۲۵]	۱	۴	۵	۲	$\frac{2+D}{1-D}$	$\frac{1}{1-D} V_{in}$	$\frac{1}{1-D} V_{in}$
مبدل [۲۶]	۲	۷	۱	۴	$\frac{1+3D}{1-D}$	$\frac{1+D}{1-D} V_{in}$	$D_{1a}-D_{2b} = \frac{D}{1-D} V_{in}$ $D_o = \frac{2(1+D)}{1-D} V_{in}$

ولتاژ سوییچ‌ها تقریباً به ترتیب برابر ۳۲ ولت و ۵۰ ولت می‌باشد. شکل‌های ۱۶(د) و ۱۶(ه)، به ترتیب شکل موج ولتاژ و جریان دیودهای D_4 و D_2 را نشان می‌دهد. ولتاژ معکوس دیودها، به ترتیب برابر ۳۲ و ۸۴ ولت می‌باشد. شکل ۱۶(و) ولتاژ دوسر خازن C_1 و عکس ولتاژ دو سر خازن C_5 را نشان می‌دهد که طبق روابط (۱۵) و (۱۹) برابر ۳۲ و ۳۰- ولت است. ولتاژ خازن C_6 برابر ولتاژ خروجی مبدل می‌باشد که برابر ۸۰ ولت است. باتوجه به بهره ۴ برابری نمونه آزمایشگاهی مبدل پیشنهادی، دوره کاری سوییچ با دوره ۰/۳۸ به دست آمده از رابطه (۲۱) مطابقت دارد. تفاوت کوچک بین ولتاژ خروجی و ولتاژ به دست آمده از رابطه (۲۱) به دلیل تلفات موجود در المان‌های نمونه آزمایشگاهی است که در محاسبه رابطه (۲۱) از آن‌ها صرف نظر شد.



شکل ۱۴: ساختار مدار کنترل سوییچ‌های قدرت



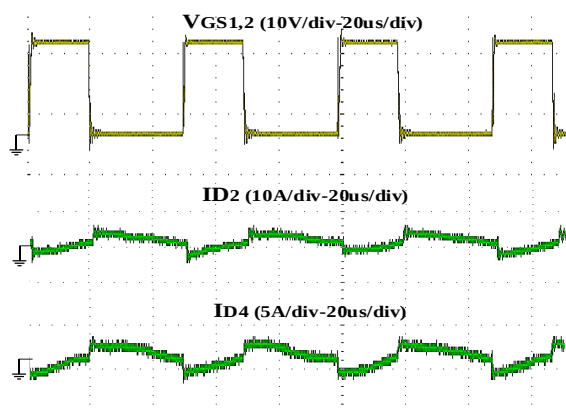
شکل ۱۵: حالت‌های کاری مختلف مبدل پیشنهادی باتوجه به مقادیر K و K' نمونه آزمایشگاهی

جدول ۲: پارامترهای مبدل آزمایشگاهی

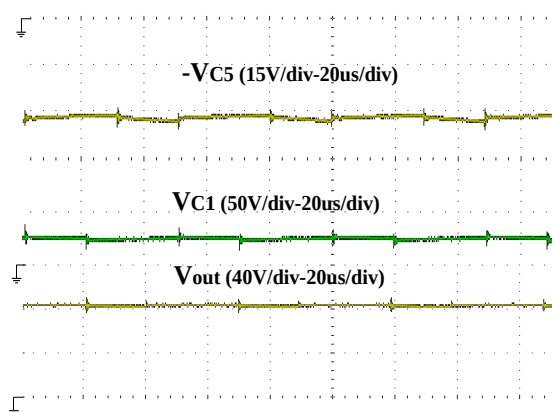
مقدار	متغیر
۲۰ ولت	ولتاژ ورودی
۸۰ ولت	ولتاژ خروجی
۷۸۰، ۴۰۰، ۶۴۰، ۲۰۰ میکروهنری	سلف L_4, L_3, L_2, L_1
۱۰ میکرو فاراد	خازن C_6 و C_1
۱۰۰ میکرو فاراد	خازن C_2
۴۷ میکرو فاراد	خازن C_3
۲۲ میکرو فاراد	خازن C_5 و C_4
۲۰ کیلوهرتز	فرکانس کلید زنی
MBR20150PT (150V/15ns) 30CPQ100 (100V/10ns)	دیود D_1-D_4
IRFZ44N (55V, $R_{DS(ON)}=17.5m\Omega$) IRF540N (100V, $R_{DS(ON)}=44m\Omega$)	سوییچ S_1-S_2
۱۵۰ وات	توان بار

شکل ۱۶ شکل موج‌های نمونه آزمایشگاهی مبدل پیشنهادی در حالت ماندگار را نشان می‌دهد. شکل ۱۶ (الف) جریان سلف‌های L_3 و L_1 را نشان می‌دهد. مقدار متوسط جریان سلف‌ها با مقادیر محاسبه شده در بخش ۴-۲ اندکی تفاوت دارد. علت این موضوع این است که در محاسبه جریان سلف‌های مبدل پیشنهادی در بخش ۴-۲، برای سادگی مبدل بدون تلفات فرض شد.

شکل ۱۶(ب) و شکل ۱۶(ج) به ترتیب شکل موج‌های ولتاژ و جریان سوییچ‌های S_1 و S_2 را نشان می‌دهد که طبق معادله (۴۵) و (۴۶) استرس



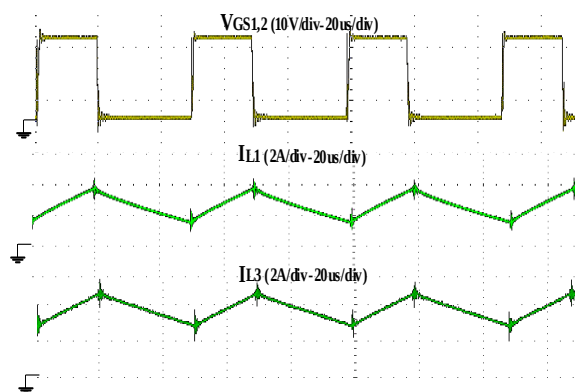
(ه)



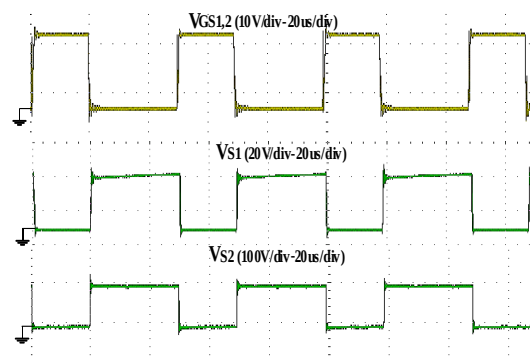
(و)

شکل ۱۶: نتایج آزمایشگاهی مبدل پیشنهادی

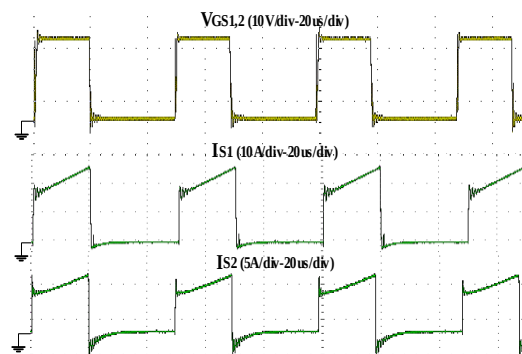
مقایسه بهره مبدل در حالت‌های تجزیه و تحلیل تئوری، شبیه‌سازی و اندازه‌گیری تجربی در شکل ۱۷ انجام گرفته‌است. همان‌طور که مشخص است نتایج تجزیه و تحلیل تئوری با نتایج اندازه‌گیری شده به صورت تجربی مطابقت دارد. در نمونه آزمایشگاهی حداکثر دوره کاری تا مقدار 0.6 افزایش داده شده‌است زیرا برای مقادیر بیش از این مقدار، ولتاژ دو سر بعضی از نیمه‌هادی‌های مدار آزمایشگاهی از مقادیر نامی آن‌ها فراتر می‌رفت و باعث سوختن آن‌ها می‌شد. همچنین بازده نمونه آزمایشگاهی مبدل پیشنهادی در محدوده وسیعی از توان خروجی در شکل ۱۸ نشان داده شده‌است. همان‌طور که در این شکل مشخص است مبدل پیشنهادی در بهره ولتاژ بالا و شرایط مختلف بار، عمل کرد مناسبی را با بازدهی بالا ارائه می‌کند. در تمام این محدوده توان با توجه به مقادیر K و K' و شکل ۱۵ مبدل پیشنهادی در حالت CCM کار می‌کند.



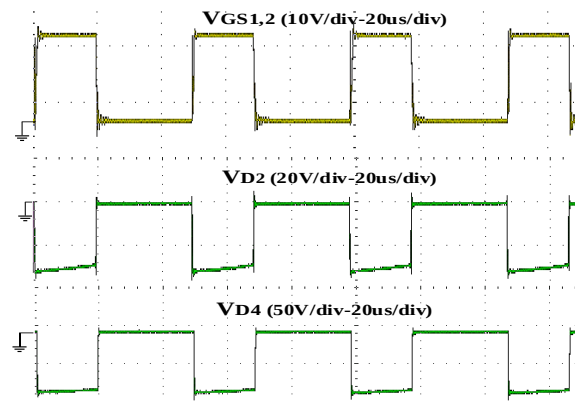
(الف)



(ب)

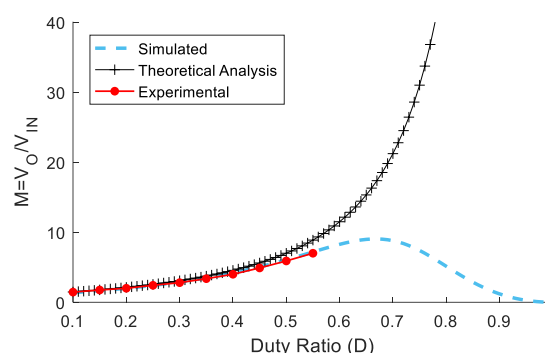


(ج)

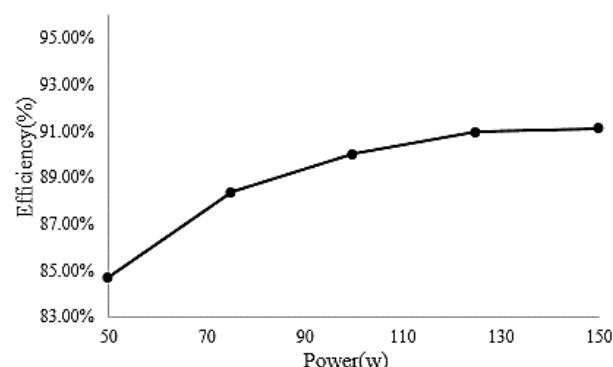


(د)

- filter selection approach," *IET Renew. Power Gener.*, vol. 11, no. 11, pp. 1440–1445, Sep. 2017.
- [2] H.-u. Oh and T. Park, "Experimental feasibility study of concentrating photovoltaic power system for cubesat applications," *IEEE Transactions on Aerospace and Electronic Systems*, vol. 51, no. 3, pp. 1942–1949, Jul. 2015.
- [3] M. Khaled, H. Ali, M. Abd-El Sattar, and A. A. Elbaset, "Implementation of a modified perturb and observe maximum power point tracking algorithm for photovoltaic system using an embedded microcontroller," *IET Renew. Power Gener.*, vol. 10, no. 4, pp. 551–560, Apr. 2016.
- [4] J. Yang, D. Yu, H. Cheng, X. Zan, and H. Wen, "Dual-coupled inductors-based high step-up DC/DC converter without input electrolytic capacitor for PV application," *IET Power Electron.*, vol. 10, no. 6, pp. 646–656, May 2017.
- [5] A. A. A. Freitas, F. L. M. Antunes, S. Daher, E. M. Sá Júnior, and F. L. Tofoli, "High-voltage gain dc-dc boost converter with coupled inductors for photovoltaic systems," *IET Power Electron.*, vol. 8, no. 10, pp. 1885–1892, Oct. 2015.
- [6] M. Kim and S. Choi, "A Fully Soft-Switched Single Switch Isolated DC–DC Converter," *IEEE Trans. Power Electron.*, vol. 30, no. 9, pp. 4883–4890, Sep. 2015.
- [7] T.-J. Liang, J.-H. Lee, S.-M. Chen, J.-F. Chen, and L.-S. Yang, "Novel Isolated High-Step-Up DC–DC Converter With Voltage Lift," *IEEE Trans. Ind. Electron.*, vol. 60, no. 4, pp. 1483–1491, Apr. 2013.
- [۸] مهدی سلیمی و مریم پرنادم، «مبدل DC-DC افزایشده جدید مبتنی بر کلیدزنی سلفی/خازنی با بهره ولتاژ بسیار بالا»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۷، شماره ۱، صفحات ۱۰۷–۱۲۱، ۱۳۹۶.
- [9] L. Schmitz, D. C. Martins, and R. F. Coelho, "Generalized High Step-Up DC-DC Boost-Based Converter With Gain Cell," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 64, no. 2, pp. 480–493, Feb. 2017.
- [10] M. R. Banaei and H. A. F. Bonab, "A Novel Structure for Single-Switch Nonisolated Transformerless Buck–Boost DC–DC Converter," *IEEE Trans. Ind. Electron.*, vol. 64, no. 1, pp. 198–205, Jan. 2017.
- [11] M. Zhu and F. L. Luo, "Voltage-lift-type Cũk converters: topology and analysis," *IET Power Electron.*, vol. 2, no. 2, pp. 178–191, Mar. 2009.
- [12] R. Gules, W. M. dos Santos, F. A. dos Reis, E. F. R. Romaneli, and A. A. Badin, "A Modified SEPIC Converter With High Static Gain for Renewable Applications," *IEEE Trans. Power Electron.*, vol. 29, no. 11, pp. 5860–5871, Nov. 2014.
- [13] S. H. Hosseini, R. S. Alishah, and N. V. Kurdkandi, "Design of a new extended zeta converter with high voltage gain for photovoltaic applications," in *2015 9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, pp. 970–977, 2015.
- [14] M. Veerachary, "Power tracking for nonlinear PV sources with coupled inductor SEPIC converter," *IEEE Trans. Aeros. And Electron.*, vol. 41, no. 3, pp. 1019–1029, Nov. 2005.
- [15] H.-L. Do, "Soft-Switching SEPIC Converter With Ripple-Free Input Current," *IEEE Trans. Power Electron.*, vol. 27, no. 6, pp. 2879–2887, Jun. 2012.
- [16] P. F. de Melo, R. Gules, E. F. R. Romaneli, and R. C. Annunziato, "A Modified SEPIC Converter for High-Power-Factor Rectifier and Universal Input Voltage Applications," *IEEE Trans. Power Electron.*, vol. 25, no. 2, pp. 310–321, Feb. 2010.
- [17] K.-B. Park, G.-W. Moon, and M.-J. Youn, "Nonisolated High Step-up Boost Converter Integrated With Sepic Converter," *IEEE Trans. Power Electron.*, vol. 25, no. 9, pp. 2266–2275, Sep. 2010.
- [18] G. Di Capua and N. Femia, "A Critical Investigation of Coupled Inductors SEPIC Design Issues," *IEEE Trans. Ind. Electron.*, vol. 61, no. 6, pp. 2724–2734, Jun. 2014.
- [19] R. Moradpour, H. Ardi, and A. Tavakoli, "Design and Implementation of a New SEPIC-Based High Step-Up DC/DC Converter for Renewable Energy Applications," *IEEE Transactions on Industrial Electronics*, vol. 65, no. 2, pp. 1290–1297, Feb. 2018.
- [20] J. Yao, A. Abramovitz and K. M. Smedley, "Analysis and design of charge pump assisted high step-up tapped inductor SEPIC



شکل ۱۷: مقایسه بهره مبدل پیشنهادی در حالت‌های مختلف تجزیه و تحلیل تئوری، شبیه‌سازی و اندازه‌گیری آزمایشگاهی



شکل ۱۸: بازدهی نمونه آزمایشگاهی مبدل پیشنهادی

۷- نتیجه‌گیری

در این مقاله یک مبدل جدید با بهره ولتاژ بالا براساس مبدل SEPIC پیشنهاد شده‌است. با استفاده از مبدل پیشنهادی می‌توان به بهره‌های بالای ولتاژ در دوره‌های کاری پایین سوییچ دست‌یافت که در نتیجه ریل جریان سلف‌ها و استرس ولتاژ سوییچ‌ها و دیودها و تلفات توان نیمه‌هادی‌ها را پایین و بازدهی مبدل را افزایش می‌دهد. تجزیه و تحلیل مبدل پیشنهادی در حالت CCM و DCM مورد بحث قرار گرفت. عمل کرد مبدل پیشنهادی از طریق تجزیه و تحلیل تئوری و نتایج آزمایشگاهی مورد بررسی قرار گرفت. یک نمونه آزمایشگاهی ۱۵۰ وات از مبدل پیشنهادی ساخته و نتایج آزمایشگاهی برای صحت عمل کرد مبدل پیشنهادی ارائه شد. نتایج آزمایشگاهی نشان می‌دهد که مبدل پیشنهادی امکان کارکرد در بهره‌های ولتاژ بالا تحت دوره‌های کاری پایین سوییچ قدرت را دارا می‌باشد و این موضوع باعث کاهش ریل جریان سلف‌ها، کاهش تلفات هدایت و همچنین کاهش استرس ولتاژ دو سر سوییچ‌های نیمه‌هادی می‌شود و در نتیجه این مبدل می‌تواند گزینه مناسبی برای کاربردهای سیستم‌های خورشیدی یا دیگر کاربردهای منابع انرژی تجدیدپذیر باشد.

مراجع

- [1] S. Hussain, R. Al-ammari, A. Iqbal, M. Jafar, and S. Padmanaban, "Optimisation of hybrid renewable energy system using iterative

- [24] R. Gules, L. L. Pfitscher, and L. C. Franco, "An interleaved boost DC-DC converter with large conversion ratio," in *Proc. IEEE Int. Symp. Ind. Electron.*, pp. 411–416, 2003.
- [۲۵] محمدرضا بنایی و حسین اژدر فائق، «ارائه یک مبدل dc-dc جدید بدون ترانسفورماتور با بهره ولتاژ بهبودیافته»، *مجله مهندسی برق دانشگاه تبریز*، دوره ۴۶، شماره ۳، صفحات ۵۹–۷۱، ۱۳۹۵.
- [21] A. Abramovitz, K. Smedley, and J. Yao, "Derivation of a family of high step-up tapped inductor SEPIC converters," *Electron. Lett.*, vol. 50, no. 22, pp. 1626–1628, Oct. 2014.
- [22] M. K. Kazimierczuk, *Pulse-width modulated DC-DC power converters*: John Wiley & Sons, 2015.
- [23] R. W. Erickson, D. Maksimovic, *Fundamentals of power electronics*: Springer, 2001.
- [26] Y. Tang, D. Fu, T. Wang, and Z. Xu, "Hybrid Switched-Inductor Converters for High Step-Up Conversion," *IEEE Trans. Ind. Electron.*, vol. 62, no. 3, pp. 1480–1490, Mar. 2015.