

تقویت کننده هدایت عملیاتی با شاخه های بازیابی جریانی برای کاربردهای فوق کم توان

سعید بناگذار^۱، دانشجوی دکتری؛ مصطفی یارقلی^۲، دانشیار

۱- دانشکده مهندسی- دانشگاه زنجان- زنجان- ایران - s.banagozar@znu.ac.ir

۲- دانشکده مهندسی- دانشگاه زنجان- زنجان- ایران - yargholi@znu.ac.ir

چکیده: در این مقاله یک تقویت کننده هدایت عملیاتی بهبودیافته دوطبقه فوق کم توان برپایه ساختار کسکود تاشده بازیابی طراحی شده است. تقویت کننده هدایت عملیاتی ارائه شده در ناحیه وارونگی ضعیف کار می کند. تقویت کننده پیشنهادی شامل ساختار بازیابی اصلاح شده، مسیر جبران سازی پیش خور و دو بار تاشدگی جریان ورودی است. استفاده از دو شاخه تاشده در مسیر تقویت سیگنال ورودی برای طبقه اول و مسیر جبران ساز پیش خور جدید با جریان بایاس کمتر در طبقه دوم در این تقویت کننده باعث افزایش بهره DC، فرکانس بهره واحد، نرخ چرخش و کاهش نویز ارجاع داده شده به ورودی شده است. شبیه سازی های انجام شده در تکنولوژی CMOS $0.18 \mu\text{m}$ نشان می دهد که این تقویت کننده ارائه شده قادر است با استفاده از یک منبع 0.6 V و توان مصرفی 195 nW ، بهره DC برابر با 101.4 dB و فرکانس بهره واحد برابر با 117 kHz را ایجاد نماید.

واژه های کلیدی: تقویت کننده هدایتی عملیاتی، کسکود تاشده، ناحیه وارونگی ضعیف، شاخه بازیابی جریانی، مسیر جبران سازی پیش خور.

Operational Trans-conductance Amplifier by Current Recycling Branches for Ultra Low Power Application

Saeed Banagozar¹, PhD Student; Mostafa Yargholi², Associate Professor

1- Faculty of Engineering, University of Zanjan, Zanjan, Iran, Email: s.banagozar@znu.ac.ir

2- Faculty of Engineering, University of Zanjan, Zanjan, Iran, Email: yargholi@znu.ac.ir

Abstract: In this paper an ultra-low power two stage improved operational trans-conductance amplifier based on folded cascode is designed. The proposed operational trans-conductance amplifier operates in weak inversion region. The use of two folded branches in the signal amplification path for the first stage and the new feed-forward compensation path with low bias current on the second stage in this proposed amplifier increases the DC gain, unity gain frequency, slew rate and decreases the input referred noise. The simulation results in a TSMC $0.18 \mu\text{m}$ CMOS technology it shows that the proposed operational trans-conductance amplifier has unity gain bandwidth of 117 KHz , and consumes 195 nW power from a 0.6 V supply voltage with DC gain of 101.4 dB .

Keywords: Operational trans-conductance amplifier, folded cascode, weak inversion region, current recycling branch, feedforward compensation path.

تاریخ ارسال مقاله: ۱۳۹۷/۰۲/۲۰

تاریخ اصلاح مقاله: ۱۳۹۷/۰۵/۲۹

تاریخ پذیرش مقاله: ۱۳۹۷/۰۹/۲۴

نام نویسنده مسئول: مصطفی یارقلی

نشانی نویسنده مسئول: دانشکده مهندسی، دانشگاه زنجان، زنجان، ایران.

۱- مقدمه

تقویت کننده های هدایت عملیاتی^۱ (OTA) به عنوان بلوک اصلی برای کاربردهای مختلف، توان زیادی را مصرف کرده و مساحت زیادی را اشغال می کنند. بنابراین کمینه نمودن توان مصرفی OTAها به عنوان یک چالش در زمینه طراحی مدارهای مجتمع CMOS مطرح بوده و روند این چالش برای طراحی های انجام شده در عرصه زیر میکرون دشوارتر شده است؛ بنابراین استفاده از ناحیه وارونگی ضعیف^۲ در طراحی OTAها برای به کارگیری آنها در کاربردهای کم توان و کم نویز مناسب است [۱و۲].

تقویت کننده کسکود تاشده^۳ (FC) به علت بهره DC بالا و پاسخ فرکانسی مناسب به عنوان یکی از پرکاربردترین تقویت کننده های هدایت عملیاتی برای کاربردهای مختلف همواره مدنظر طراحان تقویت کننده های حوزه های مختلف بوده است؛ همچنین انتخاب ترانزیستورهای PMOS در ورودی به جای ترانزیستورهای NMOS به دلیل قطب های غیر غالب بزرگ تر، نویز سوسویی^۴ پایین تر و سطح حالت مشترک ورودی پایین تر برای کاربردهای کم توان و فرکانس پایین مناسب تر است [۳]. ساختارهای زیادی در دهه های اخیر برای بهبود عملکرد تقویت کننده کسکود تاشده ارائه شده است [۳،۴]. ساختار کسکود تاشده بازویی^۵ (RFC) برای بهبود عملکرد FC معمول جهت افزایش فرکانس قطب غیر غالب، نرخ چرخش، فرکانس بهره واحد و بهره DC ارائه شده است [۳]. با توجه به عملکرد مناسب ساختار RFC اخیراً کارهای زیادی بر پایه این ساختار انجام شده است که از آن جمله می توان به ساختار RFC دو برابر شده [۵]، استفاده از مقاومت در گیت ترانزیستورهای آینه جریان برای افزایش حاشیه فاز [۶]، ساختار تقویت کننده چندمسیره [۷-۱۰]، استفاده از چند مسیر بازویی سیگنال ورودی به همراه مقاومت در گیت ترانزیستورهای آینه جریان [۱۱] و استفاده از ساختار راه اندازی ضربدری RFC دوبرابر شده [۱۲] اشاره کرد.

در این مقاله OTAی برپایه ساختار RFC ارائه شده است که در آن از چندین شاخه بازویی جریانی استفاده شده است به طوری که علاوه بر استفاده از مسیر تقویت ترانزیستورهای سینک جریان RFC معمول، با استفاده از یک آینه جریان از ترانزیستورهای شاخه بالایی خروجی جهت تقویت جریانی استفاده شده است. همچنین به جای چهار ترانزیستور ورودی از شش ترانزیستور استفاده شده است که ترانزیستورهای اضافه شده مسیر جدیدی را برای تقویت سیگنال ورودی ایجاد می کنند. عبور جریان ایجاد شده توسط این مسیر اضافی از آینه جریان شاخه بالایی OTA باعث افزایش بهره کل و کاهش نویز ارجاع داده شده به ورودی شده است. این OTA قابل استفاده در کاربردهای مختلف فوق کم توان همچون تقویت کننده های زیست پتانسیل استفاده شده در بخش ابتدایی ریزسیستم های قابل کاشت در بدن می باشد.

این مقاله شامل هفت بخش است که در بخش دوم نحوه کار ترانزیستور در ناحیه وارونگی ضعیف و در بخش سوم OTA کسکود تاشده بازویی معمول مورد بررسی قرار گرفته است. در بخش چهارم روش جبران سازی با مسیر پیش خور توضیح داده شده است. در بخش پنجم نحوه کار OTA ارائه شده توضیح داده شده است. در بخش ششم عمل کرد نویز OTA ارائه شده مورد بررسی قرار گرفته است. در بخش هفتم نتایج شبیه سازی و مقایسه با کارهای دیگران گزارش شده است و نهایتاً در بخش هشتم نتیجه گیری بیان شده است.

۲- ترانزیستور در ناحیه وارونگی ضعیف

رابطه جریان درین- سورس در ناحیه وارونگی ضعیف برای ترانزیستور MOS به این صورت است [۱۳]:

$$I_D = I_{D0} \frac{W}{L} e^{\frac{V_{GS}}{nV_t}} (1 - e^{\frac{-V_{DS}}{V_t}}) \quad (1)$$

در این رابطه V_{GS} برابر با ولتاژ گیت- سورس ترانزیستور MOS، V_{DS} برابر با ولتاژ درین- سورس، W برابر با عرض ترانزیستور، L برابر با طول ترانزیستور و n ضریب شیب می باشد. مقادیر I_{D0} و V_t درمای اتاق برابر با این مقادیر است:

$$V_t = \frac{KT}{q} \approx 26mv \quad (2)$$

$$I_{D0} = \mu_n C_{ox} (n-1) V_t^2 e^{-V_{TH}/(nV_t)} \quad (3)$$

برای کارکردن ترانزیستور در ناحیه اشباع بایستی $V_{DS} > 4V_t$ باشد. در این ناحیه رابطه جریان و ولتاژ گیت سورس به این صورت می باشد:

$$I_D \approx I_{D0} \frac{W}{L} e^{\frac{V_{GS}}{nV_t}} \quad (4)$$

با فرض این که ترانزیستور در ناحیه وارونگی ضعیف و اشباع است، می توان نوشت:

$$g_m = \frac{I_d}{nV_t} \quad (5)$$

$$g_{mb} \approx \left(\frac{n-1}{n} \right) \frac{I_d}{V_t} \quad (6)$$

$$g_o \approx \lambda I_d \quad (7)$$

در روابط بالا g_m فقط به جریان ترانزیستور وابسته است. همچنین باتوجه به این که λ رابطه عکس با طول ترانزیستور دارد می توان با افزایش طول ترانزیستور مقاومت خروجی آن را زیاد کرد. از این نکات می توان در بهینه کردن بهره تقویت کننده استفاده کرد.

۳- تقویت کننده RFC معمول

تقویت کننده کسکود تاشده به عنوان یکی از پرکاربردترین تقویت کننده های هدایت عملیاتی برای کاربردهای مختلف همواره مدنظر طراحان تقویت کننده های حوزه های مختلف بوده است. شکل ۱ تقویت کننده کسکود تاشده معمول تک طبقه را نشان می دهد. در مرجع [۳] برای اولین بار از تکنیک RFC در تقویت کننده کسکود

قابل ملاحظه ای تغییر کند؛ مقاومت جبران ساز دچار تغییرات زیادی می شود که این امر کاهش حاشیه فاز و امکان عدم پایداری تقویت کننده را به همراه دارد. برای رفع این مشکل به جای مقاومت از مسیری موازی پیشخور شامل یک بلوک هدایت استفاده می کنند. همان طور که در شکل ۳ نشان داده شده است، تقویت کننده دوطبقه دو قطب غالب ناشی از هر طبقه دارد که این قطبها با استفاده از جبران سازی توسط خازن میلر از هم دور می شوند.

با استفاده از مسیر پیش خور ارائه شده در مرجع [۱۴] که در شکل ۳ نشان داده شده است، صفر سمت راست ایجاد شده توسط خازن میلر تبدیل به صفر سمت چپ شده و با انتخاب مناسب بهره این مسیر می توان آن را با قطب دوم هم فرکانس کرد و با این کار، اثر کاهش فاز ایجاد شده توسط قطب دوم را از بین برد. همچنین با جلوگیری از افزایش شیب نمودار اندازه بهره توسط این صفر، میزان فرکانس بهره واحد^۲ افزایش یافته و از این رابطه به دست می آید:

$$UGF = \frac{G_{m1}}{C_c} \quad (۸)$$

همان طور که در شکل ۳ نشان داده شده، مسیر پیش خور از یک بلوک هدایت تشکیل شده است که بهره جریانی آن برابر با G_{mf} در نظر گرفته شده است. با استفاده از نمودار بلوکی نشان داده شده در شکل ۳، بهره تقویت کننده به صورت زیر به دست می آید:

$$\frac{V_{out}}{V_{in}} = \frac{\left(-G_{m1}G_{m2}R_1R_2 \left(1 + \frac{(G_{mf} - G_{m1})C_cS}{G_{m1}G_{m2}} \right) \right)}{\left(\frac{-R_2G_{mf}(1 + R_1C_1S)}{(R_1R_2C_1C_c + R_1R_2C_cC_L + R_1R_2C_1C_L)S^2} + (R_1C_c + R_1C_1 + R_2C_c + R_1R_2G_{m2}C_c)S + 1 \right)} \quad (۹)$$

که در آن G_{m1} بهره طبق اول، G_{m2} بهره طبق دوم، C_1 خازن بار طبقه اول، C_L خازن بار خروجی، C_c خازن جبران ساز میلر و G_{mf} بهره تقویت کننده پیش خور است.

با فرض $C_L > C_c > C_1$ و $R_2 > R_1$ ، رابطه ۹ به رابطه زیر تبدیل می شود:

$$\frac{V_{out}}{V_{in}} = \frac{-G_{m1}G_{m2}R_1R_2 \left(1 + \frac{(G_{mf} - G_{m1})C_cS}{G_{m1}G_{m2}} \right)}{(R_1R_2C_cC_L)S^2 + (R_1R_2G_{m2}C_c)S + 1} \quad (۱۰)$$

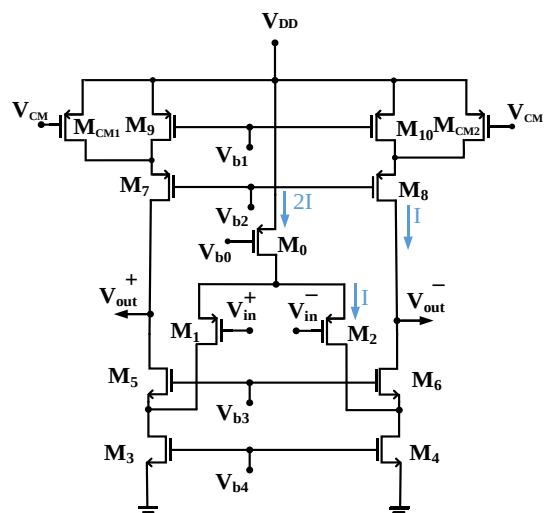
با فرض دور بودن قطبها از هم، رابطه ۱۰ به رابطه زیر تبدیل می شود:

$$\frac{V_{out}}{V_{in}} = \frac{-G_{m1}G_{m2}R_1R_2 \left(1 + \frac{(G_{mf} - G_{m1})C_cS}{G_{m1}G_{m2}} \right)}{(1 + R_1R_2C_cC_LS)(1 + \frac{C_L}{G_{m2}}S)} \quad (۱۱)$$

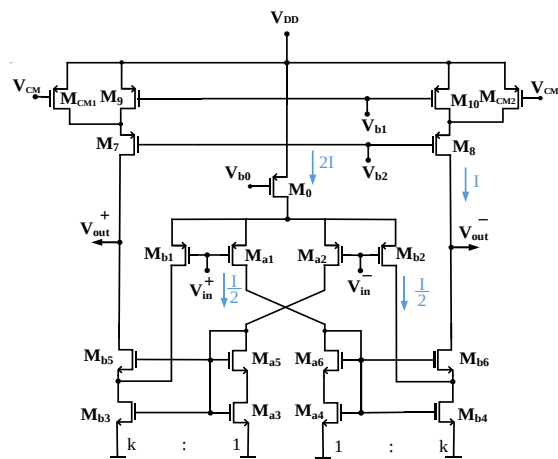
مطابق با رابطه ۱۱ قطبها و صفرها به این شرح خواهند بود:

$$w_{p1} \approx \frac{-1}{G_{m2}R_1R_2C_c} \quad (۱۲)$$

تا شده استفاده شده است. شکل ۲ شماتیک OTA کسکود تا شده بازایی معمول تک طبقه را نشان می دهد. در این ساختار از ترانزیستورهای سینک جریانی نیز برای تقویت سیگنال ورودی استفاده شده است. به این ترتیب با اضافه شدن مسیر تقویت سیگنال ورودی جدید، بهره تقویت کننده کسکود تا شده به همراه نرخ چرخش آن افزایش یافته است. همچنین با اضافه کردن شاخه های جدید تقویت سیگنال ورودی و انتخاب نسبت های مناسب برای این مسیرها آزادی عمل بیشتری برای طراحی انواع تقویت کننده های کم توان و کم نویز مختلف به وجود می آید.



شکل ۱: OTA کسکود تا شده معمول تک طبقه



شکل ۲: OTA کسکود تا شده بازایی معمول تک طبقه

۴- جبران سازی با مسیر پیشخور

جبران سازی با خازن میلر در یک تقویت کننده دوطبقه یک صفر سمت راست ایجاد می کند؛ روش معمول برای تبدیل این صفر سمت راست به صفر سمت چپ و حذف قطب غیر غالب، استفاده از مقاومت سری با خازن میلر است. در این روش باتوجه به این که مقدار مقاومت انتخاب شده برابر با رابطه $R_c = (1 + \frac{C_L}{C_c}) \frac{1}{G_{m2}}$ است و در نتیجه این مقاومت وابسته به مقدار هدایت طبقه دوم است [۱۴] و هدایت طبقه دوم در برابر تغییرات پروسه ساخت و دما می تواند به صورت

با در نظر گرفتن g_{m1} به عنوان هدایت ترانزیستورهای M_{a1} و M_{a2} و ناحیه کاری وارونگی ضعیف برای همه ترانزیستورها، مولفه‌های جریانی سیگنال کوچک مربوط به گره V_{o^+} عبارتند از:

- جریان $g_{m1}V_{in^+}$ ناشی از ترانزیستور M_{a1} توسط آینه جریان $M_{b4} : M_{a4}$ ، m برابر شده‌است و به خروجی V_{o^+} وارد می‌شود $(+mg_{m1}V_{in^+})$.
- جریان $\Delta g_{m1}V_{in^-}$ مستقیماً توسط ترانزیستور M_{b2} از خروجی V_{o^+} خارج می‌شود $(-\Delta g_{m1}V_{in^-})$.
- جریان $g_{m1}V_{in^-}$ ناشی از ترانزیستور M_{a2} ابتدا توسط آینه جریان $M_{c3} : M_{a3}$ ، K برابر شده، سپس توسط آینه جریان $M_{c10} : M_{10}$ ، P برابر شده و از گره خروجی V_{o^+} خارج می‌شود $(-kPg_{m1}V_{in^-})$.
- جریان $0.5g_{m1}V_{in^+}$ ناشی از ترانزیستور M_{c1} توسط آینه جریان $M_{c10} : M_{10}$ ، P برابر شده و به خروجی V_{o^+} وارد می‌شود $(+\Delta Pg_{m1}V_{in^+})$.

باتوجه به جریان‌های ذکر شده مربوط به گره V_{o^+} و جریان‌های مشابه مربوط به گره V_{o^-} ، جریان خروجی کل و هدایت جریانی طبقه اول برابر است با:

$$i_o = i_o^+ - i_o^- = (m + kP + \frac{P+1}{2})(V_{in^+} - V_{in^-}) \quad (16)$$

$$G_{mf} = (m + kP + \frac{P+1}{2})g_{m1} \quad (17)$$

مقدار بهره آینه جریان‌های P ، m و K به ترتیب برابر با ۳، ۲ و ۱ انتخاب شده‌است که بهره جریانی $V_{g_{m1}}$ را نتیجه می‌دهد. با فرض بایاس ترانزیستورهای تقویت‌کننده FC معمول در ناحیه وارونگی ضعیف و با جریان‌های نشان داده شده در شکل ۱ مقدار هدایت تقویت‌کننده FC معمول برابر با $2g_{m1}$ می‌باشد. همچنین با فرض بایاس ترانزیستورهای تقویت‌کننده RFC معمول در ناحیه وارونگی ضعیف و با جریان‌های نشان داده شده در شکل ۲ و مقدار k برابر با ۳، مقدار هدایت تقویت‌کننده RFC معمول برابر با $4g_{m1}$ می‌باشد. بنابراین مقدار هدایت تقویت‌کننده ارائه شده نسبت به تقویت‌کننده کسکود تاشده معمول با توان مصرفی مشابه به اندازه ۲۵۰٪، نسبت به تقویت‌کننده کسکود تاشده بازایی معمول با توان مصرفی مشابه به اندازه ۱۲۵٪ و نسبت به تقویت‌کننده پخش جریانی ارائه شده در مرجع [۱۰] به اندازه ۴۰٪ افزایش یافته‌است.

با مقایسه نمودار بلوکی شکل ۳ و مدار تقویت‌کننده ارائه شده، مقادیر G_{m1} ، G_{m2} ، R_1 و R_2 در تقویت‌کننده ارائه شده برابر است با:

$$G_{m1} = \left(m + kp + \frac{p+1}{2}\right)g_{m1} \quad (18)$$

$$G_{m2} = g_{m11} \quad (19)$$

$$R_1 = \frac{1}{\left(\frac{g_{ds8}g_{ds10}}{g_{m8}} + \frac{g_{ds6}(g_{dsb4} + g_{dsb2})}{g_{m6}}\right)} \quad (20)$$

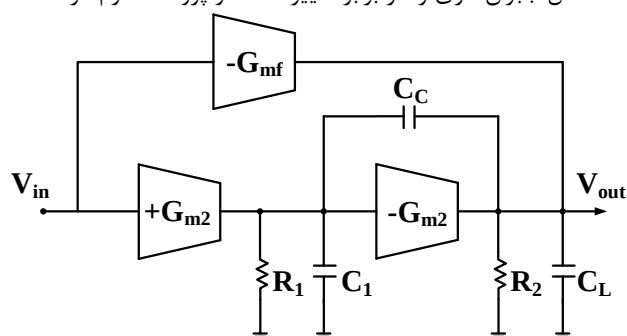
$$w_{p2} \approx \frac{-G_{m2}}{C_L} \quad (13)$$

$$w_{z1} \approx \frac{-G_{m1}G_{m2}}{(G_{mf} - G_{m1})C_c} \quad (14)$$

برای کاهش اثر قطب دوم و هم‌فرکانس شدن صفر و قطب دوم بایستی رابطه زیر برای G_{mf} برقرار باشد:

$$G_{mf} = \left(1 + \frac{C_L}{C_c}\right)G_{m1} \quad (15)$$

همان‌طور که از رابطه ۱۵ مشاهده می‌شود می‌توان با طراحی مناسب تقویت‌کننده و اثر یکسان تغییرات دما و پروسه ساخت بر روی G_{mf} و G_{m1} عمل جبران‌سازی را در برابر تغییرات دما و پروسه مقاوم کرد.



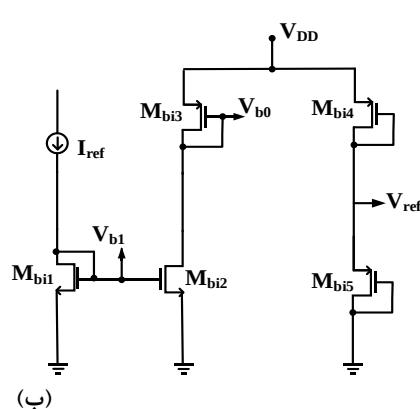
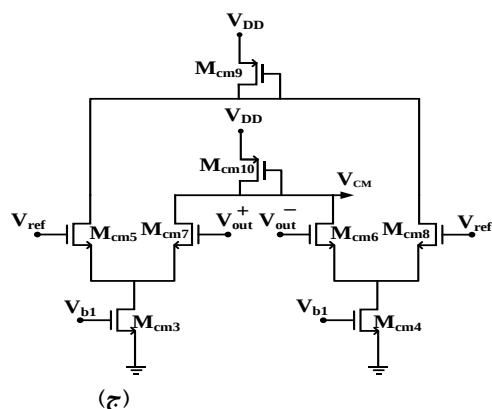
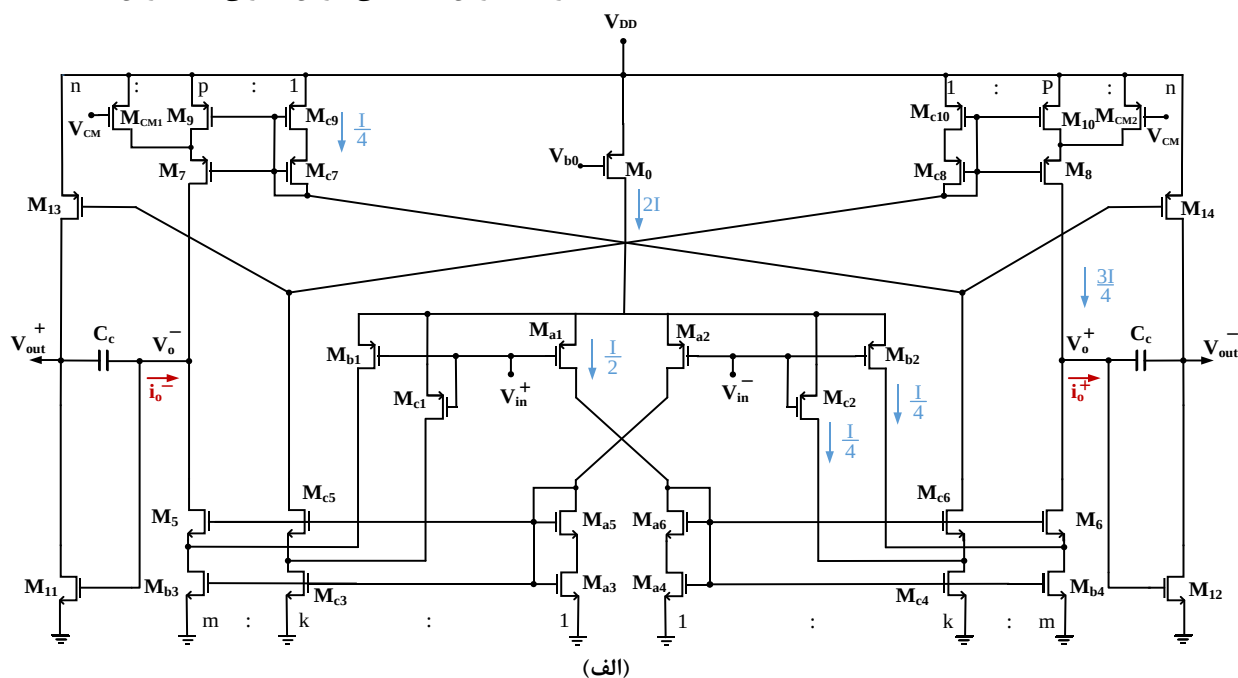
شکل ۳: نمودار بلوکی تقویت‌کننده دو طبقه با مسیر پیش‌خور

۵- تقویت‌کننده کسکود تاشده بازایی بهبود یافته دوطبقه

شماتیک مدار OTA ارائه شده در این مقاله به همراه مدار فیدبک حالت مشترک^۶ و مدار بایاس آن در شکل ۴ نشان داده شده‌است. در تقویت‌کننده کسکود تاشده بازایی بهبود یافته دوطبقه^۸، علاوه بر استفاده از مسیر تقویت ترانزیستورهای سینک جریان، از ترانزیستورهای شاخه بالایی خروجی و دو بار تاشدن^۹ جریان ورودی استفاده شده‌است. مزیت این روش نسبت به روش ارائه شده در مرجع [۳] استفاده از شش ترانزیستور به جای چهار ترانزیستور ورودی است. ترانزیستورهای اضافه شده مسیر جدیدی را با استفاده از آینه جریان و ترانزیستورهای شاخه خروجی طبقه اول برای تقویت سیگنال ورودی ایجاد می‌کنند. گذر جریان ایجاد شده توسط این مسیر اضافی از آینه جریان شاخه بالایی تقویت‌کننده، باعث افزایش بهره کل می‌شود. همچنین اضافه کردن این مسیر جریان جدید باتوجه به تحلیل نویز انجام شده برای تقویت‌کننده، باعث کاهش نویز ارجاع شده به ورودی نیز می‌شود. در تقویت‌کننده ارائه شده برای بهبود عملکرد تقویت‌کننده بازایی از سه مسیر و سه ترانزیستور ورودی $M_{a1,2}$ ، $M_{b1,2}$ ، $M_{c1,2}$ برای تقویت ولتاژ ورودی استفاده شده‌است؛ جریان ترانزیستورهای $M_{a1,2}$ برابر $I/2$ و جریان ترانزیستورهای $M_{b1,2}$ و $M_{c1,2}$ برابر با $I/4$ است.

با اضافه شدن ترانزیستور ورودی M_{c2} و تا شدن جریان این ترانزیستور در آینه جریان‌های بالایی، جریان مصرفی آینه جریان‌های

$$R_2 = \frac{1}{g_{ds12} + g_{ds14}} \quad (21)$$



شکل ۴: تقویت‌کننده کسکود تا شده بازیابی بهبود یافته دوطبقه ارائه شده (الف) تقویت‌کننده اصلی (ب) مدار بایاس (ج) مدار فیدبک حالت مشترک

و ترانزیستورهای M_{c10} ، M_{10} ، M_{14} هستند. مقادیر این قطب‌ها برابر است با:

$$w_{p3} \approx \frac{g_{ma4}}{(1+k+m)C_{gba4}} \quad (23)$$

$$w_{p4} \approx \frac{g_{mc10}}{(1+p+n)C_{gbc10}} \quad (24)$$

در این روابط g_{ma4} ، g_{mc10} ، C_{gba4} و C_{gbc10} به ترتیب هدایت و خازن گیت-بالک ترانزیستورهای M_{a4} و M_{c10} هستند. باتوجه به شکل ۴ الف مقدار حداکثر سوئیچینگ خروجی تقویت‌کننده ارائه شده در هر یک از خروجی‌ها برابر با $V_{DD}-2|V_{DS,sat}|$ می‌باشد؛ ولتاژ اشباع درین سورس می‌باشد که مقدار آن در ناحیه وارونگی ضعیف تقریباً برابر با $4V_t$ می‌باشد. بنابراین مقدار حداکثر سوئیچینگ خروجی تقریباً برابر با $V/8$ خواهد بود.

بالایی کاهش یافته است. همچنین بهره این مسیر به اندازه $\frac{p}{2}g_{ma1}$ افزایش یافته است که در مجموع، بهره G_{m1} به اندازه $\frac{p-1}{2}g_{ma1}$ افزایش یافته است.

مقدار بهره مسیر پیش‌خور جبران‌سازی در مدار تقویت‌کننده ارائه شده از رابطه (۲۲) به دست می‌آید:

$$G_{mf} = (k + \frac{1}{2})n g_{ma1} \quad (22)$$

با توجه به رابطه ۲۲ مسیر پیش‌خور پیشنهادی باعث افزایش بهره پیش‌خور، کاهش جریان طبقه دوم و کاهش توان مصرفی می‌شود. علاوه بر قطب‌ها و صفرهای ذکر شده در روابط ۱۲، ۱۳ و ۱۴ تقویت‌کننده ارائه شده دو قطب دیگر w_{p3} و w_{p4} نیز دارد. این قطب‌ها به ترتیب ناشی از خازن گیت مجموع ترانزیستورهای M_{b4} ، M_{a4} ، M_{c4}

۶- نویز ارجاع شده به ورودی OTA ارائه شده

حداکثر نویز کل جریانی ترانزیستور MOS در خروجی با رابطه زیر بیان می شود [۱۵]:

$$\overline{i_o^2} = \left(4KT\gamma g_m + \frac{K_f g_m^2}{C_{ox}LWf} \right) \quad (25)$$

باتوجه به رابطه ۲۵ و ملاحظات که برای محاسبه نویز در نظر گرفته می شود، نویز گرمایی ارجاع داده شده به ورودی برای تقویت کننده کسکود تاشده معمول نشان داده شده در شکل ۱ و تقویت کننده کسکود تاشده بازایی معمول نشان داده شده در شکل ۲ به ترتیب برابر است با:

$$\overline{V_{itFC}^2} = \frac{8KT\gamma}{g_{m1}} \left(1 + \frac{g_{m3}}{g_{m1}} + \frac{g_{m9}}{g_{m1}} \right) \quad (26)$$

$$\overline{V_{itRFC}^2} = \frac{8KT\gamma}{g_{ma1}(1+k)} \left(\frac{(K^2+1)}{(k+1)} + \frac{g_{ma3}}{g_{ma1}} + \frac{1}{(1+k)} \frac{g_{m9}}{g_{ma1}} \right) \quad (27)$$

با جاگذاری مقادیر هدایت ترانزیستورهای کسکود تاشده معمول شکل ۱ به جای مقادیر هدایت ترانزیستورهای OTA شکل ۲ به صورت $g_{ma3}=0.75g_{m3}$ ، $g_{ma1}=0.5g_{m1}$ ، نویز گرمایی ارجاع داده شده به ورودی این OTA برحسب مقادیر هدایت ترانزیستورهای کسکود تاشده معمول برابر است با:

$$\overline{V_{itRFC}^2} = \frac{8KT\gamma}{g_{m1}} \left(\frac{5}{4} + \frac{3}{4} \frac{g_{m3}}{g_{m1}} + \frac{1}{4} \frac{g_{m9}}{g_{m1}} \right) \quad (28)$$

نویز گرمایی ارجاع داده شده به ورودی تقویت کننده TSIRFC ارائه شده برابر با رابطه زیر است:

$$\overline{V_{itTSIRFC}^2} = \frac{8KT\gamma}{(kp+m+\frac{P+1}{2})^2} \times \left(\frac{1+\frac{p^2}{2}+(kp+m)^2}{2} + \frac{m+(kp+m)^2+kp^2}{m} \frac{g_{mb3}}{g_{ma1}} + (p+1) \frac{g_{m10}}{g_{ma1}} \right) \quad (29)$$

با جاگذاری مقادیر هدایت ترانزیستورهای کسکود تاشده معمول به جای مقادیر هدایت ترانزیستورهای تقویت کننده ارائه شده به صورت $g_{m10}=0.75g_{m9}$ ، $g_{mb3}=0.5g_{m3}$ ، $g_{ma1}=0.5g_{m1}$ و k ، P و m ذکر شده، مقدار نویز گرمایی ارجاع داده شده به ورودی تقویت کننده TSIRFC ارائه شده برحسب مقادیر هدایت ترانزیستورهای کسکود تاشده معمول برابر است با:

$$\overline{V_{itTSIRFC}^2} = \frac{8KT\gamma}{g_{m1}} \left(\frac{60}{49} + \frac{36}{49} \frac{g_{m3}}{g_{m1}} + \frac{12}{49} \frac{g_{m9}}{g_{m1}} \right) \quad (30)$$

از روابط نویز ارجاع داده شده به ورودی سه تقویت کننده فوق، مشاهده می شود که نویز ارجاع داده شده به ورودی، در تقویت کننده ارائه شده نسبت به تقویت کننده RFC معمول مقدار کمتری دارد و بهبود یافته است.

باتوجه به رابطه ۲۵، مقدار نویز سوسویی ارجاع داده شده به ورودی برای تقویت کننده نشان داده شده در شکل ۲ و تقویت کننده کسکود تاشده معمول در شکل ۱، به ترتیب از روابط ۳۱ و ۳۲ به دست می آید:

$$\overline{V_{RFC}^{2if}} = \frac{2K_p}{C_{ox}f(k+1)^2} \left(\frac{k^2+1}{(WL)_1} + \frac{k^2(k+1)K_n}{K_p} \frac{1}{(WL)_3} \left(\frac{n_1}{n_3} \right)^2 + \frac{(k-1)^2}{(WL)_9} \left(\frac{n_1}{n_9} \right)^2 \right) \quad (31)$$

$$\overline{V_{FC}^{2if}} = \frac{2K_p}{C_{ox}f} \left(\frac{1}{(WL)_1} + \frac{4K_n}{K_p} \frac{1}{(WL)_3} \left(\frac{n_1}{n_3} \right)^2 + \frac{1}{(WL)_9} \left(\frac{n_1}{n_9} \right)^2 \right) \quad (32)$$

نویز سوسویی ارجاع داده شده به ورودی برای تقویت کننده TSIRFC ارائه شده در شکل ۴ از رابطه زیر به دست می آید:

$$\overline{V_{TSIRFC}^{2if}} = \frac{2K_p}{C_{ox}f(kp+m+\frac{p+1}{2})^2} \left(\frac{1+\frac{p^2}{2}+(kp+m)^2}{(WL)_{a1}} + \frac{K_n m(kp^2+(kp+m)^2+m)}{K_p (WL)_{a3}} \left(\frac{n_{a1}}{n_{b3}} \right)^2 + \frac{(k-\frac{1}{2})^2 p^2(p+1)}{(WL)_9} \left(\frac{n_{a1}}{n_9} \right)^2 \right) \quad (33)$$

۷- نتایج شبیه سازی

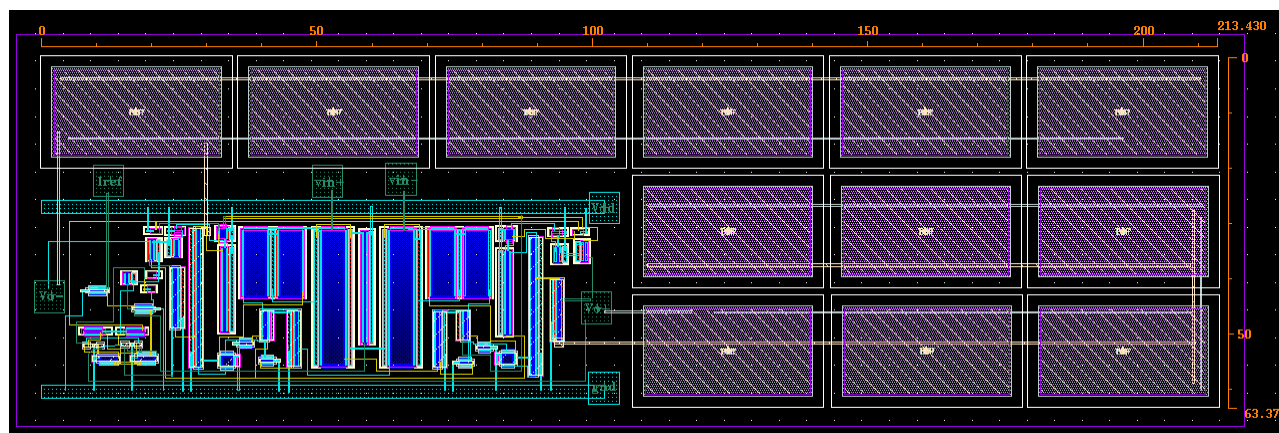
تقویت کننده ارائه شده در تکنولوژی ۰/۱۸ μm CMOS TSMC شبیه سازی شده است. تمامی ترانزیستورهای به کاررفته در ناحیه وارونگی ضعیف کار می کنند. جدول ۱ ابعاد ترانزیستورهای تقویت کننده ارائه شده را نشان می دهد. توان مصرفی تقویت کننده ارائه شده با ولتاژ منبع تغذیه ۰/۶ V برابر با ۱۹۵ nW می باشد. مقدار خازن جبران ساز و خازن بار به ترتیب برابر با ۳ pF و ۷/۵ pF می باشد. جانمایی تقویت کننده پیشنهادی در شکل ۵ نشان داده شده است.

برای عمل کرد خطی بهتر و عدم تغییر مقدار خازن های جبران ساز در اثر تغییر ولتاژ دوسر آن ها، از خازن فلز-عایق-فلز (MIM) استفاده شده است؛ این خازن ها حدود ۶۵٪ از کل مساحت مدار را اشغال کرده اند. مساحت جانمایی تقویت کننده پیشنهادی به همراه خازن های جبران ساز، مدار بایاس و مدار فیدبک حالت مشترک آن برابر با ۲۱۳/۴ μm² می باشد.

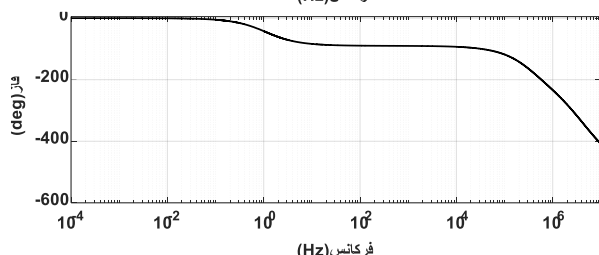
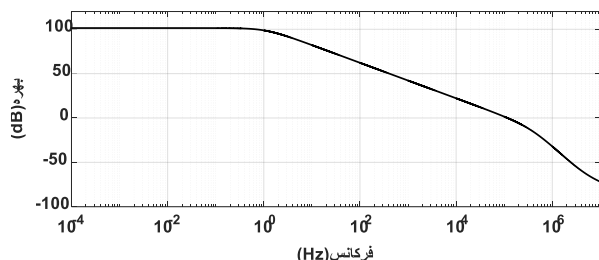
جدول ۱: ابعاد ترانزیستورهای تقویت کننده ارائه شده

$M_{a3,a4,c3,c4}$	$0.6 : 2$	$M_{c9,c10}$	$0.5 : 1$
$M_{a5,a6}$	$10 : 0.5$	$M_{c5,c6}$	$5/2 : 0.5$
$M_{7,8}$	$15 : 0.36$	$M_{9,10}$	$1/9 : 1$
$M_{11,12}$	$11 : 0.6$	$M_{13,14}$	$3/4 : 0.18$

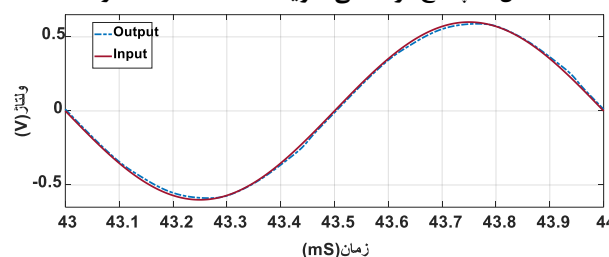
Transistors	W(μ m) : L(μ m)	Transistors	W(μ m) : L(μ m)
M_0	$20 : 0.18$	$M_{b3,b4}$	$2 : 2$
$M_{a1,a2}$	$24 : 4$	$M_{5,6}$	$25 : 0.5$
$M_{b1,b2,c1,c2}$	$12 : 2$	$M_{c7,c8}$	$2/6 : 0.36$



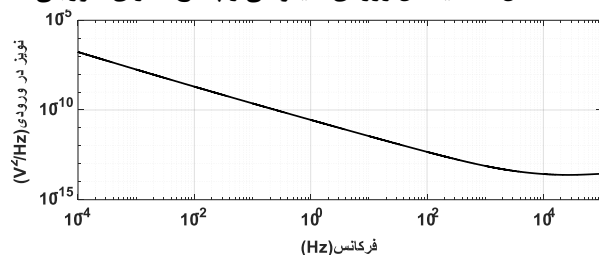
شکل ۵: جانمایی تقویت کننده TSIRFC ارائه شده



شکل ۶: پاسخ فرکانسی تقویت کننده TSIRFC ارائه شده



شکل ۷: سیگنال ورودی سینوسی و پاسخ گذرای خروجی



شکل ۸: نویز ارجاع داده شده به ورودی تقویت کننده TSIRFC ارائه شده

شکل ۶ نشان دهنده پاسخ فرکانسی مدار باز برای تقویت کننده ارائه شده می باشد. همان طور که در شکل ۶ دیده می شود، فرکانس بهره واحد برابر با ۱۱۷ kHz، مقدار حاشیه فاز به دست آمده برابر با $57/6^\circ$ و بهره DC تقویت کننده ارائه شده برابر با ۱۰۱/۴ dB می باشد. شکل ۷ نتایج مربوط به شبیه سازی تقویت کننده بهره واحد را نشان می دهد. شکل موج خروجی نشان داده شده در شکل ۷ باتوجه به سیگنال ورودی سینوسی ۱ kHz نشان می دهد که مقدار حداکثر سوئینگ سیگنال خروجی برابر با ۱/۱۷ V و مقدار اعوجاج هارمونیک مجموع^{۱۱} (THD) برابر با ۱/۳۵٪ می باشد. شکل ۸ چگالی توان طیفی نویز ارجاع شده به ورودی را نشان می دهد که با توجه به این شکل، نویز ارجاع شده به ورودی در محدوده بین ۱ Hz تا ۱ kHz برابر با ۵۴ μ Vrms می باشد.

برای محاسبه نرخ چرخش از بافر گین واحد خازنی شکل ۹ استفاده شده است که در آن $C_1=1$ pF، $C_2=2$ pF و $C_L=7/5$ pF است. با اعمال ولتاژ پله $V_{pp}=0.6$ با فرکانس ۱ kHz به ورودی، شکل موج خروجی نشان داده شده در شکل ۱۰ حاصل شده است. باتوجه به شکل ۱۰ متوسط نرخ چرخش برابر با ۴۸ V/ms به دست آمده است. شکل ۱۱ نشان دهنده پاسخ فرکانسی نسبت رد حالت مشترک^{۱۲} (CMRR) و نسبت رد منبع تغذیه^{۱۳} (PSRR) است. باتوجه به این شکل مقدار CMRR و PSRR به ترتیب در فرکانس ۱۰۰ Hz برابر با ۸۳ dB و ۹۴ dB می باشد.

همچنین اثرات تغییرات دما، منبع تغذیه و گوشه های پروسه تقویت کننده ارائه شده در شرایط مختلف شبیه سازی شده است. شکل ۱۲ پاسخ فرکانسی مربوط به چهار گوشه پروسه FF، FS، SS و SF را نشان می دهد. مطابق شکل ۱۲ و شبیه سازی های انجام شده در دماهای مختلف و مقادیر $20 \pm 100\%$ منبع تغذیه، مقادیر جدول ۲ به دست آمده است.

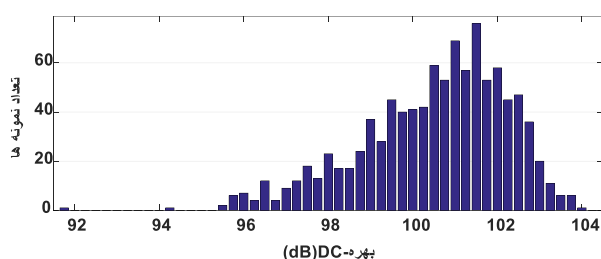
جدول ۳ مقایسه OTA ارائه شده با کارهای دیگر را نشان می دهد. همان طور که پیش بینی شده بود میزان بهره DC نسبت به کارهای دیگر افزایش یافته است، همچنین مقادیر نرخ چرخش و فرکانس بهره واحد باتوجه به توان مصرفی پایین تقویت کننده ارائه شده، مقادیر بهتری نسبت به موارد مشابه ذکر شده در جدول ۳ دارند. برای یک مقایسه کلی از عملکرد OTA ارائه شده با کارهای دیگران از مقادیر معیار شایستگی^{۱۴} (FOM) که از روابط زیر به دست می آیند، استفاده شده است:

$$FOM1 = \frac{\text{(نرخ چرخش)(پهنای باند)(بهره DC)}}{\text{توان مصرفی}} \quad (34)$$

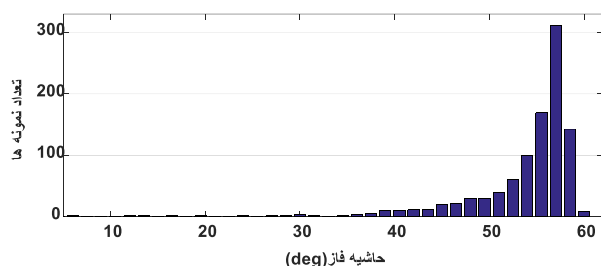
$$FOM2 = \frac{\text{(مقدار خازن بار)(پهنای باند)}}{\text{توان مصرفی}} \quad (35)$$

$$FOM3 = \frac{\text{(مقدار خازن بار)(نرخ چرخش)}}{\text{توان مصرفی}} \quad (36)$$

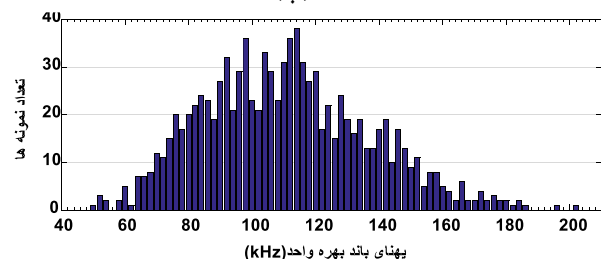
در OTA ارائه شده مقدار FOM1 نسبت به کارهای دیگران بهبود چشم گیری داشته است. مقادیر FOM2 و FOM3 نسبت به مراجع دیگر به جز مرجع [۱۹] افزایش یافته است؛ هزینه این افزایش، مقدار بسیار بالای نویز ارجاع داده شده به ورودی این مرجع می باشد.



(الف)

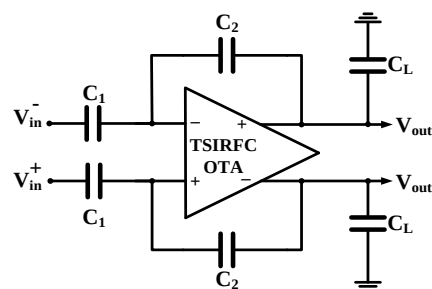


(ب)

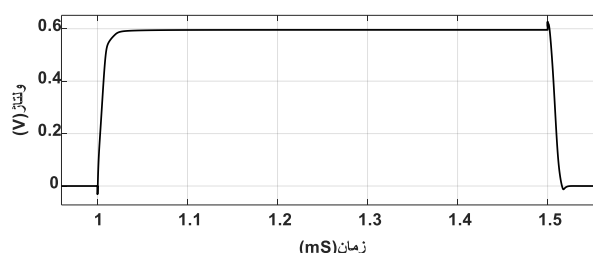


(ج)

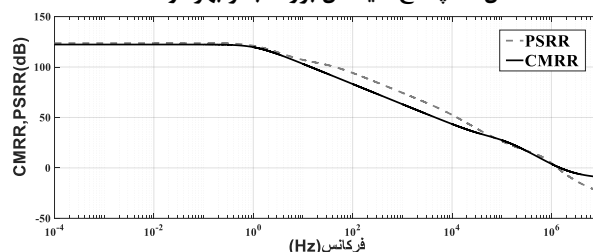
شکل ۱۳: نتایج شبیه سازی مونت کارلو برای تقویت کننده TSIRFC ارائه شده



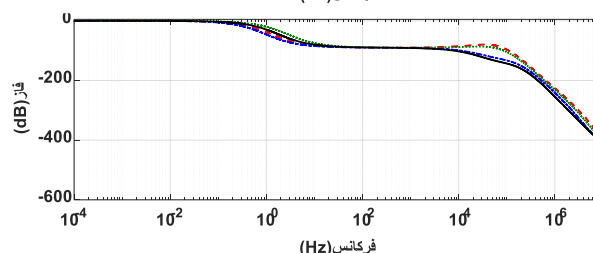
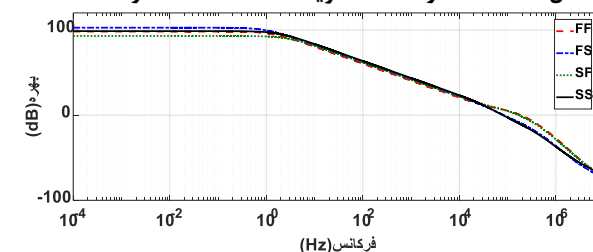
شکل ۹: بافر بهره واحد



شکل ۱۰: پاسخ سیگنال بزرگ بافر بهره واحد



شکل ۱۱: CMRR و PSRR تقویت کننده TSIRFC ارائه شده



شکل ۱۲: پاسخ فرکانسی تقویت کننده TSIRFC ارائه شده در گوشه های پروسه

جهت بررسی اثر عدم تطابق ترانزیستورها و گوشه های پروسه ساخت بر روی عمل کرد تقویت کننده ارائه شده، شبیه سازی مونت کارلو با هزار تکرار انجام شده است؛ نتایج حاصل از این شبیه سازی برای پارامترهای بهره DC، حاشیه فاز و فرکانس بهره واحد به ترتیب در شکل ۱۳. الف، ب و ج. نشان داده شده است.

جدول ۲: پارامترهای اصلی تقویت کننده ارائه شده در تغییرات منبع تغذیه، دما و گوشه های پروسه

Parameter	Corner analysis				Temperature variation		Power supply variation	
	FF	FS	SS	SF	-۵۰°C	۱۰۰°C	V _{dd} +/-۲۰	V _{dd} -/-۲۰
Unity gain frequency(kHz)	۱۸۵	۸۲/۶	۷۹/۵	۱۶۹/۵	۵۸/۸	۱۵۵/۴	۱۴۲/۶	۴۰/۷
Phase margin(°)	۵۶	۵۰/۱	۴۱	۵۳/۶	۵۴/۲	۵۵/۹	۵۷/۷	۵۷/۵
Open loop DC gain(dB)	۹۸/۱	۱۰۲/۶	۹۸/۶	۹۲/۹	۱۰۰/۳	۹۸/۷	۱۰۳/۲	۹۸
Power consumption(nW)	۲۶۱	۱۵۳	۱۶۴	۲۵۴	۹۱	۲۹۵	۲۷۸	۵۹/۳

جدول ۳: مقایسه تقویت کننده ارائه شده با کارهای دیگر

Parameter	[۱۶] ^b	[۱۰] ^a	[۱۹] ^b	[۱۷] ^a	[۱۸] ^b	[۱۱] ^a	This work
Power supply (mV)	۵۰۰	۶۰۰	۱۰۰۰	۵۰۰	۲۵۰	۶۰۰	۶۰۰
Technology(nm)	۱۸۰	۱۸۰	۳۵۰	۶۵	۱۳۰	۱۸۰	۱۸۰
Power consumption(nW)	۷۰	۳۰۰	۱۹۵	۳۹۵۰	۱۸	۷۵۰	۱۹۵
Capacitive load (pF)	۴۰	۷/۵×۲	۲۰۰	۱۰۰	۱۵	۲۰	۷/۵×۲
Unity gain frequency(kHz)	۴	۶۹/۴	۲۰	۳۱۱	۱/۸۸	۶۶	۱۱۷
Phase margin(°)	۵۶	۵۸/۱	۵۴	۸۵	۵۲/۵	۸۴	۵۷/۶
Open loop DC gain(dB)	۷۷	۱۰۴/۵	۱۲۰	۵۰/۷	۶۰	۵۹	۱۰۱/۴
Average slew-rate(V/ms)	۲	۳۷/۴	۵	۲۲	۰/۷	۶۳/۲	۴۸
CMRR@100Hz(dB)	۵۵	۷۸/۶	۷۰	-	-	-	۸۳
PSRR@100Hz(dB)	۵۲	۵۲/۲	۱۸۴	-	-	-	۹۴
Maximum output signal swing(mV)	۵۰۰	۱۲۰۰	-	۴۵۰	۲۵۰	-	۱۱۷۷
Input voltage noise (nV/√Hz)	-	۹۳/۳ @ ۱ kHz	۴۸۵۰ @ ۱ kHz	۱۵۳ @ ۱ kHz	۳۳۰۰ @ ۱۰۰ Hz	۱۷۶۰ @ ۱ Hz	۲۷۶ @ ۱ kHz
Input referred noise (1-100 kHz) (μVrms)	-	۹۳/۱	-	-	-	-	۵۴
Estimated area(μm ²)	۳۶۰۰۰	۳۰۰۰۰	۴۴۰۰	-	۸۳۰۰۰	۴۳۷۰	۱۳۵۵۷
FOM 1 (dB kHz(V/ms)/nW)	۸/۸	۹۰۴/۱	۶۱/۵	۸۷/۸	۴/۴	۳۲۸/۱۳۴۴	۲۹۲۰
FOM 2 (kHz.pF/nW)	۲/۳	۳/۵	۲۰/۵	۷/۹	۱/۵۶	۱/۷۶	۹
FOM 2 ((V/ms).pF/nW)	۱/۱۴	۱/۸۷	۵/۱۲	۰/۵۶	۰/۵۸	۱/۶۹	۳/۷

^a simulation

^b measurement

همچنین این نتایج نشان می دهد که تقویت کننده ارائه شده در برابر تغییرات پروسه ساخت، ولتاژ منبع تغذیه و دما در حد قابل قبولی مقاوم است.

مراجع

- [1] R. Assaad, and J. Silva-Martinez, "Enhancing general performance of folded cascode amplifier by recycling current", IET Electronics Letters, vol. 43, No. 23, pp. 1243-1244, Nov. 2007.
- [2] W. Bai, Z. Zhu, "A 0.5-V power-efficient low-noise CMOS instrumentation amplifier for wireless biosensor", Microelectronics J, vol. 51, pp. 30-37, May 2016.
- [3] R.S. Assaad, J. Silva-Martinez, "The recycling folded cascode: A general enhancement of the folded cascode amplifier", IEEE J. Solid-State Circuits, vol. 44, no. 9, pp. 2535-2542, Sep. 2009.
- [4] P. Wu, V. Cheung, H. Luong, "A 1-V 100-MS/s 8-bit CMOS switched-opamp pipelined ADC using loading-free architecture", IEEE J. Solid State Circuits, vol. 42, no. 4, pp. 730-738, Mar. 2007.

۸- نتیجه گیری

در این مقاله یک تقویت کننده دو طبقه فوق کم توان بر مبنای ساختار کسکود بازیابی شده با مسیر جدید افزایش بهره و مسیر جدید پیش خور جبران ساز، ارائه شده است. استفاده از دو مرحله تاشدن جریان ورودی در طبقه اول و مسیر پیش خور جبران ساز جدید، بهره تقویت کننده ارائه شده را افزایش و جریان مصرفی آن را کاهش داده است. مقدار نرخ چرخش و نویز ارجاع داده شده به ورودی نیز نسبت به ساختارهای قبلی که بر مبنای کسکود بازیابی شده ارائه شده اند، بهبود پیدا کرده است. تقویت کننده ارائه شده در تکنولوژی ۰/۱۸ μm CMOS با استفاده از نرم افزار Cadence شبیه سازی شده است. نتایج شبیه سازی نشان می دهد که مقدار بهره DC برابر با ۱۰۱/۴ dB، مقدار پهنای باند برابر با ۱۱۷ kHz، مقدار سوئینگ خروجی برابر با ۱/۱۷ V و مقدار حاشیه فاز برابر با ۵۷/۶° می باشد.

- Cascode for Microsensor Instrumentation Amplifiers", IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 63, no. 6, pp. 543-547, Jun. 2016.
- [13] C. C. Enz, F. Krummenacher, and E. A. Vittoz, "An analytical MOS transistor model valid in all regions of operation and dedicated to low voltage and low-current applications", Analog Integr. Circuits Signal Process., vol. 8, pp. 83-114, Jul. 1995.
- [14] Chan, P. K., & Chen, Y. C., "Gain-enhanced feedforward path compensation technique for pole-zero cancellation at heavy capacitive loads", IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing, vol. 50, pp. 933-941, Dec. 2003.
- [15] D. Johns and K. Martin, "Analog Integrated Circuit Design", New York: Wiley, 1997.
- [16] Z. Qin, A. Tanaka, N. Takaya, H. Yoshizawa, "0.5-V70-nW Rail-to-Rail Operational Amplifier Using a Cross-coupled Output Stage", IEEE Transactions on Circuits and Systems II, vol. 55, no. 3, pp. 1009-1013, Mar. 2016.
- [17] A. N. Ragheb, H. W. Kim, "Ultra-low power OTA based on bias recycling and subthreshold operation with phase margin enhancement", Microelectronics Journal, vol. 60, pp. 94-101, Feb. 2017.
- [18] L. H. C. Ferreira, S. R. Sonkusale, "A 60-dB gain OTA operating at 0.25-V power supply in 130-nm digital CMOS process", IEEE Trans. Circuits Syst. I, vol. 61, no. 6, pp. 1609-1617, Jul. 2014.
- [19] A. D. Grasso, D. Marano, G. Palumbo, S. Pennisi, "Design methodology of subthreshold three-stage CMOS OTAs suitable for ultra-low-power low-area and high driving capability", IEEE Trans. Circuits Syst. I Reg. Papers, vol. 62, no. 6, pp. 1453-1462, Apr. 2015.
- [5] Z. Yan, P. Mak, R. Martins, "Double recycling technique for folded-cascode OTA", Analog Integr Circ Sig Process, vol. 71, pp. 137-141, Apr. 2012.
- [6] X. Zhao, H. Fang, J. Xu, "Phase-margin enhancement technique for recycling folded cascode amplifier", Analog Integr Circ Sig Process, vol. 74, pp. 479-483, Feb. 2013.
- [7] M. Yavari, T. Moosazadeh, "A single-stage operational amplifier with enhanced transconductance and slew rate for switched-capacitor circuits", Analog Integr Circ Sig Process, vol. 79, pp. 589-598, Jun. 2014.
- [8] T. Aghaee, S. Biabanifard, A. Golmak, "Gain boosting of recycling folded cascode OTA using positive feedback and introducing new input path", Analog Integr Circ Sig Process, vol. 90, pp. 237-246, Jan. 2017.
- [9] A. Sarkar, S. Panda, "Design of a power efficient, high slew rate and gain boosted improved recycling folded cascode amplifier with adaptive biasing technique", Microsyst Technol, vol. 23, pp. 4255-4262, Sep. 2017.
- [10] M. Akbari, M. Nazari, L. Sharifi, O. Hashemipour, "Improving power efficiency of a two-stage operational amplifier for biomedical applications", Analog Integr Circ Sig Process, vol. 84, pp. 173-183, Aug. 2015.
- [۱۱] خلیل منفردی، یوسف بلقیس‌آذر، «تقویت‌کننده کسکود تمام تفاضلی بازبایی تاشده بهبود یافته ولتاژ و توان پایین»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۸، شماره ۱، صفحات ۳۲۷-۳۳۴، بهار ۱۳۹۷.
- [12] A. D. Sundararajan, S. M. Rezaul Hasan, "Quadruply Split Cross-Driven Doubly Recycled-Doubling Recycled Folded

زیر نویس‌ها

[^] Two Stage Improved Recycling Folded Cascode

[^] Double-Folded

[^] MIM (Metal-Insulator-Metal) Capacitor

[^] Total Harmonic Distortion

[^] Common Mode Rejection Ratio

[^] Power Supply Rejection Ratio

[^] Figure of Merit

[^] Operational Trans-Conductance Amplifier

[^] Weak Inversion

[^] Folded Cascode

[^] Flicker Noise

[^] Recycling Folded Cascode

[^] Unity Gain Frequency

[^] Common Mode Feedback Circuit