

مدل تحلیلی جریان الکتریکی مبتنی بر بار با در نظر گرفتن میدان الکتریکی عرضی برای نانو ترانزیستور ماسفت دوگیتی

سید امیر هاشمی¹، استادیار

۱- گروه مهندسی برق - دانشکده فنی و مهندسی - دانشگاه شهرکرد - شهرکرد - ایران - ahashemi@aut.ac.ir

چکیده: در این مقاله، برای ترانزیستور ماسفت دوگیتی متقارن با آرایش کم با استفاده از انتقال نفوذی و رانشی حامل‌های بار وارونه، یک مدل تحلیلی برای جریان الکتریکی ارائه شده است. نخست، با استفاده از معادله پواسون یک‌بعدی کانال بلند در جهت عمود بر کانال در حضور حامل‌های متحرک بار، معادله دیفرانسیلی برای بار کانال به دست می‌آید که پاسخ آن تغییرات مؤلفه غلظت بار کانال بلند را در امتداد عمود بر کانال نشان می‌دهد. پتانسیل یک‌بعدی کانال بلند با استفاده از این مؤلفه محاسبه می‌شود. مؤلفه دوبعدی پتانسیل کانال کوتاه که ناشی از اثر میدان الکتریکی عرضی در ادوات کانال کوتاه است، از حل معادله لاپلاس به دست می‌آید و از طریق آن، مؤلفه دوبعدی تغییرات غلظت بار محاسبه می‌شود. غلظت کلی بار کانال از جمع دو مؤلفه بار کانال بلند و بار کانال کوتاه به دست می‌آید. با استفاده از بار کل محاسبه شده و قانون گوس در زیر گیت در هر نقطه در امتداد کانال، بار وارونه در آن نقطه محاسبه می‌شود. برخلاف مدل‌های موجود که بار وارونه را فقط با استفاده مؤلفه کانال بلند در راستای عمود بر کانال محاسبه می‌کنند، در روش پیشنهادی نشان داده می‌شود که مؤلفه بار دو بعدی کانال کوتاه ناشی از اثر میدان الکتریکی عرضی نیز در راستای عمود بر کانال تغییرات دارد که در محاسبه بار وارونه کل کانال تأثیرگذار خواهد بود و در ادوات کانال کوتاه باید در نظر گرفته شود. تطبیق مناسب بین نتایج حاصل از مدل و نتایج شبیه‌سازی با نرم‌افزار، دقت مناسب مدل پیشنهادی را نشان می‌دهد.

واژه‌های کلیدی: بار وارونگی، پتانسیل شبه‌فرمی، ترانزیستور ماسفت دوگیتی، جریان نفوذی و رانشی، معادله پواسون.

Analytic Charge-Based Current Model of an Undoped Double-Gate MOSFET Considering the Lateral Electric Field

S.A. Hashemi¹, Assistant Professor

1- Faculty of Engineering, Shahrekord University, Shahrekord, Iran, Email: ahashemi@aut.ac.ir

Abstract: An analytical current model has been presented for an undoped symmetric double gate MOSFET based on the drift and diffusion of the inversion charges. First, using the one dimensional long channel (1D) Poisson's equation perpendicular to the channel with mobile charges, a differential equation for charge of the channel is achieved which its solution gives the variation of the long channel charge concentration perpendicular to the channel. The 1D long channel potential is calculated by this long channel charge. The 2D short channel potential caused by the lateral electric field (which is important in short channel devices) is the solution of the 2D Laplace's equation. Using this potential, the 2D variation of the short channel charge is extracted. Using the total calculated charge and the Gauss's law at each point along the channel under the gate, the inversion charge in that point is calculated. Despite the existing models in which the inversion charge is calculated from the long channel charge perpendicular to the channel, in the proposed method it is shown that the 2D short channel charge (introduced by the lateral electric field) varies perpendicular to the channel too which affects calculating the inversion charge and must be taken into account in short channel devices. Finally, using the total inversion charge, the current is calculated. Good agreement between the results of the model and the results obtained by the Atlas software shows the validity of the proposed method.

Keywords: Inversion charge, quasi-fermi potential, double-gate MOSFET, drift-diffusion current, poisson's equation.

تاریخ ارسال مقاله: ۱۳۹۶/۰۱/۰۶

تاریخ اصلاح مقاله: ۱۳۹۶/۰۵/۲۰

تاریخ پذیرش مقاله: ۱۳۹۶/۰۸/۲۶

نام نویسنده مسئول: سیدامیر هاشمی

نشانی نویسنده مسئول: ایران - شهرکرد - بلوار رهبر - دانشگاه شهرکرد - دانشکده فنی و مهندسی - گروه مهندسی برق

۱- مقدمه

کوچک‌سازی ترانزیستورها در جهت افزایش سرعت و پهنای باند مدارات الکترونیکی [۱-۲]، محدودیت‌های فیزیکی و اثرات ناخواسته‌ای در عملکرد این ادوات ایجاد می‌کند که با نام اثرات کانال کوتاه شناخته می‌شوند [۳]. ترانزیستورهای ماسفت دوگیتی، از جمله ساختارهایی هستند برای بهبود این اثرات استفاده می‌شوند. در این ترانزیستورها، اتصالات گیت‌ها در هر دو طرف کانال قرار گرفته است و هر دو گیت وظیفه کنترل جریان را برعهده دارند. در نتیجه، توزیع میدان الکتریکی در کانال یکنواخت‌تر می‌شود که سبب بهبود جریان الکتریکی در ترانزیستور خواهد شد [۴-۶].

برای افزایش قابلیت تحرک حامل‌ها و سرعت قطعه، کانال این ترانزیستورها با آرایش نسبتاً کم یا بدون آرایش در نظر گرفته می‌شود که سبب کاهش برخورد حامل‌ها با ساختار کانال و در نتیجه، بهبود قابلیت تحرک آن‌ها می‌شود [۷]. در ترانزیستور با آرایش کانال کم، مقدار بار در هر نقطه از کانال به پتانسیل آن مکان وابسته می‌شود که اصطلاحاً با نام بارهای متحرک کانال نامیده می‌شوند. در نظر گرفتن بارهای متحرک کانال، امکان تحلیل رفتار ترانزیستور را در همه شرایط کاری (زیر آستانه تا آستانه) در اختیار می‌گذارد. در شرایط زیر آستانه، عموماً بار درون کانال ثابت فرض و از حامل‌های متحرک صرف‌نظر می‌شود. با این وجود، در شرایط زیر آستانه، حامل‌های بار متحرک نقش مهمی در جریان دارند و از این‌رو در نظر گرفتن بار متحرک در معادله پواسون ضروری خواهد بود [۸-۹].

زمانی که طول کانال ترانزیستور زیاد باشد، تأثیر میدان الکتریکی عرضی ناشی از بایاس درین بر روی حامل‌ها ناچیز و قابل صرف‌نظر است. در این حالت، قطعه کانال بلند خواهد بود و برای تحلیل پتانسیل و بار درون کانال، معادله پواسون در یک بعد (جهت عمود بر کانال) در نظر گرفته می‌شود. بر اساس مدل کانال بلند، بار کانال و جریان برای ترانزیستور ماسفت دوگیتی محاسبه شده است [۱۰-۱۴].

با کوچک‌شدن طول کانال ترانزیستور، اثر میدان الکتریکی عرضی افزایش می‌یابد و پتانسیل کانال، به تغییرات میدان الکتریکی در دو بعد (در امتداد کانال و در جهت عمود بر کانال) وابسته می‌شود. این وابستگی بر غلظت حامل‌های بار تأثیر می‌گذارد. بنابراین، در ادوات با کانال کوتاه، لازم است برای محاسبه غلظت حامل‌ها، تغییرات پتانسیل الکتریکی کانال در دو بعد در نظر گرفته شود. برای ترانزیستورهای کانال کوتاه، جریان الکتریکی با در نظر گرفتن مدل دوبعدی برای پتانسیل محاسبه شده است [۷ و ۲۴-۱۵].

در [۷]، پتانسیل دوبعدی کانال محاسبه شده است، بار وارونه کانال با استفاده از کمینه پتانسیل دوبعدی به‌دست آمده است و در نهایت جریان کانال با استفاده از بار وارونه تعیین شده است. در محاسبه پتانسیل و بار وارونه وابستگی به تراز شبه‌فرمی در نظر گرفته نشده است. در [۱۵] پتانسیل یک‌بعدی در راستای عمود بر کانال با در نظر

گرفتن اثرات کوانتومی و از ترکیب تابع شرودینگر و پواسون محاسبه شده است و بار کانال با استفاده از آن به‌دست آمده است. تغییرات تراز شبه‌فرمی فقط در مؤلفه یک‌بعدی پتانسیل وارد و جریان بر اساس آن محاسبه شده است و تغییرات دوبعدی بار و وابستگی آن به تراز شبه‌فرمی در نظر گرفته نشده است.

در [۱۶-۱۸] نیز فقط مؤلفه یک‌بعدی پتانسیل کانال در نظر گرفته شده است و وابستگی بار کانال به تراز شبه‌فرمی با استفاده از این مؤلفه به‌دست آمده است. جریان با استفاده از این بار محاسبه شده است. در [۱۹] برای ترانزیستورهای نانوتیوب، با آرایش زیاد کانال، پتانسیل در یک‌بعد با در نظر گرفتن وابستگی به تراز شبه‌فرمی محاسبه شده است. بار متحرک کانال با استفاده از تابع توزیع فرمی-دیراک و با استفاده از پتانسیل یک‌بعدی محاسبه شده است. در نهایت جریان کانال بر اساس بار یک‌بعدی به‌دست آمده است.

در [۲۰]، با استفاده از مدل مبتنی بر بار، پتانسیل در راستای یک‌بعدی عمود بر کانال محاسبه شده است که به تغییرات انرژی شبه‌فرمی وابسته است. سپس بار کانال با انتگرال‌گیری از پتانسیل یک‌بعدی در راستای عمود بر کانال محاسبه و با استفاده از قانون گوس، از مقدار بار کانال، چگالی حامل‌های متحرک تعیین شده است. در نهایت، جریان کانال با انتگرال‌گیری از حامل‌های متحرک در طول کانال به‌دست آمده است. در [۲۱]، برای محاسبه بار کانال با استفاده از قانون گوس، فقط مؤلفه یک‌بعدی پتانسیل کانال بلند در راستای طول کانال در نظر گرفته شده است. در حالی که مؤلفه دوبعدی پتانسیل کانال کوتاه نیز در راستای طول کانال تغییرات دارد و بنابراین، بر روی بار کانال اثر خواهد گذاشت که در نظر گرفته نشده است. بار کانال با استفاده از قانون گوس و پتانسیل یک‌بعدی در دو حالت تخلیه و انباشت به‌طور جداگانه محاسبه شده است. در محاسبه بار کانال وابستگی به ولتاژ آستانه وجود دارد که این ولتاژ آستانه به‌صورت مقداری ثابت در نظر گرفته شده است. حال آنکه ولتاژ آستانه خود به بایاس ترانزیستور نیز وابسته است. پتانسیل دوبعدی کانال مستقل از تراز شبه‌فرمی محاسبه شده است. مؤلفه بار دوبعدی در نظر گرفته نشده است و جریان فقط براساس مؤلفه بار یک‌بعدی تعیین شده است.

در [۲۲] از بار متحرک کانال صرف‌نظر شده است. پاسخ پتانسیل دوبعدی به‌صورت مستقل از تراز انرژی شبه‌فرمی بیان و با استفاده از تابع توزیع ماکسول، بار کانال محاسبه شده است. حال آنکه در حضور حامل‌های متحرک طبق معادله پواسون، پتانسیل کانال و در نتیجه، بار کانال به تغییرات پتانسیل شبه‌فرمی وابسته‌اند. در محاسبه جریان، مؤلفه پتانسیل دوبعدی به تراز شبه‌فرمی وابسته نیست و تغییرات تراز شبه‌فرمی به‌صورت بسیار ساده در رابطه جریان وارد شده است. ضمن آن‌که این مدل برای شرایط زیر آستانه محاسبه و شبیه‌سازی شده است. در [۲۳]، جریان برای ترانزیستورهای کانال بلند و کانال کوتاه با استفاده از بار متحرک کانال محاسبه شده است و در محاسبه جریان، قابلیت تحرک مؤثر حامل‌ها وارد شده است. ولی مشابه [۱۸]، برای

می‌گذارد. از این‌رو، در این مقاله ترانزیستور ماسفت دوگیتی متقارن مورد بررسی قرار گرفته است.

در این مقاله، برای یک ترانزیستور ماسفت دوگیتی متقارن با کانال کوتاه با در نظر گرفتن حامل‌های متحرک بار در آلیش کم کانال، نخست، مدل دوبعدی برای پتانسیل کانال به صورت مجموع دو مؤلفه پتانسیل یک‌بعدی کانال بلند و مؤلفه دوبعدی کانال کوتاه در نظر گرفته می‌شود. مؤلفه پتانسیل یک‌بعدی کانال بلند، پاسخ معادله پواسون یک‌بعدی در جهت عمود بر کانال است که در آن اثر حامل‌های متحرک بار یک‌بعدی وارد شده است. مشابه روش [۱۴]، با در نظر گرفتن رابطه وابستگی بار به پتانسیل و با استفاده از معادله پواسون یک‌بعدی، معادله دیفرانسیل جدیدی برای بار یک‌بعدی در کانال به دست می‌آید. با حل این معادله، غلظت بار برای کانال بلند در جهت عمود بر کانال محاسبه می‌شود که این غلظت به مقدار بار مرکز کانال وابسته خواهد بود. بر اساس بار محاسبه شده، پتانسیل یک‌بعدی کانال در جهت عمود بر کانال تعیین خواهد شد. سپس، با استفاده از معادله لاپلاس، مؤلفه دوبعدی پتانسیل کانال کوتاه ناشی از اثرات میدان الکتریکی عرضی محاسبه و بر اساس آن، مؤلفه غلظت بار دوبعدی تعیین می‌شود.

غلظت کلی حامل‌های بار متحرک درون کانال، برابر با مجموع مؤلفه یک‌بعدی غلظت بار کانال بلند و مؤلفه دوبعدی غلظت بار کانال کوتاه است. با توجه به توضیحات بالا، دریافته می‌شود که مؤلفه دوبعدی غلظت بار در جهت عمود بر کانال نیز تغییرات دارد که این تغییرات در تعیین بار وارونه تأثیرگذار خواهد بود و نادیده گرفتن آن سبب کاهش دقت محاسبه مقدار بار وارونه خواهد شد.

در ادامه، برای ولتاژهای بایاس اعمالی به ترانزیستور، با اعمال قانون گوس در زیر گیت در هر مکان در امتداد کانال، معادله‌ای برای غلظت بار مرکزی کانال به دست می‌آید که با حل آن، مقدار بار مرکز کانال و در نتیجه، پتانسیل کانال و غلظت بار وارونه در آن مکان تعیین می‌شود.

در نهایت برای محاسبه جریان کانال، از مدل جریان Pao-Sah استفاده می‌شود که در آن تغییرات بار وارونه نسبت به پتانسیل شبه‌فرمی در طول کانال در نظر گرفته شده است [۲۵]. در محاسبه جریان از تغییرات پتانسیل شبه‌فرمی و از مولفه‌های کوچک جریان در راستای عمود بر کانال صرف‌نظر شده است. همچنین، قابلیت تحرک حامل‌ها ثابت فرض شده است. به دلیل آنکه ابعاد (طول و ضخامت کانال) ترانزیستور دوگیتی مورد بحث بسیار بزرگ‌تر از طول موج دوپروی حامل‌ها است، از اثرات کوانتومی صرف‌نظر شده است. محدودیت‌های کوانتومی برای ضخامت‌های بدنه بزرگ‌تر از ۵ نانومتر و طول‌های کانال بزرگ‌تر از ۲۰ نانومتر اثرات ناچیزی دارند و می‌توان برای این ابعاد، انتقال حامل‌ها را با دقت مناسبی از نفوذ و رانش حامل‌ها در کانال محاسبه کرد [۲۶-۲۹]. در نهایت برای بررسی درستی مدل ارائه شده، نتایج حاصل از مدل پیشنهادی با نتایج حاصل

محاسبه بار متحرک، از تغییرات یک‌بعدی پتانسیل وابسته به تراز شبه‌فرمی استفاده شده است. در [۲۴]، رابطه بار و ولتاژ برای آلیش زیاد کانال به صورت یک‌بعدی در راستای عمود بر کانال با تابع توزیع ماکسول نوشته شده است که در آن وابستگی به تراز شبه‌فرمی وجود دارد. جریان در نواحی تخلیه کامل و جزئی، با انتگرال‌گیری از بار متحرک درون کانال در طول کانال به دست می‌آید. در محاسبه جریان ضرایب برازش منحنی وارد شده‌اند.

در کارهای اشاره شده، برای محاسبه جریان، با استفاده از قانون گوس در هر مکان زیر گیت، بار وارونه با انتگرال‌گیری از غلظت حامل‌ها در امتداد عمود بر کانال در آن مکان محاسبه شده است و از تغییرات غلظت حامل‌ها در امتداد کانال صرف‌نظر شده است. به عبارت دیگر، غلظت حامل‌ها به صورت یک بعدی در جهت عمود بر کانال در نظر گرفته شده است. در صورتی که برای ترانزیستورهای با کانال کوتاه، تغییرات پتانسیل در دو بعد سبب ایجاد تغییرات غلظت حامل‌ها در دو بعد خواهد شد.

غلظت حامل‌های بار در هر نقطه از کانال به پتانسیل الکتریکی و پتانسیل فرمی آن مکان وابسته است. زمانی که قطعه بایاس می‌شود، پتانسیل فرمی به ولتاژ بایاس وابسته خواهد شد که با نام پتانسیل شبه‌فرمی شناخته می‌شود. از آنجا که با اعمال ولتاژ، پتانسیل الکتریکی در امتداد کانال تغییرات غیرخطی دارد، پتانسیل شبه‌فرمی نیز به تغییرات غیرخطی ولتاژ وابسته خواهد شد و در نتیجه، غلظت حامل‌های بار تحت تأثیر این تغییرات غیرخطی قرار خواهد گرفت. به گونه‌ای که غلظت آن‌ها در سمت سورس و سمت درین با یکدیگر متفاوت خواهد بود. در شرایط زیر آستانه که معمولاً از حامل‌های متحرک صرف‌نظر می‌شود، پتانسیل شبه‌فرمی در طول کانال ثابت و برابر صفر فرض می‌شود و فقط در سمت درین برابر ولتاژ درین در نظر گرفته می‌شود [۶، ۸]. در حالی که در شرایط وارونگی (بالای آستانه)، پتانسیل شبه‌فرمی در طول کانال تغییرات دارد که بر روی غلظت حامل‌های کانال نیز تأثیر می‌گذارد. از آنجا که برای محاسبه جریان الکتریکی نیاز است که مقدار بار وارونه در کانال مشخص باشد، می‌توان نتیجه گرفت که در نظر گرفتن حامل‌های متحرک بار و وابستگی آن‌ها به پتانسیل شبه‌فرمی، در محاسبه جریان کانال تأثیرگذار خواهد بود.

از نظر تئوری، ترانزیستورهای دوگیتی می‌توانند به هر دو صورت متقارن یا نامتقارن وجود داشته باشند. ساختارهای متقارن مزایایی دارند که آن‌ها را بیشتر مورد توجه قرار داده است. ترانزیستورهای متقارن با فرآیندهای ساده‌تر و ارزان‌تر ساخته می‌شوند. زیرا به ماسک‌های یکسان و مواد یکسانی برای ساخت گیت‌ها نیاز دارند. پیش‌بینی تغییرات کمیت‌ها در ادوات متقارن آسان‌تر انجام می‌شود. مقادیر ولتاژهای اعمالی، تغییرات دمایی، پخش دما و موارد مشابه در ساختارهای متقارن بهتر و آسان‌تر قابل کنترل است که این کار استفاده از این ترانزیستورها را در مدارات فشرده آسان‌تر و کاربردی‌تر می‌کند و در نهایت طراحی ساده‌تری از مدار مجتمع را در اختیار

حامل‌های بار کانال بلند را به دست دهد و در آن اثر پتانسیل شبه‌فرمی نیز وارد شده باشد. مشابه [۲۰]، برای این منظور، با دو بار مشتق‌گیری مکانی از رابطه (۲) و مرتب‌سازی آن خواهیم داشت:

$$\frac{d^2 \phi_1(x)}{dx^2} = \frac{kT}{qn} \frac{d^2 n}{dx^2} - \frac{kT}{qn^2} \left(\frac{dn}{dx} \right)^2 \quad (3)$$

با جایگذاری رابطه (۳) در رابطه (۱) و مرتب‌سازی اجزاء، معادله دیفرانسیل زیر برای غلظت حامل‌های بار به دست می‌آید:

$$\frac{d^2 n}{dx^2} = \frac{1}{n} \left(\frac{dn}{dx} \right)^2 + \frac{q^2 n^2}{\epsilon_{si} kT} \quad (4)$$

در حالت کلی پاسخ معادله (۴) عبارت است از:

$$n(x) = \frac{\epsilon_{si} kT c_1}{q^2} \cos^{-2} \left(\sqrt{\frac{c_1}{2}} x + c_2 \sqrt{\frac{c_1}{2}} \right) \quad (5)$$

که ضرایب c_1 و c_2 از شرایط مرزی و با استفاده از رابطه (۲) به دست می‌آیند. برای یک قطعه نامتقارن، شرایط مرزی عبارت‌اند از:

$$\begin{cases} \left. \frac{d\phi_1(x)}{dx} \right|_{x=-\frac{t_{si}}{2}} = \frac{\epsilon_{ox}}{\epsilon_{si}} \frac{\phi_1(-t_{si}/2) - V_{GF}}{t_{oxf}} \\ \left. \frac{d\phi_1(x)}{dx} \right|_{x=\frac{t_{si}}{2}} = \frac{\epsilon_{ox}}{\epsilon_{si}} \frac{V_{GB} - \phi_1(t_{si}/2)}{t_{oxb}} \end{cases} \quad (6)$$

که در آن t_{oxf} و t_{oxb} ضخامت اکسیدها و V_{GF} و V_{GB} ولتاژهای اعمالی به گیت‌های جلو و پشت هستند. در این حالت ضرایب c_1 و c_2 به پتانسیل شبه‌فرمی وابسته خواهند شد.

برای یک ساختار ترانزیستور دوگیتی متقارن، مقدار میدان الکتریکی در مرکز کانال ترانزیستور صفر است. یعنی:

$$\left. \frac{d\phi_1(x)}{dx} \right|_{x=0} = 0 \quad (7)$$

با استفاده از رابطه (۲) و رابطه (۷) خواهیم داشت:

$$\frac{dn(x)}{dx} = \frac{n_i kT}{q} e^{\frac{q(\phi_1(x) - \phi_F)}{kT}} \frac{d\phi_1(x)}{dx} \quad (8)$$

و با در نظر گرفتن رابطه (۵) خواهیم داشت:

$$\frac{dn(x)}{dx} = \tan \left(\sqrt{\frac{c_1}{2}} x + \frac{1}{2} c_2 \sqrt{\frac{2\epsilon_{si} kT c_1}{q^2}} \right) \times \frac{2\epsilon_{si} kT c_1}{q^2} \sqrt{\frac{c_1}{2}} \left[1 + \tan^2 \left(\sqrt{\frac{c_1}{2}} x + \frac{1}{2} c_2 \sqrt{\frac{2\epsilon_{si} kT c_1}{q^2}} \right) \right] \quad (9)$$

و در نهایت با ترکیب روابط (۷)، (۸) و (۹) مقدار ضریب c_2 برابر صفر به دست می‌آید.

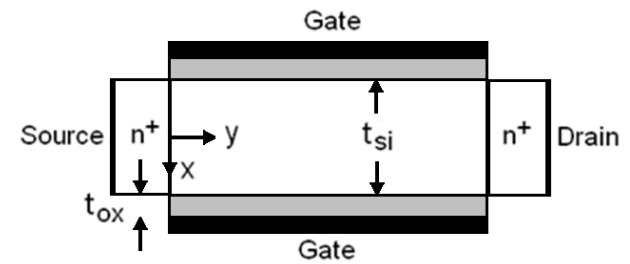
با در نظر گرفتن $c_1 = \frac{n_0 q^2}{\epsilon_{si} kT}$ ، پاسخ رابطه (۴) برای ساختار

متقارن عبارت است از:

از شبیه‌سازی قطعه با نرم‌افزار Atlas [۳۰]، مقایسه شده‌اند و تطبیق خوب بین نتایج، درستی مدل پیشنهادی را نشان می‌دهد.

۲- مدل بار الکتریکی

در شکل ۱، ساختار ترانزیستور دوگیتی متقارن با آلایش کم نشان داده شده است. t_{si} ضخامت کانال و t_{ox} ضخامت لایه اکسید زیر گیت هستند. در اینجا، منظور از متقارن بودن ترانزیستور آن است که گیت‌های جلو و پشت هر دو از یک ماده با تابع کار یکسان تشکیل شده‌اند و بایاس آن‌ها نیز یکسان است.



شکل ۱: ساختار ماسفت دوگیتی متقارن با آلایش کم

پتانسیل دوبعدی کانال، $\phi(x, y)$ ، از مجموع مؤلفه پتانسیل یک‌بعدی کانال بلند $\phi_1(x)$ در جهت عمود بر کانال (جهت x) و مؤلفه تغییرات دوبعدی پتانسیل، $\Delta\phi(x, y)$ ، ناشی از تأثیر بایاس درین و میدان الکتریکی عرضی بر کانال محاسبه می‌شود. مؤلفه کانال بلند $\phi_1(x)$ از حل معادله یک‌بعدی پواسون زیر در حضور حامل‌های متحرک بار به دست می‌آید:

$$\frac{\partial^2 \phi_1(x)}{\partial x^2} = \frac{qn}{\epsilon_{si}} \quad (1)$$

که در آن n غلظت حامل‌های متحرک، q واحد بار الکتریکی و ϵ_{si} ثابت گذردهی نیمه‌هادی هستند. از آنجا که کانال با آلایش کم در نظر گرفته شده است، چگالی حامل‌های متحرک در کانال با تابع توزیع ماکسول - بولتزمان زیر بیان می‌شود:

$$n = n_i e^{\frac{q(\phi - \phi_F)}{kT}} \quad (2)$$

ϕ_F پتانسیل شبه‌فرمی درون کانال است. در یک قطعه کانال بلند، تغییرات پتانسیل شبه‌فرمی در امتداد عمود بر کانال ثابت است و در امتداد طول کانال تغییرات ملایمی دارد. مقدار آن در سمت سورس برابر صفر است و در سمت درین به ولتاژ بایاس درین - سورس می‌رسد [۸]. تغییرات پتانسیل شبه‌فرمی بر غلظت حامل‌های بار درون کانال تأثیر می‌گذارد و طبق رابطه (۲)، این غلظت‌ها در سمت سورس و درین متفاوت خواهند بود. از آنجا که جریان به‌دلیل حامل‌های بار به‌وجود می‌آید، محاسبه غلظت آن‌ها در تعیین میزان جریان کانال اهمیت خواهد داشت. بنابراین، می‌توان معادله پواسون رابطه (۱) را به‌گونه‌ای بازنویسی کرد که معادله جدید، مقدار غلظت

$$\frac{d^2 \gamma(y)}{dy^2} A(x) - \frac{2}{\frac{t_{si}^2}{4} + \frac{t_{si} \epsilon_{si}}{C_{ox}}} \gamma(y) = 0 \quad (18)$$

که در آن

$$A(x) = 1 + \frac{x}{\frac{t_{si}}{2} + \frac{\epsilon_{si}}{C_{ox}}} - \frac{x^2}{4 \frac{t_{si}^2}{4} + \frac{t_{si} \epsilon_{si}}{C_{ox}}} \quad (19)$$

پاسخ معادله رابطه (۱۸) عبارت است از:

$$\gamma(y) = C_1 e^{\frac{y}{\lambda}} + C_2 e^{-\frac{y}{\lambda}} \quad (20)$$

که در آن:

$$\lambda = \sqrt{\left(\frac{t_{si}^2}{8} + \frac{t_{si} \epsilon_{si}}{2C_{ox}} \right) A(x)} \quad (21)$$

با اعمال شرایط مرزی روابط (۱۳) و (۱۴) به رابطه (۱۲)، ضرایب C_1 و C_2 به صورت زیر به دست می‌آیند:

$$C_1 = \frac{V_{DS} + (1 - e^{-L/\lambda}) [V_{bi} - \varphi_1(x)]}{2A(x) \sinh(L/\lambda)} \quad (22)$$

$$C_2 = -\frac{V_{DS} + (1 - e^{L/\lambda}) [V_{bi} - \varphi_1(x)]}{2A(x) \sinh(L/\lambda)} \quad (23)$$

همان گونه که در روابط (۲۲) و (۲۳) مشخص است، ضرایب C_1 و C_2 بر اساس $\varphi_1(x)$ به دست می‌آیند که $\varphi_1(x)$ نیز طبق رابطه (۱۱) به پتانسیل شبه‌فرمی φ_F وابسته است. بنابراین مؤلفه دوبعدی پتانسیل، یعنی $\Delta\varphi(x, y)$ نیز خود به پتانسیل شبه‌فرمی وابسته خواهد شد. در نهایت، پاسخ دوبعدی پتانسیل الکتریکی درون کانال از مجموع رابطه (۱۱) و رابطه (۱۲) برابر است با:

$$\varphi(x, y) = \varphi_F + A(x) \left\{ C_1 e^{\frac{y}{\lambda}} + C_2 e^{-\frac{y}{\lambda}} \right\} + \frac{kT}{q} \ln \left\{ \frac{n_0}{n_i} \cos^{-2} \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \right\} \quad (24)$$

با جایگذاری ضرایب C_1 و C_2 در رابطه (۲۴) و مرتب‌سازی آن خواهیم داشت:

$$\varphi(x, y) = \varphi_F + M(y) V_{DS} + N(y) V_{bi} + N(y) \varphi_F + [1 + N(y)] \frac{kT}{q} \ln \left\{ \frac{n_0}{n_i} \cos^{-2} \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \right\} \quad (25)$$

که در آن:

$$M(y) = \frac{\sinh(y/\lambda)}{\sinh(L/\lambda)} \quad (26)$$

$$N(y) = \frac{\sinh(y/\lambda) - \sinh[(L-y)/\lambda]}{\sinh(L/\lambda)}$$

در این صورت مؤلفه کانال کوتاه غلظت بار دوبعدی کانال از رابطه زیر به دست می‌آید:

$$n(x) = n_0 \cos^{-2} \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \quad (10)$$

که در آن n_0 برابر با غلظت حامل‌ها در مرکز کانال است. رابطه (۱۰) مؤلفه کانال بلند غلظت حامل‌های متحرک بار را در جهت x در ترانزیستور دوگیتی کانال بلند بیان می‌کند. با جایگذاری رابطه (۱۰) در رابطه (۲) و مرتب‌سازی بر اساس پتانسیل کانال، مؤلفه پتانسیل کانال بلند $\varphi_1(x)$ به صورت زیر محاسبه می‌شود:

$$\varphi_1(x) = \varphi_F + \frac{kT}{q} \ln \left\{ \frac{n_0}{n_i} \cos^{-2} \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \right\} \quad (11)$$

همان گونه که از رابطه (۱۱) دریافته می‌شود، پتانسیل در امتداد عمود بر کانال به پتانسیل شبه‌فرمی و به چگالی حامل‌ها در مرکز ترانزیستور وابسته است.

همان گونه که پیش‌تر اشاره شد، در ادوات کانال کوتاه، میدان الکتریکی عرضی سبب ایجاد تغییرات پتانسیل دوبعدی می‌شود. این تغییرات دوبعدی پتانسیل بر روی غلظت حامل‌های متحرک بار تأثیر خواهد گذاشت. بنابراین، لازم است تغییرات دو بعدی پتانسیل، یعنی $\Delta\varphi(x, y)$ نیز در نظر گرفته شود. $\Delta\varphi(x, y)$ از پاسخ معادله دوبعدی لاپلاس در کانال ترانزیستور تعیین می‌شود. از آنجا که قطعه متقارن در نظر گرفته شده است، $\Delta\varphi(x, y)$ را می‌توان به شکل تقریب سهمی زیر در نظر گرفت [۳، ۶]:

$$\Delta\varphi(x, y) = \alpha(y)x^2 + \beta(y)x + \gamma(y) \quad (12)$$

که در آن α ، β و γ ضرایب مجهول وابسته به طول کانال هستند و بر اساس شرایط مرزی زیر تعیین می‌شوند:

$$\Delta\varphi(x, 0) = V_{bi} - \varphi_1(x) \quad (13)$$

$$\Delta\varphi(x, L) = V_{bi} + V_{DS} - \varphi_1(x) \quad (14)$$

$$\left. \frac{d\Delta\varphi(x, y)}{dx} \right|_{x=-\frac{t_{si}}{2}} = \frac{\epsilon_{ox}}{\epsilon_{si}} \frac{\Delta\varphi(-t_{si}/2, y)}{t_{ox}} \quad (15)$$

$$\left. \frac{d\Delta\varphi(x, y)}{dx} \right|_{x=\frac{t_{si}}{2}} = -\frac{\epsilon_{ox}}{\epsilon_{si}} \frac{\Delta\varphi(t_{si}/2, y)}{t_{ox}} \quad (16)$$

که در این روابط، V_{bi} پتانسیل درونی پیوندهای سورس/کانال و درین/کانال و V_{DS} بایاس درین هستند. با اعمال شرایط مرزی رابطه (۱۵) و رابطه (۱۶) به رابطه (۱۲)، ضرایب α و β بر اساس γ به صورت زیر به دست می‌آیند:

$$\alpha(y) = \frac{-\gamma(y)}{\frac{t_{si}^2}{4} + \frac{t_{si} \epsilon_{si}}{C_{ox}}}, \quad \beta(y) = \frac{-\gamma(y)}{\frac{t_{si}}{2} + \frac{\epsilon_{si}}{C_{ox}}} \quad (17)$$

که در آن $C_{ox} = \epsilon_{ox}/t_{ox}$ ، خازن اکسید گیت در واحد سطح است. با جایگذاری α و β در رابطه (۱۲) و اعمال نتیجه حاصل به معادله لاپلاس، معادله دیفرانسیل زیر برای γ حاصل می‌شود:

الکتریکی ترانزیستور را به دست آورد. Q_{in} نصف بار وارونه کانال و برابر است با:

$$Q_{in} = q \int_0^{t_{si}/2} n(x, y) dx$$

$$= q n_i e^{\frac{q}{kT}(MV_{DS} + NV_{bi} + N\phi_F)} \left(\frac{n_0}{n_i}\right)^{1+N}$$

$$\times \int_0^{t_{si}/2} \left[\cos \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \right]^{-2(1+N)} dx \quad (30)$$

در محاسبه بار رابطه (29)، انتگرال به شکل کلی $\int \cos^{-b}(ax) dx$ در نظر گرفته می شود که در آن:

$$a = \sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}}, \quad b = 2(1+N) \quad (31)$$

و مقدار آن برابر است با:

$$\int \cos^{-b}(ax) dx = \frac{\cos^{1-b}(ax)}{a(b-1)} \times {}_2F_1\left(\frac{1}{2}; \frac{1-b}{2}; \frac{3-b}{2}; \cos^2(ax)\right) \quad (32)$$

که در آن ${}_2F_1$ تابع فوق هندسی است و مقدار آن برابر است با:

$${}_2F_1(m, n, p, k) = \sum_{j=0}^{\infty} \frac{(m)_j (n)_j}{(p)_j} \frac{z^j}{j!} \quad (33)$$

و $(a)_j$ نماد Pochhammer است. در ساختار مورد نظر، $k = \cos^2(ax)$ است. از آنجا که $k \leq 1$ و فقط در مرکز قطعه $k = 1$ خواهد بود، می توان از جملات مرتبه بالاتر تابع فوق هندسی صرف نظر کرد و فقط دو جمله اول آن را در نظر گرفت. در نهایت، مقدار بار وارونه رابطه (30) برابر است با:

$$Q_{in} = k_1 e^{\frac{q}{kT}(MV_{DS} + NV_{bi} + N\phi_F)} H(n_0) \quad (34)$$

که در آن:

$$k_1 = \frac{\sqrt{2\epsilon_{si} kT}}{(1+2N)n_i^N}$$

$$H(n_0) = n_0^{(0.5+N)} \times \left\{ \left(\cos \sqrt{\frac{q^2 t_{si}^2 n_0}{8\epsilon_{si} kT}} \right)^{-(1+2N)} \right.$$

$$\left. - \frac{1-6N}{2-4N} - \frac{1+2N}{2-4N} \left(\cos \sqrt{\frac{q^2 t_{si}^2 n_0}{8\epsilon_{si} kT}} \right)^{1-2N} \right\} \quad (35)$$

پتانسیل سطحی در زیر گیت طبق رابطه (25) عبارت است از:

$$\phi_S = \phi_F + M_{11}V_{DS} + N_{11}V_{bi} + N_{11}\phi_F$$

$$+ (1+N_{11}) \frac{kT}{q} \ln \left\{ \frac{n_0}{n_i} \cos^{-2} \left(\sqrt{\frac{q^2 n_0 t_{si}^2}{8\epsilon_{si} kT}} \right) \right\} \quad (36)$$

که در آن M_{11} و N_{11} مقادیر M و N در سطح $(x = t_{si}/2)$ هستند.

$$n(x, y) = n_i e^{\frac{q}{kT}[\phi(x, y) - \phi_F]}$$

$$= n_i e^{\frac{q}{kT}(MV_{DS} + NV_{bi} + \phi_F)}$$

$$\times \left\{ \frac{n_0}{n_i} \cos^{-2} \left(\sqrt{\frac{q^2 n_0}{2\epsilon_{si} kT}} x \right) \right\}^{1+N} \quad (27)$$

با مقایسه مؤلفه غلظت بار یک بعدی رابطه (10) با مؤلفه غلظت بار دوبعدی رابطه (27) دریافته می شود که در ادوات کانال کوتاه، مؤلفه دوبعدی پتانسیل الکتریکی ناشی از میدان الکتریکی عرضی، مؤلفه غلظت دوبعدی حامل های بار را در کانال ایجاد می کند که در غلظت نهایی آن ها تأثیرگذار خواهد بود. بنابراین لازم است در ادوات کانال کوتاه، برای محاسبه بار کانال، اثر مؤلفه پتانسیل دوبعدی ناشی از میدان الکتریکی عرضی نیز در نظر گرفته شود. در رابطه (27)، غلظت حامل ها در مرکز کانال ترانزیستور، یعنی n_0 ، مجهول است که در ادامه محاسبه خواهد شد.

۳- مدل جریان

با استفاده از مدل Pao-Sah، جریان الکتریکی برای ترانزیستور از رابطه زیر به دست می آید [25]:

$$I_{DS} = \mu \frac{W}{L} \int_0^{V_{DS}} Q_{in}(\phi_F) d\phi_F$$

$$= \mu \frac{W}{L} \int_{n_{0S}}^{n_{0D}} Q_{in}(n_0) \frac{d\phi_F}{dn_0} dn_0 \quad (28)$$

که در آن n_{0D} و n_{0S} به ترتیب غلظت حامل های بار مرکز کانال در سورس و درین هستند. μ قابلیت تحرک حامل ها است که ثابت فرض می شود. W عرض کانال و Q_{in} بار وارونگی کانال هستند. در محاسبه جریان از تغییرات ناچیز پتانسیل شبه فرمی و مؤلفه جریان ناشی از آن در امتداد عمود بر کانال صرف نظر می شود.

برای محاسبه جریان، ابتدا، لازم است تا بار وارونه در هر مکان در طول کانال (در امتداد محور y) محاسبه شود. بار کانال به پتانسیل شبه فرمی وابسته است که در طول کانال از سورس تا درین تغییر می کند. پتانسیل شبه فرمی نیز با n_0 در ارتباط است. بنابراین، اولین گام در محاسبه جریان، محاسبه n_0 و تغییرات آن در طول کانال خواهد بود. با اعمال قانون گوس در سطح گیت، داریم:

$$V_{GS} - \phi_m - \phi_S = \frac{Q_{in}}{C_{ox}} \quad (29)$$

که ϕ_m تفاوت بین تابع کار گیت و کانال ترانزیستور، V_{GS} ولتاژ اعمالی به گیت و ϕ_S پتانسیل سطحی در زیر گیت هستند. با جایگذاری پتانسیل سطحی و مقدار بار وارونه برای ولتاژهای بایاس گیت و درین مشخص، مقدار n_0 از رابطه (29) برای آن ولتاژهای بایاس محاسبه می شود و با داشتن آن می توان دیگر کمیت های

که در آن:

$$\eta = \frac{C_{ox} kT (1+N_{11})(1+N \varphi_F) \beta}{q} \quad (42)$$

$$\kappa = \frac{C_{ox} kT (1+N_{11})(1+N \varphi_F)}{q_0}$$

ضریب η در رابطه (۴۱) از آنجا ناشی می‌شود که رابطه (۳۰)، نصف بار وارونه کانال را محاسبه می‌کند. انتگرال رابطه (۴۱) به صورت عددی در طول کانال از سورس تا درین محاسبه می‌شود و جریان کانال را در اختیار می‌گذارد.

۴- نتایج و تحلیل

برای بررسی مدل تحلیلی پیشنهادشده، ترانزیستور ماسفت دوگیتی شکل ۱ با پارامترهای جدول ۱ در نظر گرفته شده است. کانال از جنس Si و با آلاینش کم و اکسیدهای زیر گیت از جنس SiO₂ هستند. از آنجا که مدل پیشنهادی ارائه شده در شرایط غیرکوانتومی مورد بررسی قرار می‌گیرد، طبق بحث بیان شده در بخش مقدمه، مقادیر طول و ضخامت کانال، به ترتیب بزرگ‌تر از ۲۰ nm و ۵ nm انتخاب می‌شوند تا شرایط غیرکوانتومی برقرار باشد.

همچنین برای بررسی درستی مدل پیشنهادی، ترانزیستور مورد نظر با نرم‌افزار Atlas شبیه‌سازی شده است. برای شبیه‌سازی با نرم‌افزار، شرایط غیرکوانتومی و کلاسیک در نظر گرفته شده و از تونل‌زنی بین‌باندی صرف‌نظر شده است. همچنین، به دلیل آلاینش کم کانال، از باریک شدن شکاف باند، یونیزاسیون برخوردی و باز ترکیب حامل‌ها صرف‌نظر می‌شود. برای حامل‌های کانال، مدل توزیع آماری فرمی-دیراک استفاده می‌شود. برای انجام شبیه‌سازی، ماژول S-Pisces راه‌اندازی شده است که یک شبیه‌ساز دوبعدی توانمند برای تکنولوژی ادوات سیلیکانی است و معادلات Drift-Diffusion و Energy-Balance Transport را با هم در نظر می‌گیرد. حل عددی معادلات مذکور با روش Newton-Gummel انجام می‌شود.

جدول ۱: پارامترهای ترانزیستور شکل ۱

مقدار	پارامتر
4.8 eV	تابع کار گیت
30 nm	L
2 nm	t_{ox}
10 nm	t_{si}
300 cm ² /VS	قابلیت تحرک
10 ²⁰ cm ⁻³	آلاینش اتصالات سورس/درین
10 ¹⁵ cm ⁻³	آلاینش کانال

بر طبق قانون گوس رابطه (۲۹)، میدان الکتریکی در هر نقطه در امتداد طول کانال (محور y)، ناشی از بایاس درین و بایاس گیت خواهد بود. طبق رابطه (۳۴) و رابطه (۳۶)، پتانسیل سطحی و بار وارونه نیز به بایاس V_{DS} ، V_{bi} و پتانسیل شبه‌فرمی مرتبط هستند. بنابراین، در هر نقطه از کانال در امتداد محور y ، بار مرکز کانال یعنی n_0 به پتانسیل شبه‌فرمی، ولتاژ V_{DS} و V_{bi} وابسته خواهد شد. رابطه (۲۹)، یک عبارت فرم بسته از غلظت حامل‌های بار در مرکز کانال به دست می‌دهد.

برای یک ساختار ترانزیستور و V_{DS} و V_{GS} مشخص، از حل معادله (۲۹)، مقدار n_0 به صورت تابعی از φ_F محاسبه می‌شود. در طول کانال، سطح شبه‌فرمی از $\varphi_F = 0$ در سورس تا $\varphi_F = V_{DS}$ درین تغییر می‌کند که بر روی n_0 نیز تأثیر می‌گذارد. وابستگی $n_0(y)$ و $\varphi_F(y)$ با استفاده از پیوستگی جریان مشخص می‌شود. برای محاسبه جریان طبق رابطه (۲۸) باید $\frac{d\varphi_F}{dn_0}$ محاسبه شود. برای این محاسبه از رابطه (۲۹) نسبت به n_0 مشتق گرفته می‌شود:

$$\frac{1}{C_{ox}} \frac{dQ_{in}}{dn_0} + \frac{d\varphi_s}{dn_0} = 0 \quad (37)$$

بسط جمله نمایی وابسته به φ_F در رابطه (۳۴) و در نظر گرفتن دو جمله مرتبه اول بسط، نتیجه می‌دهد:

$$Q_{in} \approx k_1 e^{\frac{q}{kT}(MV_{DS} + NV_{bi})} H(n_0) + Nk_1 e^{\frac{q}{kT}(MV_{DS} + NV_{bi})} H(n_0) \varphi_F \quad (38)$$

با محاسبه مشتق رابطه (۳۷) و مرتب کردن آن، مقدار $\frac{d\varphi_F}{dn_0}$ برابر

است با:

$$\frac{d\varphi_F}{dn_0} = \frac{-\alpha(1+N \varphi_F)}{C_{ox} (1+N_{11}) + N \alpha H(n_0)} \frac{dH(n_0)}{dn_0} - \frac{C_{ox} kT (1+N_{11}) \beta}{q \sqrt{n_0}} \operatorname{tg}(\beta \sqrt{n_0}) - \frac{C_{ox} kT (1+N_{11})}{q n_0} \quad (39)$$

که در آن:

$$\alpha = k_1 e^{\frac{q}{kT}(MV_{DS} + NV_{bi})} \quad (40)$$

$$\beta = \sqrt{\frac{q^2 t_{si}^2}{8C_{ox} kT}}$$

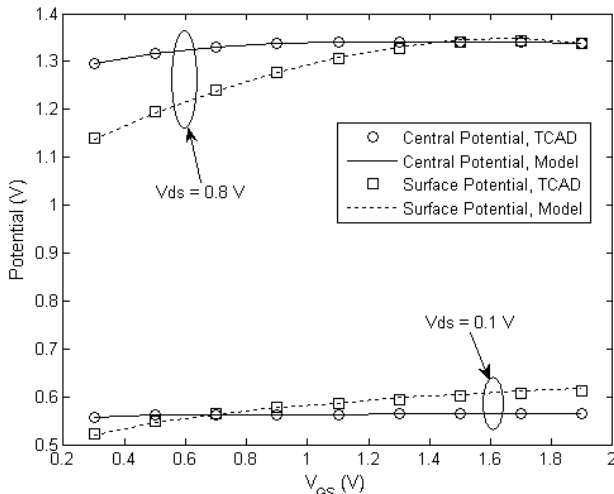
و بر طبق رابطه (۲۸)، مقدار جریان برابر است با:

$$I_{DS} = 2\mu \frac{W}{L} \int_{n_{os}}^{n_{op}} Q_{in}(n_0) \frac{d\varphi_F}{dn_0} dn_0 = \mu \frac{W}{L} \int_{n_{os}}^{n_{op}} \left[\frac{-\alpha^2 (1+N \varphi_F)^2 H(n_0)}{C_{ox} (1+N_{11}) + N \alpha H(n_0)} \frac{dH(n_0)}{dn_0} - \eta \frac{H(n_0)}{\sqrt{n_0}} \operatorname{tg}(\beta \sqrt{n_0}) - \kappa \frac{H(n_0)}{n_0} \right] dn_0 \quad (41)$$

(یعنی در $x = \pm 5 \text{ nm}$) وجود دارد که خطای آن در بیشترین حالت حدود ۷٪ است. به طوری که در $V_{GS} = 0.5 \text{ V}$ در لبه سطح، چگالی حامل‌های بار با استفاده از نرم‌افزار برابر $1.62 \times 10^{18} \text{ cm}^{-3}$ و با استفاده از مدل پیشنهادی برابر $1.75 \times 10^{18} \text{ cm}^{-3}$ به دست می‌آید. درون کانال، این اختلاف به مراتب کوچک‌تر است. این اختلاف محدود شدن حامل‌ها در سطح (Carrier Confinement) به وجود می‌آید. این محدودیت در ابعاد کوانتومی (کانال با طول کمتر از ۲۰ nm) کاملاً مشهود است که به دلیل گسسته شدن ترازهای انرژی و بروز اثرات کوانتومی ایجاد می‌شود و لازم است که در آن ابعاد، محدودیت حامل‌ها در نظر گرفته شود. با توجه به آن که در این مقاله، ترانزیستور با ابعاد بزرگ‌تر از ابعاد کوانتومی و در ابعاد کلاسیک در نظر گرفته شده است، از محدودیت حامل‌ها صرف‌نظر شده است و مدل پیشنهادی در مجموع دقت قابل قبولی خواهد داشت.

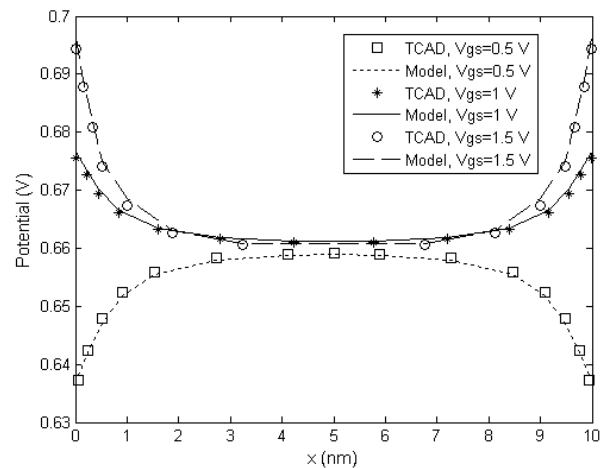
در شکل ۴ تغییرات پتانسیل سطحی و مرکزی نسبت به ولتاژ گیت نشان داده شده است. طبق شکل، با افزایش ولتاژ گیت، با ورود قطعه به ناحیه وارونگی، خم‌شدگی در نمودار پتانسیل سطحی به آرامی به اشباع می‌رسد که رفتاری مشابه ماسفت Bulk خواهد داشت. همچنین با مقایسه نمودار پتانسیل سطحی و پتانسیل مرکزی دریافت می‌شود که با افزایش ولتاژ گیت، پتانسیل مرکزی تغییرات کمی دارد و تقریباً می‌توان آن را برای یک ولتاژ درین مشخص، ثابت در نظر گرفت. در صورتی که با افزایش ولتاژ گیت، پتانسیل سطحی نیز افزایش می‌یابد. این مسئله به دلیل ورود کانال به وارونگی شدید با افزایش ولتاژ گیت است. به گونه‌ای که افزایش ولتاژ گیت، سبب افزایش چگالی حامل‌های بار در سطح و در نتیجه، افزایش پتانسیل سطحی خواهد شد. حال آنکه چگالی حامل‌های بار در مرکز کانال تقریباً ثابت است که سبب می‌شود پتانسیل مرکزی با تغییر ولتاژ گیت تقریباً ثابت باقی بماند.

از سوی دیگر، طبق شکل ۴، در یک ولتاژ گیت مشخص، نمودار پتانسیل سطحی نسبت به نمودار پتانسیل مرکزی جابجا می‌شود. در این ولتاژ گیت خاص، وارونگی کانال ترانزیستور آغاز می‌شود.

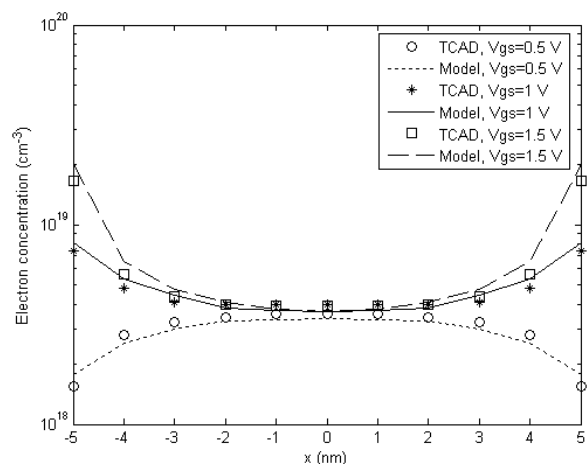


شکل ۴: تغییرات پتانسیل سطحی و مرکزی نسبت به ولتاژ گیت

تغییرات پتانسیل در جهت عمود بر کانال در لبه درین به‌ازای ولتاژهای گیت مختلف و $V_{DS} = 1 \text{ V}$ در شکل ۲ نشان داده شده است. همان‌گونه که از شکل مشخص است، در شرایط ولتاژ پایین گیت یا ناحیه زیرآستانه ($V_{DS} = 0.5 \text{ V}$)، وارونگی چندانی در کانال اتفاق نمی‌افتد و پتانسیل در مرکز کانال بیشتر از پتانسیل در سطح گیت خواهد بود. با افزایش ولتاژ گیت، قطعه به وارونگی شدید وارد می‌شود که این مسئله سبب می‌شود پتانسیل کانال در سطح گیت بیشتر از مقدار آن در مرکز کانال باشد. طبق شکل ۳، همین مسئله بر روی غلظت حامل‌ها نیز تأثیر می‌گذارد. به گونه‌ای که در شرایط بالای آستانه و ولتاژ گیت زیاد، وارونگی شدید اتفاق می‌افتد و غلظت حامل‌ها در سطح چند برابر غلظت آن‌ها در مرکز کانال می‌شود. در این شرایط، ترانزیستور ماسفت دوگیتی مانند یک ماسفت معمولی (Bulk) رفتار می‌کند و غلظت بار سطحی بر غلظت بار وارونه در مرکز کانال غلبه خواهد کرد.



شکل ۲: پتانسیل عمودی در لبه درین، $V_{DS} = 0.1 \text{ V}$



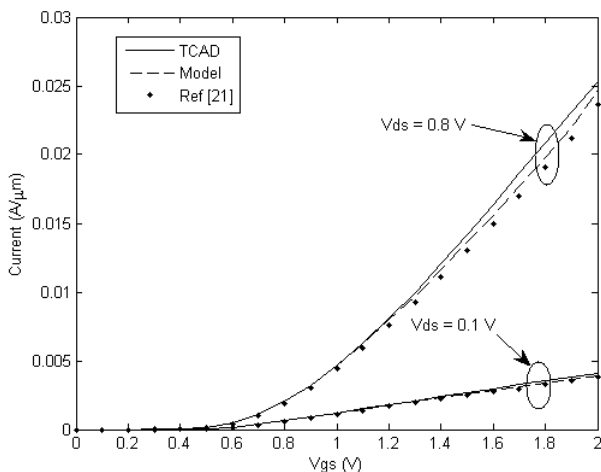
شکل ۳: تغییرات چگالی حامل‌های بار در جهت عمود بر کانال در لبه درین، $V_{DS} = 0.1 \text{ V}$

در شکل ۳ بیشترین اختلاف بین نتایج حاصل از مدل و نتایج شبیه‌سازی با نرم‌افزار در لبه‌های دو سطح بالا و پایین ترانزیستور

افزایش می‌یابد و جریان رانشی زیاد خواهد شد. در مجموع می‌توان نتیجه گرفت که تأثیر ولتاژ گیت در تعیین جریان کانال به دلیل اثر مستقیم روی غلظت حامل‌های وارونه، قابل‌ملاحظه خواهد بود. از سوی دیگر تأثیر ولتاژ درین بر روی غلظت حامل‌های وارونه نیز اثر دارد که این مسئله در رابطه (۳۰) نیز قابل‌مشاهده است و درستی رفتار مدل پیشنهادی را تأیید می‌کند.

در شکل ۶، برای ولتاژهای گیت کوچک، بین نتایج مدل و نتایج شبیه‌سازی با نرم‌افزار تطبیق خوبی وجود دارد. با افزایش ولتاژ درین و به‌ویژه برای ولتاژهای گیت بزرگ، بین نتایج مدل و نتایج شبیه‌سازی اختلاف به‌وجود می‌آید. خطای این اختلاف در بیشترین مقدار حدود ۶٪ است که دقت مناسب مدل‌سازی را نشان می‌دهد. به‌گونه‌ای که برای $V_{GS} = 1V$ و $V_{DS} = 1.45V$ مقدار جریان حاصل از مدل ۶/۰۵ mA و مقدار جریان حاصل از نرم‌افزار ۵/۶۸ mA است. این اختلاف به دلیل آن است که با اعمال ولتاژهای بزرگ‌تر، به‌ویژه ولتاژ درین بزرگ‌تر، قابلیت تحرک حامل‌ها وابستگی زیادی به میدان الکتریکی کانال پیدا می‌کند و دیگر رابطه بین میدان الکتریکی و سرعت حرکت حامل‌ها خطی نخواهد بود. در صورتی که ابعاد ترانزیستور در محدوده ابعاد کوانتومی باشد، دیگر نمی‌توان قابلیت تحرک را ثابت فرض کرد. با توجه به آن که در این مقاله، ترانزیستور با ابعاد بزرگ‌تر از ابعاد کوانتومی و در ابعاد کلاسیک در نظر گرفته شده است، قابلیت تحرک حامل‌ها ثابت فرض شده است که تطبیق مناسبی برای ابعاد کلاسیک نشان می‌دهد.

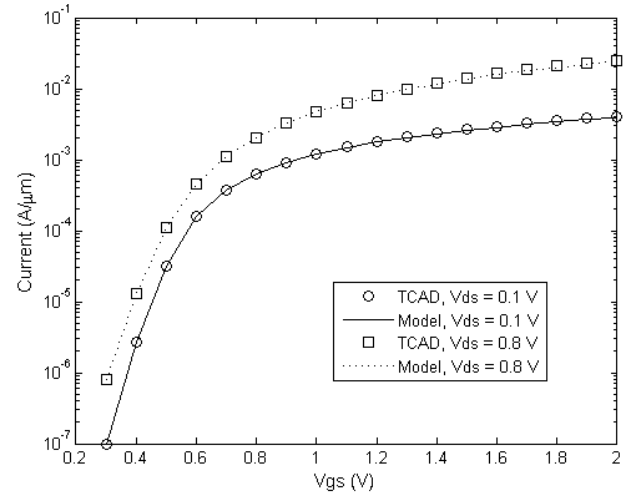
همچنین، برای مقایسه نتایج مدل پیشنهادی با نتایج موجود در برخی مراجع، مدل جریان در [۲۱] بر روی ترانزیستور اعمال شده است و نتایج مقایسه در شکل ۷ نشان داده شده است.



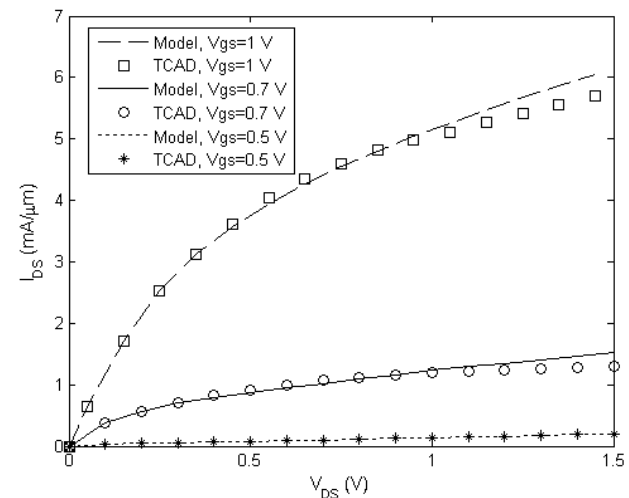
شکل ۷: تغییرات جریان کانال به‌ازای ولتاژهای گیت گوناگون برای مدل پیشنهادی و روش [۲۱]

همان‌گونه که از شکل ۷ مشخص است، تطبیق مناسبی بین نتایج مدل پیشنهادی و روش [۲۱] وجود دارد که درستی مدل پیشنهادی را تأیید می‌کند. در حقیقت مدل پیشنهادی از روش ساده‌تر و با تقریب

شکل ۵ تغییرات جریان کانال را نسبت به ولتاژ گیت نشان می‌دهد. با توجه به شکل، ولتاژ آستانه حدود ۰/۷ V قابل تخمین است. در شکل ۶ نیز تغییرات جریان کانال نسبت به ولتاژ درین نشان داده شده است. تطبیق مناسب بین نتایج حاصل از مدل پیشنهادی و نتایج حاصل از نرم‌افزار، نشان می‌دهد که مدل پیشنهادی از نظر فیزیکی معتبر است.



شکل ۵: تغییرات جریان کانال به‌ازای ولتاژهای گیت گوناگون



شکل ۶: تغییرات جریان کانال به‌ازای ولتاژهای درین گوناگون

همان‌گونه که در هر دو شکل ۵ و ۶ مشخص است، برای ولتاژهای گیت کوچک، کانال در شرایط وارونگی کم قرار می‌گیرد و مقدار غلظت حامل‌های وارونه کوچک است. در نتیجه مقدار جریان کانال نیز کوچک خواهد بود. برای مثال در شکل ۵، به‌ازای $V_{GS} = 0.5V$ ، با در نظر گرفتن غلظت حامل‌های بار در شکل ۳، ترانزیستور هنوز در شرایط زیر آستانه است و وارد ناحیه وارونگی نشده است. بنابراین، جریان کانال بسیار کوچک و تقریباً در حدود ۰/۱ mA است. در این حالت افزایش ولتاژ درین نیز تأثیر چندانی در افزایش جریان کانال نخواهد داشت. در حالی که پس از افزایش ولتاژ گیت و افزایش چگالی حامل‌های بار وارونه، با افزایش ولتاژ درین سرعت حرکت حامل‌ها

بار محاسبه شده به مقدار بار مرکزی و پتانسیل شبه فرمی در مرکز کانال وابسته است. با استفاده از این غلظت حامل‌های بار کانال بلند، پتانسیل در امتداد عمود بر کانال محاسبه شد. سپس، با در نظر گرفتن اثر میدان الکتریکی عرضی برای ترانزیستور کانال کوتاه، مؤلفه دوبعدی تغییرات پتانسیل و مؤلفه دوبعدی تغییرات غلظت حامل‌های بار محاسبه شد. نشان داده شد که مؤلفه دوبعدی غلظت حامل‌های بار در جهت عمود بر کانال تغییرات دارد که لازم است این مؤلفه در محاسبه جریان ادوات کانال کوتاه در نظر گرفته شود. با استفاده از غلظت کلی حامل بار به دست آمده، مقدار بار وارونه کانال در هر نقطه در امتداد طول کانال محاسبه شد. در ادامه با استفاده از قانون گوس، مقدار بار مرکز کانال و وابستگی آن به پتانسیل شبه فرمی برای هر نقطه در طول کانال محاسبه شد. در نهایت با استفاده از مدل جریان Pa-Sah، مقدار جریان الکتریکی کانال ترانزیستور با استفاده از بار وارونه تعیین شد.

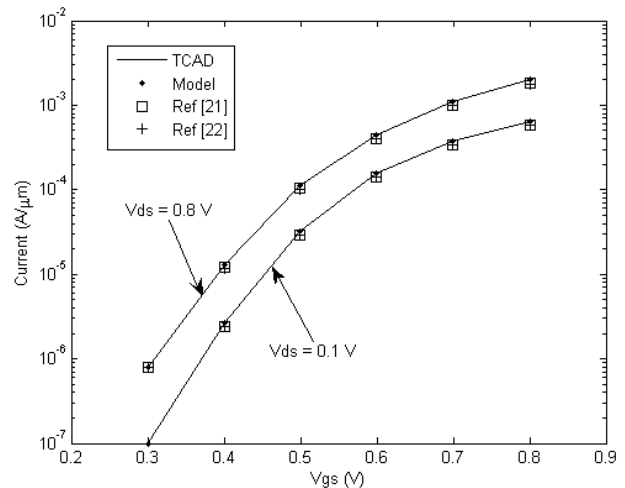
برخلاف مدل‌های موجود که در محاسبه بار وارونه، فقط مؤلفه تغییرات غلظت حامل‌های بار کانال بلند در امتداد عمود بر کانال را در نظر می‌گیرند، در روش پیشنهادی، مؤلفه دوبعدی کانال کوتاه غلظت بار نیز در نظر گرفته شده است که در محاسبه بار وارونه و جریان نهایی ترانزیستور تأثیرگذار خواهد بود. تطبیق مناسب بین نتایج حاصل از مدل و نتایج شبیه‌سازی نرم‌افزار، دقت مناسب مدل پیشنهادی را نشان می‌دهد.

مراجع

- [۱] پرویز امیری، محمود صیفوری، بابک آفرین و آوا هدایتی‌پور، «طراحی پیش تقویت‌کننده RGC کم نویز مدار مجتمع CMOS با پهنای باند ۲۰ GHz و بهره ۶۰ dBQ»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۲، صفحه ۲۳-۱۵، تابستان ۹۵.
- [۲] اکرم امیری و سیروس طوفان، «مبدل زمان به دیجیتال رزولوشن بالا و توان مصرفی کم مبتنی بر اسیلاتور حلقوی چند مسیره»، مجله مهندسی برق دانشگاه تبریز، دوره ۴۶، شماره ۳، صفحه ۵۰-۴۵، پاییز ۹۵.
- [3] A. Tsormpatzoglou, C.A. Dimitriadis, R. Clerc, Q. Rafhay, G. Pananakakis and G. Ghibaudo, "Semi-analytical modeling of short-channel effects in Si and Ge symmetrical double-gate MOSFETs," IEEE Trans. Electron Devices, vol. 54, no. 8, pp. 1943-1952, 2007.
- [4] I. Ferain, C.A. Colinge and J. Coling, "Multigate transistors as the future of classical metal-oxide-semiconductor field effect transistors," Nature, vol. 479, pp. 310-316, 2011.
- [5] P. Razavi and A.A. Orouji, "Dual material gate oxide stack symmetric double gate MOSFET: Improving short channel effects of nanoscale double gate MOSFET," International Biennial Baltic Electronics Conference, pp. 83-86, Tallinn, Estonia, October 6-8, 2008.
- [6] S. Mohammadi, A. Afzali-Kusha and S. Mohammadi, "Compact modeling of short-channel effects in symmetric and asymmetric 3-T/4-T double gate MOSFETs," Microelectronics Reliability, vol. 51, pp. 543-549, 2011.

کمتری به نتایج قابل قبول دست یافته است. از سوی دیگر، همان گونه که در بخش مقدمه بیان شد، در [۲۱] برای محاسبه بار کانال با استفاده از قانون گوس، فقط مؤلفه یک‌بعدی پتانسیل کانال بلند در راستای طول کانال در نظر گرفته شده است. در حالی که مؤلفه دوبعدی پتانسیل کانال کوتاه نیز در راستای طول کانال تغییرات دارد و بنابراین، بر روی بار کانال اثر خواهد گذاشت که در نظر گرفته نشده است. حال آنکه در مدل پیشنهادی تغییرات بار دوبعدی نیز در نظر گرفته شده است. در شرایط بالای آستانه، تغییرات پتانسیل دوبعدی و بار ناشی از آن، در پتانسیل و بار کلی کانال تأثیر بیشتری دارند. از این‌رو، نتایج جریان مدل [۲۱] اندکی کوچک‌تر از مدل پیشنهادی هستند.

در شکل ۸، جریان حاصل از مدل پیشنهادی با جریان حاصل از مدل بیان شده در [۲۱] و [۲۲] برای شرایط زیرآستانه نشان داده شده است.



شکل ۸: تغییرات جریان کانال به‌ازای ولتاژهای گیت گوناگون در شرایط زیر آستانه برای مدل پیشنهادی و روش [۲۱] و [۲۲]

در شرایط زیرآستانه نیز مدل پیشنهادی پاسخ مناسبی دارد که درستی آن را تأیید می‌کند. در شرایط زیر آستانه، تغییرات پتانسیل دوبعدی و در نتیجه بار دوبعدی ناشی از آن اثر کمتری بر روی پتانسیل و بار کلی کانال دارند. بنابراین علیرغم آنکه مدل‌های [۲۱] و [۲۲] تغییرات دوبعدی پتانسیل را در نظر نگرفته‌اند، نتایج مدل پیشنهادی و این مدل‌ها بسیار به هم نزدیک است و اختلاف بسیار کوچکی دارد.

۵- نتیجه‌گیری

در این مقاله، برای ترانزیستور ماسفت دوگیتی متقارن با آلیش کم، نخست با در نظر گرفتن معادله پواسون برای حالت کانال بلند و در حضور حامل‌های متحرک بار کانال، معادله دیفرانسیلی برای بارهای درون کانال به دست آمد که پاسخ آن، تغییرات غلظت حامل‌های بار کانال را در جهت عمود بر کانال در اختیار می‌گذارد. غلظت حامل‌های

- including interface-trapped charges,” IEEE Trans. Electron Devices, vol. 63, no. 3, pp.1368-1374, 2016.
- [20] X. Jin, X. Liu, M. Wu, R. Chuai and J. Lee, “A unified analytical continuous current model applicable to accumulation mode (junctionless) and inversion mode MOSFETs with symmetric and asymmetric double-gate structures,” Solid-State Electronics, vol. 79, pp. 206-209, 2013.
- [21] R.K. Baruah and P.P. Roy, “A surface-potential based drain current model for short-channel symmetric double-gate junctionless transistor,” Journal of Computational Electronics, vol. 15, no. 1, pp. 45-52, 2016.
- [22] C. Jiang, R. Liang, J. Wang and J. Xu, “A two-dimensional analytical model for short channel junctionless double-gate MOSFETs,” AIP Advances, vol. 5, pp. 057122-13, 2015.
- [23] T.A. Oproglidis, A. Tsormpatzoglou, D. Tassis, T.A. Karatsori, S. Barraud, G. Ghibaudou and C.A. Dimitriadis, “Analytical drain current compact model in the depletion operation region of short-channel triple-gate junctionless transistors,” IEEE Trans. Electron Devices, vol. 64, no. 1, pp. 66-72, 2017.
- [24] F. Ávila-Herrera, B.C. Paz, A. Cerdeira, M. Estrada and M.A. Pavanello, “Charge-based compact analytical model for triple-gate junctionless nanowire transistors,” Solid-State Electronics, vol. 122, pp. 23-31, 2016.
- [25] H.C. Pao and C.T. Sah, “Effects of diffusion current on characteristics of metal-oxide (insulator)-semiconductor transistors,” Solid-State Electronics, vol. 9, no. 10, pp. 927-937, 1966.
- [26] D. Munteanu, J. Autran and M. Moreau, “Quantum compact model of drain current in independent double-gate metal-oxide-semiconductor field-effect transistors,” Japanese Journal of Applied Physics, vol. 50, pp. 3011-3018, 2011.
- [27] M. Balaguer, J.B. Roldan, L. Donetti and F. Gamiz, “Inversion charge modeling in n-type and p-type double-gate MOSFETs including quantum effects: The role of crystallographic orientation,” Solid-State Electronics, vol. 67, no. 1, pp. 30-37, 2012.
- [28] S. Shee, G. Bhattacharyya and S.K. Sarkar, “Quantum analytical modeling for device parameters and I-V characteristics of nanoscale dual-material double-gate silicon-on-nothing MOSFET,” IEEE Trans. Electron Devices, vol. 61, no.8, pp. 2697-2704, 2014.
- [29] R. Hosseini, M. Fathipour and R. Faez, “Quantum simulation study of gate-all-around (GAA) silicon nanowire transistor and double gate metal oxide semiconductor field effect transistor (DG MOSFET),” International Journal of the Physical Sciences, vol. 7, no.28, pp. 5054-5061, 2012.
- [30] Silvaco. Inc., *ATLAS user's manual*, Santa Clara, USA, 2005.
- [7] M. Bhartia and A.K. Chatterjee, “Modeling the drain current and its equation parameters for lightly doped symmetrical double-gate MOSFETs,” Journal of Semiconductors, vol. 36, no. 4, pp 0440031-7, 2015.
- [8] R. Shankar, G. Kaushal, S. Maheshwaram, S. Dasgupta and S.K. Manhas, “A degradation model of double gate and gate-all-around MOSFETs with interface trapped charges including effects of channel mobile charge carriers,” IEEE Trans. Device and Materials Reliability, vol. 14, no. 2, pp. 689-697, 2014.
- [9] H.A.E. Hamid, J.Roig Guitart and B.Iniguez, “Two-dimensional analytical threshold voltage and subthreshold swing models of undoped symmetric double-gate MOSFETs,” IEEE Trans. Electron Devices, vol. 54, no. 6, pp. 1402-1408, 2007.
- [10] Y. Taur, X. Liang, W. Wang and H. Lu, “A continuous, analytical drain current model for double-gate MOSFETs,” IEEE Electron Device Letters, vol. 25, no. 2, pp. 107-109, 2004.
- [11] A. Oritz-Conde, F.J.G. Sanchez and J. Muci, “Rigorous analytic solution for the drain current of undoped symmetric dual-gate MOSFETs,” Solid-State Electronics, vol. 49, no. 4, pp. 640-647, 2005.
- [12] A.S. Roy, J.M. Sallese and C.C. Enz, “A closed-form charge based expression for drain-current in symmetric and asymmetric double gate MOSFET,” Solid-State Electronics, vol. 50, no. 4, pp. 687-693, 2006.
- [13] J.P. Duarte, S. Choi, D. Moon, J. Ahn, J. Kim, S. Kim and Y. Choi, “A universal core model for multiple-gate field-effect transistors. part I: charge model,” IEEE Trans. Electron Devices, vol. 60, no. 2, pp. 840-847, 2013.
- [14] J. He, F. Liu, J. Zhang, J. Feng, J. Hu, S. Yang and M. Chan, “A carrier-based approach for compact modeling of the long-channel undoped symmetric double-gate MOSFETs,” IEEE Trans. Electron Devices, vol. 54, no. 5, pp. 1203-1209, 2007.
- [15] S. Mohammadi and A. Afzali-Kusha, “Modeling of drain current, capacitance and transconductance in thin film undoped symmetric DG MOSFETs including quantum effects,” Microelectronics Reliability, vol. 50, pp. 338-345, 2010.
- [16] J.P. Duarte, S. Choi, D. Moon, J. Ahn, J. Kim, S. Kim and Y. Choi, “A universal core model for multiple-gate field-effect transistors. part II: drain current model,” IEEE Trans. Electron Devices, vol. 60, no. 2, pp. 848-855, 2013.
- [17] M. Gholizadeh and S.E. Hosseini, “A 2-D analytical model for double-gate tunnel FETs,” IEEE Trans. Electron Devices, vol. 61, no. 5, pp.1494-1500, 2014.
- [18] J.P. Duarte, S.J. Choi and Y.K. Choi, “A full-range drain current model for double-gate junctionless transistors,” IEEE Trans. Electron Devices, vol. 58, no. 12, pp. 4219-4225, 2011.
- [19] A. Yesayan, F. Jazaeri and J.M. Sallese, “Charge-based modeling of double-gate and nanowire junctionless FETs